

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
«ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

АНИЩЕНКО М. В.

МЕТОДИЧНІ ВКАЗІВКИ

до розрахункового завдання

«ЦИФРОВИЙ ПРИСТРІЙ З РОЗПОДІЛОМ СИГНАЛІВ У ЧАСІ»

за курсом «Основи схемотехніки»

Харків НТУ «ХПІ»

2023

ЗМІСТ

1	Вступ.....	3
2	Мета розрахункового завдання.....	3
3	Об'єм, структура і зміст завдання.....	4
3.1	Розрахунково-пояснювальна записка.....	4
3.2	Графічна частина.....	5
4	Методичні вказівки до основної (розрахункової) частини.....	6
4.1	Вихідні дані.....	6
4.2	Структурна схема цифрового пристрою.....	7
4.3	Синтез комбінаційної схеми цифрового пристрою.....	9
4.4	Формування часових інтервалів.....	13
4.5	Часові діаграми роботи цифрового пристрою.....	17
5	Оформлення пояснювальної записки.....	18
	Список джерел інформації.....	21
	Додаток А – Форма завдання.....	22
	Додаток Б – Вихідні дані.....	23
	Додаток В – Титульний лист пояснювальної записки.....	25

1. ВСТУП

Методичні вказівки розроблені відповідно до навчальної програми дисципліни «Основи схемотехніки» та містять загальні рекомендації щодо синтезу та схемної реалізації цифрового пристрою з часовим розподілом сигналів.

Зміст завдання базується на матеріалі лекційного курсу з дисципліни «Основи схемотехніки», а також на основних положеннях дисциплін: вища математика, фізика, основи електроніки.

Основні методики та висновки цих дисциплін студенти повинні використовувати при виконанні завдання, в якому необхідно розробити та виконати схемну реалізацію цифрового пристрою, що забезпечує формування керуючих сигналів у певні інтервали часу та працює на заданій частоті.

Методичні вказівки визначають цілі та задачі розрахункового завдання, включаючи основні вимоги до обсягу, змісту та порядку виконання. Вони мають: перелік вихідних даних для синтезу комбінаційної схеми; узагальнену структурну схему пристрою; загальні рекомендації щодо мінімізації логічних функцій та їх схемної реалізації; методику синтезу та схемної реалізації двійкового підсумовуючого лічильника із заданим коефіцієнтом рахування; особливості синтезу комбінаційних схем формувачів тактових інтервалів; список джерел інформації та стандартів, які використовуються в роботі.

2. МЕТА РОЗРАХУНКОВОГО ЗАВДАННЯ

Основною метою розрахункового завдання з дисципліни «Основи схемотехніки» є практичне застосування теоретичного матеріалу даних курсів при синтезі та схемній реалізації цифрового пристрою:

- мінімізація логічних функцій з метою отримання структури пристрою мінімальної складності;
- вибір оптимальної структури узагальнених комбінаційних схем логічного пристрою;
- вибір інтегральної схеми асинхронного двійкового лічильника;
- використання довідкової літератури та чинних стандартів.

3. ОБ'ЄМ, СТРУКТУРА І ЗМІСТ ЗАВДАННЯ

Розрахункове завдання РЗ складається з двох частин: текстової (розрахунково-пояснювальна записка) та графічної (схема електрична принципова цифрового пристрою та плакати, що пояснюють його роботу).

3.1 Розрахунково-пояснювальна записка

Розрахунково-пояснювальна записка є науково-технічним текстовим документом, виконаним з урахуванням вимог чинних стандартів, у якому викладено результати роботи, виконаної відповідно до завдання. Загальний обсяг пояснювальної записки складає 10-15 аркушів формату А4 і має таку структуру:

- 1) завдання (додаток А);
- 2) титульний лист пояснювальної записки (додаток В);
- 3) зміст;
- 4) вступ;
- 5) основна частина;
- 6) висновок;
- 7) перелік джерел інформації;

3.1.1 Завдання

Завдання встановлює вихідні дані, перелік питань та документів, що підлягають розробці.

У типовому завданні вихідні логічні функції F_1 і F_2 , що визначають алгоритм роботи цифрового (логічного) пристрою, задають у числовій (символічній) формі у вигляді суми відповідних мінтермів цих функцій $F = \sum(m_i)$ (при цьому вказують мінтерми, що визначаються байдужими наборами логічних змінних, у вигляді $F_{\text{БН}} = \sum(m_j)$); задають часові інтервали як такти TF_1 і TF_2 , коефіцієнт рахування асинхронного двійкового підсумовуючого лічильника та частоту генератора тактових імпульсів.

3.1.2 Титульний лист

Титульний лист пояснювальної записки є першим листом документа і його виконують за формою, наведеною в додатку Б.

3.1.3 Зміст

Зміст – перелік розділів та інших складових пояснювальної записки. До змісту структурні елементи документа включають у такій послідовності: вступ,

найменування розділів та підрозділів основної частини, висновок, список джерел інформації.

3.1.4 Вступ

У вступі необхідно дати коротку характеристику стану технічної проблеми, відзначити актуальність теми.

3.1.5 Основна частина

У зміст основної частини включають розробку наступних питань: вибір та обґрунтування структурної схеми логічного цифрового пристрою; мінімізація за допомогою карт Карно алгебраїчних виразів двох логічних функцій за одиничними та нульовими значеннями цих функцій; схемна реалізація одержаних алгебраїчних виразів мінімальної складності; вибір схеми асинхронного двійкового підсумовуючого лічильника із заданим коефіцієнтом рахування; синтез, мінімізація та схемна реалізація комбінаційних схем формувачів тактових інтервалів; вибір логічних елементів схем множення цифрових сигналів.

3.1.6 Висновок

У висновку мають бути наведені короткі висновки за результатами виконаної роботи.

3.1.7 Список джерел інформації

Список джерел інформації – це перелік цитованих, згадуваних і використуваних джерел інформації. Джерелами інформації є книжки, статті, нормативно-технічні документи, довідники, опубліковані як окремі документи. До списку джерел інформації включають ті, на які дано посилання в тексті. Нумерація джерел має бути наскрізною.

3.2 Графічна частина

Графічна частина включає один плакат формату А4 з таблицею істинності цифрового пристрою, один плакат креслення принципової електричної схеми розробленого пристрою на аркуші формату А4 і один плакат формату А4 з часовими діаграмами роботи пристрою.

При побудові часових діаграм роботи цифрового пристрою комбінації вхідних логічних змінних можуть вибиратися довільно, при цьому виключаються комбінації, які відповідають байдужим (забороненим) наборам змінних.

Графічний матеріал у вигляді рисунків розташовується в текстовій частині.

4. МЕТОДИЧНІ ВКАЗІВКИ ДО ОСНОВНОЇ (РОЗРАХУНКОВОЇ) ЧАСТИНИ

4.1 Вихідні дані

У загальному випадку логічні функції, що визначають алгоритм роботи цифрового (логічного) пристрою, можуть бути задані: у вигляді таблиці істинності, в якій для всіх можливих комбінацій n логічних змінних x_i ($N = 2^n$) вказують значення самих функцій у двійковому коді; в алгебраїчній формі у вигляді досконалої диз'юнктивної нормальної форми (ДДНФ); у числовій (символічній) формі у вигляді суми відповідних мінтермів логічної функції $F = \sum(m_j)$. Вихідні дані наведені у додатку Б. Варіант завдання призначається викладачем.

У завданні вихідні логічні функції є частково визначеними, тобто їх значення однозначно визначено як логічний нуль чи одиниця лише для робочих наборів логічних змінних x_i . Ті набори вхідних логічних змінних x_i , які під час роботи цифрового пристрою ніколи не реалізуються, тобто є забороненими, називають байдужими наборами (БН) і в таблиці істинності такі набори умовно позначають зірочкою (*). Вихідну форму завдання функцій доповнюють сумою мінтермів, відповідних байдужим наборам, тобто $F = \sum(m_j) + \sum_{\text{БН}}(m_k)$. Враховуючи, що інформаційні сигнали є вхідними сигналами всього цифрового пристрою, байдужі набори логічних змінних необхідно враховувати при реалізації обох заданих функцій. Приклад таблиці істинності наведено у табл. 4.1.

Важливо усвідомити, що мінтермом логічної функції називається добуток всіх логічних змінних будь-якого набору, при цьому логічна змінна входить у мінтерм у прямому вигляді, якщо її значення в наборі дорівнює одиниці, а в інверсному – якщо значення дорівнює нулю. У загальному випадку мінтерм нумерують десятковим числом, що відповідає двійковому коду, утвореному значеннями логічних змінних даного набору

$$F = \sum(0,1,4,7,9,10) + \sum_{\text{БН}}(2,8). \quad (4.1)$$

При переході від табличного подання логічної функції до алгебраїчної функції у вигляді ДДНФ необхідно взяти суму мінтермів тих наборів логічних змінних, для яких значення функції дорівнює одиниці. Для табл. 4.1 запишемо:

$$F = \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} \cdot \overline{x_4} + \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} \cdot x_4 + \overline{x_1} \cdot \overline{x_2} \cdot x_3 \cdot \overline{x_4} + \overline{x_1} \cdot \overline{x_2} \cdot x_3 \cdot x_4 + \overline{x_1} \cdot x_2 \cdot \overline{x_3} \cdot \overline{x_4} + \overline{x_1} \cdot x_2 \cdot \overline{x_3} \cdot x_4 + \overline{x_1} \cdot x_2 \cdot x_3 \cdot \overline{x_4} + \overline{x_1} \cdot x_2 \cdot x_3 \cdot x_4 \quad (4.2)$$

Таблиця 4.1 Приклад таблиці істинності

№ набору	X_1	X_2	X_3	X_4	F
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	*
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	*
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

Особливо необхідно звернути увагу на те, що між поданням логічної функції у вигляді таблиці істинності, ДДНФ, числовою формою запису та одиничними значеннями клітин карти Карно існує однозначна відповідність.

4.2 Структурна схема цифрового пристрою

Структурна схема пристрою відображає принцип роботи виробу у загальному вигляді, при цьому на схемі зображують усі основні функціональні частини виробу (елементи, пристрої, функціональні групи), а також основні взаємозв'язки між ними. Побудова структурної схеми має давати наочне уявлення про послідовність взаємодії функціональних частин виробу.

Поставлена в завданні мета схемної реалізації цифрового пристрою в загальному випадку може бути реалізована згідно з структурною схемою (рис. 4.1) для чотирьох вхідних логічних змінних X_1 - X_4 .

У наведеній структурній схемі цифрового пристрою з довільної комбінації вхідних інформаційних сигналів X_1 - X_4 комбінаційна схема (КС) на логічних

елементах формує відповідно до заданого алгоритму функціонування цифрового пристрою потенційні рівні сигналів, відповідні значенням функцій F_1 і F_2 . При цьому КС повинна мати мінімальну складність схемної реалізації, забезпечити одночасне формування сигналів функцій F_1, F_2 .

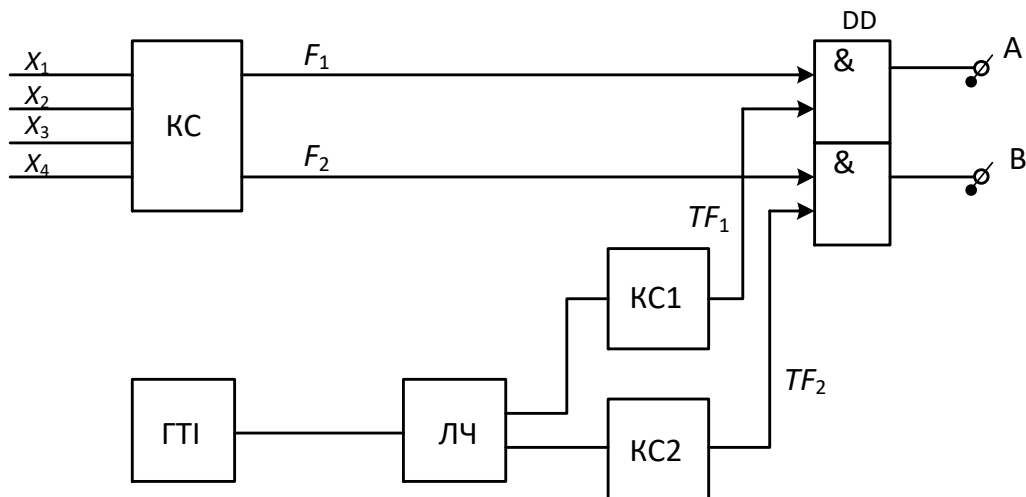


Рисунок 4.1 – Логічний цифровий пристрій з розподілом сигналів у часі

Генератор тактових імпульсів (ГТІ) формує на виході безперервну послідовність прямокутних імпульсів, період яких визначає тривалість дискретного інтервалу часу, тобто такту.

ГТІ формує послідовність імпульсів заданої частоти $f_{ГТІ}$ з постійним періодом (тактом) T . Асинхронний двійковий підсумовуючий лічильник перетворює таку послідовність в серії імпульсів із заданим коефіцієнтом рахування $K_{ЛЧ}$, номер такту відповідає номеру періоду в серії. На кожному такті серії імпульсів вихідні сигнали лічильника (його розрядів) залишаються постійними, що дозволяє сформувати з допомогою допоміжних комбінаційних схем часові інтервали TF_1, TF_2 , тобто задані такти функцій F_1 та F_2 , на яких вихідний сигнал цих схем відповідає потенційному рівню логічної одиниці. Інтервали TF_1, TF_2 зрушені у часі один щодо одного, що забезпечує за допомогою вихідних логічних блоків розподіл на виході пристрою сигналів функцій F_1, F_2 у часі (рис. 4.2).

Імпульси з виходу ГТІ подають на вхід асинхронного двійкового лічильника, який перетворює безперервну послідовність імпульсів у серії тактів, при цьому кількість тактів у кожній серії дорівнює заданому коефіцієнту рахування $K_{ЛЧ}$. Вихідні потенційні сигнали всіх розрядів двійкового лічильника Q_1-Q_4 на кожному такті серії залишаються незмінними, а їх двійковий код відповідає десятковому номеру такту всередині серії.

Чотирихрозрядний двійковий код, утворений вихідними сигналами Q_1-Q_4 двійкового лічильника, використовують в якості входніх інформаційних сигналів комбінаційних схем формувачів тактових інтервалів КС1 і КС2, при цьому в межах заданих тактів функцій F_1 і F_2 вихідні сигнали TF_1 , TF_2 цих комбінаційних схем відповідають рівню логічної одиниці.

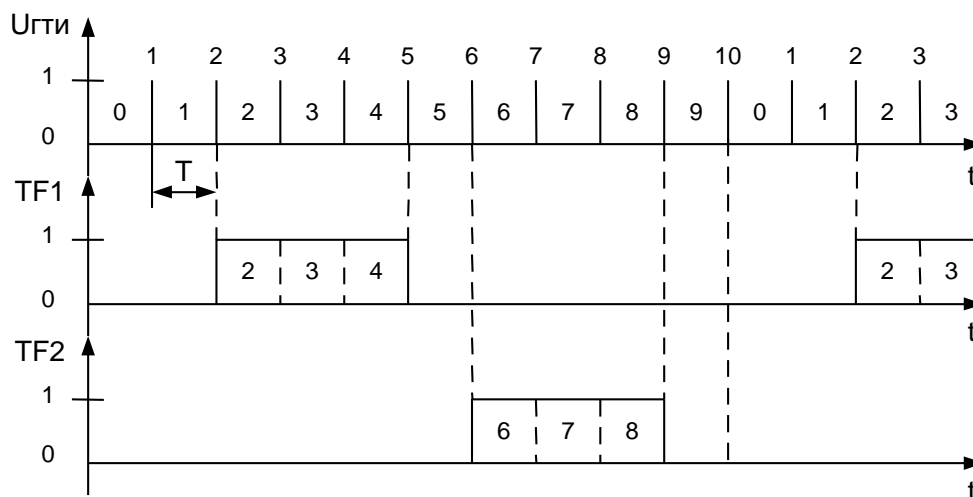


Рисунок 4.2 – Формування тактових інтервалів
($K_{лч} = 10$: $TF_1 = 2-4$; $TF_2 = 6-8$)

На вихідні логічні пристрої, що виконують логічну операцію кон'юнкції (логічного множення), подають потенційні сигнали значень функцій F_1 , F_2 і відповідні сигнали тактових інтервалів TF_1 і TF_2 . При цьому на виходах цифрового пристрою A і B інформаційні сигнали відповідатимуть значенням функцій F_1 , F_2 лише за одиничного значення сигналів TF_1 , TF_2 , тобто вихідні сигнали цифрового пристрою будуть розподілені в часі.

4.3 Синтез комбінаційної схеми цифрового пристрою

Основним етапом синтезу комбінаційної схеми є мінімізація заданих логічних функцій F_1 і F_2 з метою отримання найбільш простого алгебраїчного виразу для кожної з них у вигляді мінімальної диз'юнктивної нормальної форми (МДНФ) з подальшою схемною реалізацією мінімальним числом логічних елементів і, відповідно, мінімальною кількістю корпусів цифрових ІМС. У розрахунковому завданні мінімізація кожної з функцій має бути виконана як за одиничними, так і за нульовими значеннями цих функцій.

При кількості вхідних логічних змінних до 5-6 найбільш ефективним методом є мінімізація логічних функцій з використанням карт Карно (карт мінтермів). Число клітин карти Карно дорівнює числу всіх можливих комбінацій n логічних змінних із прямими чи інверсними значеннями тобто $N = 2^n$, а кожна клітина карти Карно відповідає певному мінтерму (рис. 4.3).

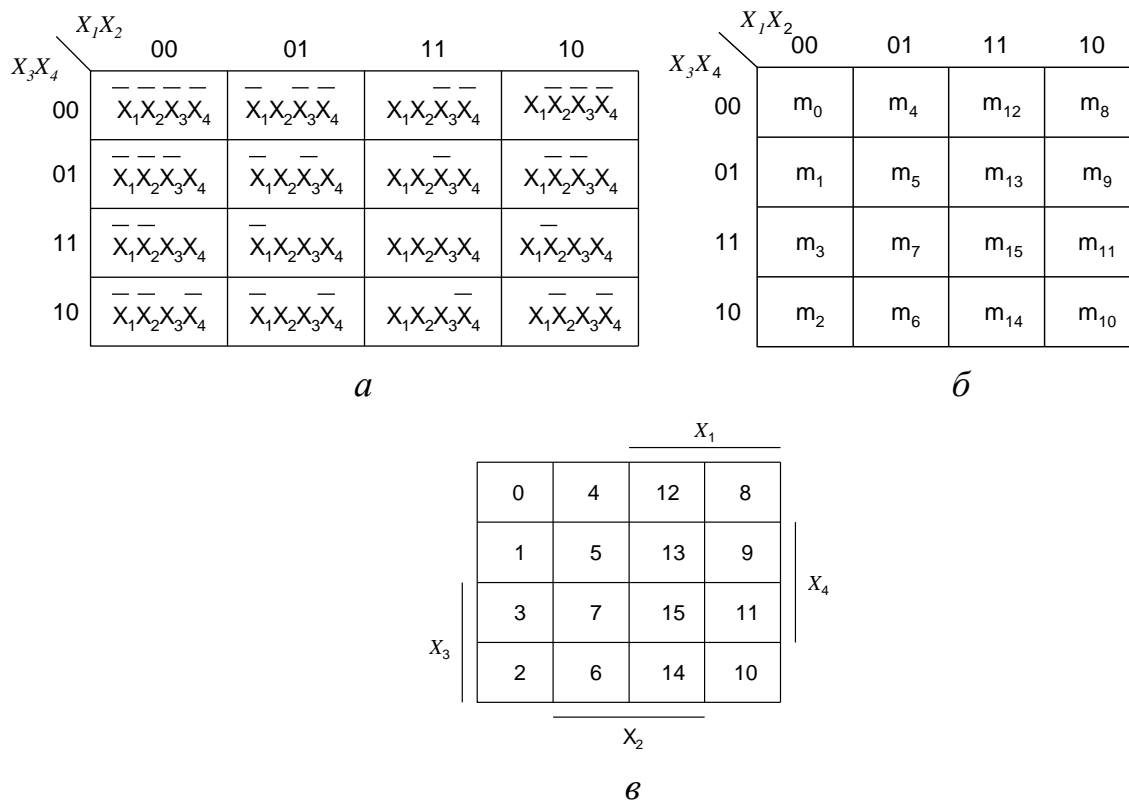


Рисунок 4.3 – Карта Карно для функції чотирьох змінних

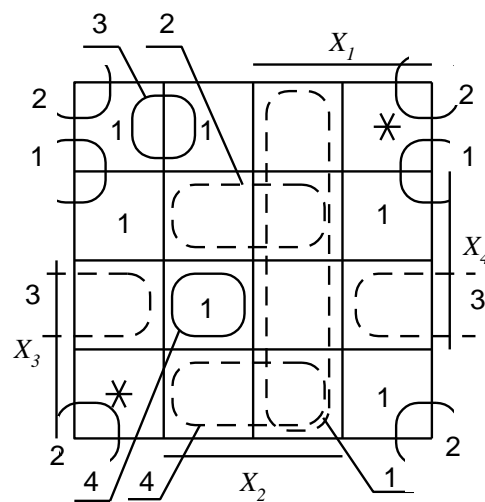
На рис.4.3, *в* рискою позначені ті рядки чи стовпці карти Карно, у мінтерми яких відповідна логічна змінна входить у прямому вигляді. При виконанні процедури мінімізації необхідно пам'ятати визначення "суміжних" клітин карти Карно, під якими розуміють такі клітини, мінтерми яких відрізняються значенням лише однієї логічної змінної (в одному мінтермі вона має пряме значення X , в іншому інверсне) \bar{X} .

Застосування циклічного коду нумерації клітин карти Карно призводить до того, що «суміжними» є не лише сусідні клітини карти, а й крайні клітини кожного рядка та кожного стовпця.

Мінімізацію логічних функцій за їх одиничними значеннями рекомендується виконувати в такій послідовності:

1. У відповідні клітини карти Карно ставлять одиниці для мінтермів певних наборів логічних змінних та зірочки (*) для мінтермів байдужих наборів цих змінних. Мінтерми обох наборів змінних вказані у завданні.

2. Визначаються контури мінімізації, що охоплюють клітини карти Карно з одиничними значеннями, при цьому в кожен контур має входити максимально можливе число 2^k «суміжних клітин» ($k = 0, 1, 2, \dots$). Кількість контурів має бути мінімальною і всі вони мають бути незалежними, тобто відрізнятися значенням хоча б одного мінтерму. Байдужі набори логічних змінних включаються в контур мінімізації з присвоєнням йому одиничного (нульового) значення тільки в тому випадку, коли їх використання дозволяє спростити алгебраїчний вираз мінімізованої функції. Мінімізуючі контури можуть перетинатися; бути як замкнутими, так і розімкненими, охоплюючи крайні клітини рядків або стовпців, або чотири кутові клітини карти Карно. Якщо мінтерм не має суміжних клітин, то контур мінімізації охоплює тільки цю клітину ($k = 0$) і в алгебраїчний вираз МДНФ логічної функції імпліканта включається у вигляді мінтерму. На рис. 4.4 наведено вибір мінімізуючих контурів при мінімізації логічної функції F , заданої таблицею істинності (див. табл. 4.1), за одиничними та нульовими значеннями функції.



————— — по одиничним значенням функції F
 - - - - - — по нульовим значенням функції F

Рисунок 4.4 – Вибір мінімізуючих контурів на карті Карно

3. З використанням закону склеювання логічних змінних виконується процедура зчитування імпліканти відповідного мінімізуючого контуру, при цьому з усіх логічних змінних виключаються ті змінні, які в даному контурі

змінюють своє значення. За наявності в мінімізуючому контурі 2^k «суміжних» клітин з мінтермів контуру виключаються k логічних змінних.

Для логічної функції F (див. рис. 4.4), що мінімізована за її одиничними значеннями, МДНФ є алгебраїчним виразом

$$F^1 = \overline{x_2} \cdot \overline{x_3} + \overline{x_2} \cdot \overline{x_4} + \overline{x_1} \cdot \overline{x_3} \cdot \overline{x_4} + \overline{x_1} x_2 x_3 x_4 \quad . \quad (4.3)$$

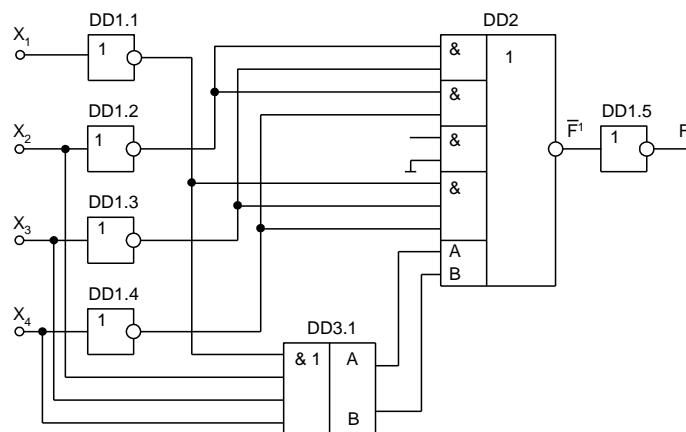
4. Оптимальний вибір мінімізуючих контурів забезпечує отримання алгебраїчного виразу для заданої функції у вигляді суми імплікант всіх контурів, причому функція представляється в мінімальній ДНФ, тобто її подальше спрощення неможливе.

5. Мінімізація логічної функції за наведеним алгоритмом може бути виконана і за нульовими значеннями цієї функції, при цьому отримують інверсне значення вихідної функції також у МДНФ (див. рис.4.4)

$$\overline{F}^0 = x_1 x_2 + x_2 \overline{x_3} x_4 + \overline{x_2} x_3 x_4 + x_2 x_3 \overline{x_4} \quad . \quad (4.4)$$

У завданні мінімізація логічних функцій F_1 та F_2 може бути виконана за бажанням студента або за їх одиничними, або за нульовими значеннями з подальшою схемною реалізацією.

Потрібно пам'ятати, що схемній реалізації підлягають логічні функції, алгебраїчні вирази яких представлені в прямому вигляді. Принципова схема реалізації логічної функції F^1 у базисі І, АБО, НІ відповідно до алгебраїчного виразу (4.3) наведена на рис. 4.5, а.



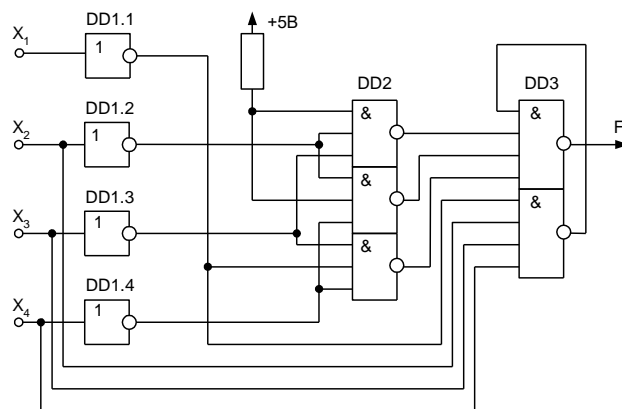
а) – в базисі І, АБО, НІ

При схемній реалізації логічних функцій в елементному базисі І–НІ необхідно попереднє перетворення алгебраїчного виразу за допомогою законів інверсії (теорем де Моргана) до такого виду, в якому використовується тільки кон'

юнкція та інверсія, при цьому кожен елементарний добуток логічних змінних (імпліканта) розглядається як деяка еквівалентна логічна змінна. Наприклад, логічна функція F^1 , мінімізована за її одиничними значеннями (4.3), для схемної реалізації у вказаному елементарному базисі має вид:

$$F^1 = \overline{\overline{\overline{x_2 \cdot x_3 \cdot x_2 \cdot x_4 \cdot x_1 \cdot x_3 \cdot x_4 \cdot x_1 x_2 x_3 x_4}}} \quad (4.5)$$

Принципова схема наведена на рис. 4.5, б).



б) – в базисі І-НІ

Рисунок 4.5 – Принципові схеми реалізації логічної функції F^1

4.4 Формування часових інтервалів

Формувачі тактових інтервалів TF_1 , TF_2 повинні забезпечити проходження сигналів F_1 і F_2 в задані часові проміжки.

Для реалізації формувачів на логічних елементах слід скласти таблиці істинності функцій TF_1 , TF_2 , інформаційними сигналами яких є потенційні рівні розрядів двійкового лічильника Q_1 , Q_2 , Q_3 , Q_4 і, використовуючи карту Карно, провести мінімізацію за одиничними або нульовими значеннями цих функцій. Потім реалізувати отриману МДНФ у вигляді комбінаційної схеми, на виході якої формуються сигнали TF_1 , TF_2 .

Розглянемо приклад складання таблиці істинності та отримання МДНФ формувачів тактів: значення функції F_1 проходить на вихід цифрового пристрою в тактах TF_1 (2–5), F_2 – в тактах TF_2 (7–9), коефіцієнт рахування $K_{лч}=10$.

У зв'язку з тим, що при $K_{лч}=10$ мінтерми $m_{11} - m_{15}$ ніколи не реалізуються, їх набори інформаційних сигналів $Q_1 - Q_4$ вважають байдужими (табл. 4.3). Для

функцій TF_1 і TF_2 інформаційний сигнал Q_4 є старшим розрядом, Q_1 – молодшим розрядом. Карти Карно для цих функцій представлені на рис. 4.6.

Таблиця 4.3 – Таблиця істинності формувача тактів

№ набору	Q_4	Q_3	Q_2	Q_1	TF_1	TF_2
0	0	0	0	0	0	0
1	0	0	0	1	0	0
2	0	0	1	0	1	0
3	0	0	1	1	1	0
4	0	1	0	0	1	0
5	0	1	0	1	1	0
6	0	1	1	0	0	0
7	0	1	1	1	0	1
8	1	0	0	0	0	1
9	1	0	0	1	0	1
10	1	0	1	0	0	0
11	1	0	1	1	*	*
12	1	1	0	0	*	*
13	1	1	0	1	*	*
14	1	1	1	0	*	*
15	1	1	1	1	*	*

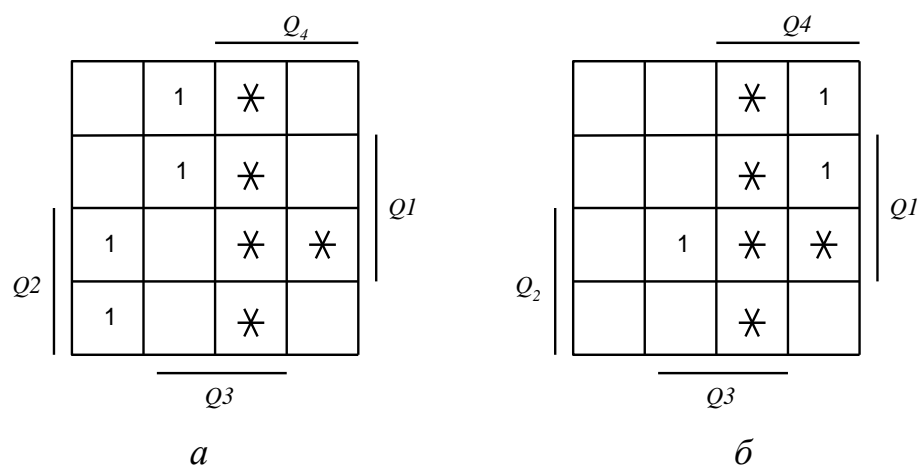


Рисунок 4.6 – Карта Карно для 4-х змінних формувача тактів $a - TF_1$ і $б - TF_2$

МДНФ для пристрою КС1 формувача тактів TF_1 визначаються виразами:

- при мінімізації за одиничними значеннями

$$TF_1^1 = Q_2 \bar{Q}_3 \bar{Q}_4 + \bar{Q}_2 Q_3; \quad (4.6)$$

- за нульовими значеннями

$$TF_1^0 = \overline{Q_2 \bar{Q}_3 + Q_2 Q_3 + Q_4} \quad . \quad (4.7)$$

МДНФ для пристрою КС2 формувача тактів TF_2 визначаються виразами:

- при мінімізації за одиничними значеннями

$$TF_2^1 = \bar{Q}_2 Q_4 + Q_1 Q_2 Q_3; \quad (4.8)$$

- за нульовими значеннями

$$TF_2^0 = \overline{Q_3 \bar{Q}_4 + \bar{Q}_2 Q_3 + \bar{Q}_1 Q_2} \quad . \quad (4.9)$$

4.5 Часові діаграми роботи цифрового пристрою

Для отримання часових діаграм необхідно виконати моделювання синтезованої схеми в пакеті Electronics Workbench або Multisim. Як генератор тактових імпульсів можна використовувати Word Generator. Для реалізації лічильника можна використовувати 4-розрядний двійковий лічильник Generic 4-bit Binary Counter. Комбінаційні схеми КС, КС1 та КС2 реалізуються з використанням логічних елементів І, АБО, НІ, І-НІ, АБО-НІ.

5. ОФОРМЛЕННЯ ПОЯСНЮВАЛЬНОЇ ЗАПИСКИ

Пояснювальна записка оформляється відповідно до державних стандартів та розробленим на їх основі, з урахуванням вимог навчального процесу, стандартом підприємства СТЗВО-ХПІ-3.01-2021.

СПИСОК ДЖЕРЕЛ ІНФОРМАЦІЇ

1. Борисенко, О.А. Цифрова схемотехніка [Текст]: підручник / О. А. Борисенко. – Суми: СумДУ, 2016. – 200 с.
2. О. М. Воробйова, В. Д. Іванченко. Основи схемотехніки: підручник. – [2-е вид.]. – Одеса: Фенікс, 2009. – 388 с.
3. Гулий В.Д., Жуйков В.Я., Рябенький В.М. Цифрова схемотехніка. Навчальний посібник для ВНЗ (рекомендовано МОН України), – Львів: Новий світ-2000, 2020 – 736 с.
4. Конспект лекцій з дисципліни "Цифрова схемотехніка" для здобувачів вищої освіти першого (бакалаврського) рівня зі спеціальностей 171 «Електроніка» та 153 «Мікро-та наносистемна техніка» / Багрій В.В. , Кам'янське; ДДТУ, 2019 – 238 с.
5. Цифрова схемотехніка [Електронний ресурс] : підручник для студ. техн. вузів і коледжів : [затв. М-вом освіти і науки України] / Л. Л. Верьовкін, М. В. Світанько, Є. М. Кісельов, С. Л. Хрипко ; ЗДІА. – Запоріжжя : ЗДІА, 2016. - 213 с.
6. Рябенький В.М. Жуйков В.Я. Ямненко Ю.С. Заграничний А.В. „Схемотехніка: Пристрої цифрової електроніки». Електронний підручник для вищих навчальних закладів. Рекомендовано Методичною радою НТУУ «КПІ» як електронний підручник для студентів, що навчаються за спеціальністю «Електроніка», Київ – 2016.
7. 9Додаток «Основи моделювання електричних кіл за допомогою EWB, https://toe.fea.kpi.ua/download/textbooks/mod_ewb.pdf
8. Петрова О. О. Моделювання схем в програмному середовищі Electronic Workbench : навч. посібник / О. О. Петрова ; Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова, 2018. – 128 с.
9. СТЗВО-ХПІ-3.01-2021. Текстові документи у сфері навчального процесу. Загальні вимоги до виконання» / Виконав. Є. І. Сокол [та ін.]. – Харків: Методична рада НТУ "ХПІ", 2021. 52 с. Затверджено і введено в дію наказом ректора НТУ «ХПІ» № 574 ОД від 09.12.2021 р.

ДОДАТОК А
Форма задания

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ «ХПІ»

Кафедра автоматизованих електромеханічних систем

Дисципліна «Основи схемотехніки»

Спеціалізація

Курс 3 Група Е-..... Семестр 5

ЗАВДАННЯ
студента

(прізвище, ім'я, по-батькові)

1. Тема завдання «Цифровий пристрій з розподілом сигналів у часі».
2. Вихідні дані: $F_1 = \sum (\quad)$; $F_2 = \sum (\quad)$; $F_{\text{БН}} = \sum (\quad)$.
3. Зміст розрахунково-пояснювальної записки (перелік питань):
 - 3.1 Вибір і обґрунтування функціональної схеми пристрою;
 - 3.2 Мінімізація логічної функції за одиничними та нульовими значеннями;
 - 3.3 Схемна реалізація комбінаційних схем;
 - 3.4 Синтез комбінаційної схеми цифрового пристрою;
 - 3.5 Схемна реалізація формування інтервалів часу;
 - 3.6 Часові діаграми роботи цифрового пристрою.

ДОДАТОК Б

Таблиця Б1 – Вихідні дані до виконання РЗ

Варіант	Мінтерми F_1 Σ	Мінтерми F_2 Σ	Мінтерми $F_{БН}$ Σ	Такти F_1	Такти F_2	$K_{лч}$	$F_{Гті}$, кГц
1	2, 3, 8, 9, 10, 12	1, 3, 6, 14	4, 7, 15	6 - 9	3 - 5	10	2,0
2	0, 1, 4, 5, 9, 11	2, 3, 10, 12	6, 13, 15	1 - 3	7 - 9	10	1,0
3	1, 2, 3, 6, 8	0, 5, 7, 9, 11	4, 10, 12	2 - 4	5 - 7	10	1,5
4	5, 7, 8, 9, 11	0, 1, 3, 10, 13	2, 4, 6	1 - 3	5 - 7	8	2,0
5	1, 8, 9, 14, 15	0, 4, 5, 7	2, 3, 6	2 - 4	6 - 9	10	2,5
6	0, 2, 4, 6, 14	4, 5, 8, 9, 12	1, 3, 7, 15	4 - 6	8 - 11	12	3,0
7	1, 5, 7, 11, 15	0, 2, 8, 10, 12	3, 13, 14	2 - 4	5 - 6	8	4,0
8	1, 3, 7, 10, 11, 14	0, 2, 8, 10	4, 5, 9	1 - 4	7 - 9	10	2,0
9	1, 2, 5, 9, 10, 11	0, 4, 5, 6	13, 14, 15	3 - 7	9 - 11	12	1,5
10	1, 3, 5, 7, 9	0, 2, 4, 6	10, 11, 12	3 - 5	7 - 9	10	1,0
11	1, 3, 5, 6, 7, 9	2, 4, 11, 15	0, 8, 14	1 - 3	4 - 6	8	1,5
12	0, 2, 4, 6, 8, 10	1, 3, 13, 15	5, 9, 14	3 - 6	7 - 9	10	4,0
13	5, 6, 7, 12, 13	0, 4, 6, 14	1, 2, 3	2 - 4	7 - 9	12	2,0
14	0, 2, 5, 7, 8, 10	1, 3, 9, 12	4, 14, 15	3 - 6	10 - 12	15	2,5
15	0, 2, 5, 7, 10	11, 12, 13, 15	1, 3, 6	2 - 4	5 - 6	8	3,0
16	0, 1, 3, 8, 9, 11	2, 5, 6, 7	4, 13, 15	4 - 6	7 - 8	10	3,0
17	2, 6, 7, 8, 9, 13	0, 1, 4, 8, 9	3, 10, 14	3 - 5	9 - 11	14	2,5
18	0, 4, 5, 8, 10, 15	2, 3, 7, 11	1, 9, 14	3 - 6	10 - 12	15	5,0
19	0, 1, 3, 7, 9, 11	2, 6, 8, 12	5, 13, 14	2 - 4	6 - 8	10	8,0
20	0, 2, 8, 10, 14	3, 7, 11, 12	1, 4, 6	2 - 5	8 - 11	12	1,0
21	0, 1, 2, 5, 7, 11	3, 9, 11, 12	4, 10, 14	2 - 4	9 - 11	14	5,0
22	1, 3, 5, 8, 10, 14	0, 2, 4, 7	9, 11, 12	4 - 7	8 - 10	12	8,0
23	0, 2, 4, 6, 8, 10	1, 3, 5, 7	11, 12, 13	2 - 4	7 - 9	10	4,0
24	1, 2, 5, 6, 9, 11	0, 3, 4, 7	8, 10, 12	3 - 5	6 - 8	12	10,0
25	3, 4, 5, 7, 9, 10	0, 1, 2, 6	8, 11, 12	4 - 6	8 - 9	10	6,0

Продовження табл. Б1

Варіант	Мінтерми F_1 Σ	Мінтерми F_2 Σ	Мінтерми $F_{БН}$ Σ	Такти F_1	Такти F_2	$K_{лч}$	$F_{ггі}$, кГц
26	2, 3, 8, 9, 10, 12	1, 3, 6, 14	4, 5, 11	6 - 9	3 - 5	10	2,0
27	0, 1, 4, 5, 9, 11	2, 3, 10, 12	7, 8, 13	1 - 3	7 - 9	10	1,0
28	1, 2, 3, 6, 8	0, 5, 7, 9, 11	10, 12, 14	2 - 4	5 - 7	10	1,5
29	5, 7, 8, 9, 11	0, 1, 3, 10, 13	4, 6, 12	1 - 3	5 - 7	8	2,0
30	1, 8, 9, 14, 15	0, 4, 5, 7	6, 10, 13	2 - 4	6 - 9	10	2,5
31	0, 2, 4, 6, 14	4, 5, 8, 9, 12	3, 10, 13	4 - 6	8 - 11	12	3,0
32	1, 5, 7, 11, 15	0, 2, 8, 10, 12	4, 6, 13	2 - 4	5 - 6	8	4,0
33	1, 3, 7, 10, 11, 14	0, 2, 8, 10	6, 12, 15	1 - 4	7 - 9	10	2,0
34	1, 2, 5, 9, 10, 11	0, 4, 5, 6	3, 7, 12	3 - 7	9 - 11	12	1,5
35	1, 3, 5, 7, 9	0, 2, 4, 6	8, 13, 15	3 - 5	7 - 9	10	1,0
36	1, 3, 5, 6, 7, 9	2, 4, 11, 15	8, 10, 13	1 - 3	4 - 6	8	1,5
37	0, 2, 4, 6, 8, 10	1, 3, 13, 15	7, 11, 12	3 - 6	7 - 9	10	4,0
38	5, 6, 7, 12, 13	0, 4, 6, 14	8, 9, 11	2 - 4	7 - 9	12	2,0
39	0, 2, 5, 7, 8, 10	1, 3, 9, 12	6, 11, 14	3 - 6	10 - 12	15	2,5
40	0, 2, 5, 7, 10	11, 12, 13, 15	4, 8, 14	2 - 4	5 - 6	8	3,0
41	0, 1, 3, 8, 9, 11	2, 5, 6, 7	10, 12, 14	4 - 6	7 - 8	10	3,0
42	2, 6, 7, 8, 9, 13	0, 1, 4, 8, 9	5, 11, 15	3 - 5	9 - 11	14	2,5
43	0, 4, 5, 8, 10, 15	2, 3, 7, 11	6, 12, 13	3 - 6	10 - 12	15	5,0
44	0, 1, 3, 7, 9, 11	2, 6, 8, 12	4, 10, 15	2 - 4	6 - 8	10	8,0
45	0, 2, 8, 10, 14	3, 7, 11, 12	5, 9, 15	2 - 5	8 - 11	12	1,0
46	0, 1, 2, 5, 7, 11	3, 9, 11, 12	6, 8, 13	2 - 4	9 - 11	14	5,0
47	1, 3, 5, 8, 10, 14	0, 2, 4, 7	6, 9, 11	4 - 7	8 - 10	12	8,0
48	0, 2, 4, 6, 8, 10	1, 3, 5, 7	9, 11, 14	2 - 4	7 - 9	10	4,0
49	1, 2, 5, 6, 9, 11	0, 3, 4, 7	13, 14, 15	3 - 5	6 - 8	12	10,0
50	3, 4, 5, 7, 9, 10	0, 1, 2, 6	11, 13, 14	4 - 6	8 - 9	10	6,0

ДОДАТОК В

Титульний лист пояснювальної записки

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
«ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

Кафедра автоматизованих електромеханічних систем

ПОЯСНЮВАЛЬНА ЗАПИСКА

до розрахункового завдання

з дисципліни

«ОСНОВЫ СХЕМОТЕХНИКИ»

Тема: «ЦИФРОВИЙ ПРИСТРІЙ З РОЗПОДІЛОМ СИГНАЛІВ У ЧАСІ»

ВИКОНАВ: студент групи Е-

/п.і.б./

/підпис/

КЕРІВНИК:

/посада, п.і.б./

/підпис/

Харків 2023