

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ

НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
«ХАРЬКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к курсовому проектированию по дисциплине
«Цифровая схемотехника» для студентов
специальностей 7.090803 «Электронные системы»,
7.090804 «Физическая и биомедицинская электроника»

Утверждено
редакционно-издательским
советом университета,
протокол № 1 от 05.04.2006 г.

Харьков НТУ «ХПИ» 2007

Методичні вказівки до курсового проектування з дисципліни “Цифрова схемотехніка” для студентів спеціальностей 7.090803 “Електронні системи”, 7.090804 “Фізична та біомедична електроніка”/ Уклад.: І.І.Чикотило, В.Г.Кутуза. – Харків: НТУ“ХПІ”, 2007 . – 52с. – Рос.мовою.

Укладачі: І.І. Чикотило
В.Г. Кутуза

Рецензент О.П. Ластовка

Кафедра промислової та біомедичної електроніки

СОДЕРЖАНИЕ

1	Вступление.....	5
2	Цель курсового проектирования.....	6
3	Объем, структура и содержание курсового проекта.....	6
3.1	Расчетно-пояснительная записка.....	6
3.1.1	Ведомость документов курсового проекта.....	7
3.1.2	Задание на выполнение курсового проекта.....	7
3.1.3	Титульный лист.....	8
3.1.4	Реферат.....	8
3.1.5	Содержание.....	9
3.1.6	Перечень условных обозначений.....	9
3.1.7	Введение.....	10
3.1.8	Основная часть.....	10
3.1.9	Заключение.....	10
3.1.10	Список источников информации.....	11
3.1.11	Приложения.....	11
3.2	Графическая часть.....	12
4	Методические указания к основной (расчетной) части.....	12
4.1	Исходные данные.....	12
4.2	Структурная схема цифрового устройства.....	15
4.3	Синтез комбинационной схемы цифрового устройства.....	17
4.4	Формирование временных интервалов.....	24
4.4.1	Синтез асинхронного счетчика.....	24
4.4.2	Генератор тактовых импульсов.....	30
4.4.3	Формирование тактовых интервалов.....	36
4.5	Расчет быстродействия и потребляемой мощности цифрового устройства.....	38
5	Оформление пояснительной записки.....	39
	Список источников информации.....	43
	Приложение А – Форма и пример заполнения ведомости документов курсового проекта.....	44

Приложение Б – Форма задания и исходные данные на курсовое проектирование.....	45
Приложение В – Титульный лист пояснительной записки курсового проекта.....	48
Приложение Г – Базовые логические элементы серии К155.....	49
Приложение Д – Форма и пример заполнения перечня элементов.....	50

1 ВСТУПЛЕНИЕ

Методические указания разработаны в соответствии с учебной программой дисциплины «Цифровая схемотехника» для студентов специальностей 7.090803 «Электронные системы», 7.090804 «Физическая и биомедицинская электроника» и содержат общие рекомендации по синтезу и схемной реализации цифрового устройства с временным разделением сигналов.

Содержание курсового проекта базируется на материале лекционного курса по дисциплине «Цифровая схемотехника», а также на основных положениях дисциплин: высшая математика, физика, твердотельная электроника, методы анализа электронных схем, аналоговая схемотехника и др.

Основные методики и выводы этих дисциплин студенты должны использовать при выполнении курсового проекта, в котором в соответствии с заданием необходимо разработать и выполнить схемную реализацию цифрового устройства с оптимальной структурой на цифровых интегральных микросхемах, обеспечивающего формирование управляющих сигналов в определенные интервалы времени и работающего на заданной частоте.

Методические указания определяют цели и задачи курсового проектирования, включая основные требования к объему, содержанию и порядку выполнения, оформлению и защите курсового проекта. В них приводится перечень исходных данных для синтеза комбинационной схемы; обобщенная структурная схема устройства; общие рекомендации по минимизации логических функций и их схемной реализации в элементных базисах И – НЕ, И – ИЛИ – НЕ; методика синтеза и схемной реализации двоичного суммирующего счетчика с заданным коэффициентом счета; рассмотрены особенности синтеза комбинационных схем формирователей тактовых интервалов; приведена общая методика расчета задающих автогенераторов импульсных сигналов различного типа; приведен список источников информации и стандартов, используемых в работе.

2 ЦЕЛЬ КУРСОВОГО ПРОЕКТИРОВАНИЯ

Основной задачей курсового проектирования по дисциплине «Цифровая схемотехника» является практическое применение теоретического материала по данному курсу при синтезе и схемной реализации реального цифрового устройства: минимизация логических функций с целью получения структуры устройства минимальной сложности; выбор оптимальной структуры обобщенных комбинационных схем логического устройства и формирователей тактовых интервалов, выполненных на цифровых интегральных микросхемах различного типа; синтез и схемная реализация асинхронных двоичных счетчиков; выбор схемы и электрический расчет автогенератора прямоугольных импульсов; расчет быстродействия и потребляемой мощности цифрового устройства; применение современных методов расчета электронных схем; использование справочной литературы и действующих стандартов.

3 ОБЪЕМ, СТРУКТУРА И СОДЕРЖАНИЕ КУРСОВОГО ПРОЕКТА

Курсовой проект состоит из двух частей: текстовой (расчетно-пояснительная записка) и графической (схема электрическая принципиальная цифрового устройства и плакаты, поясняющие его работу).

3.1 Расчетно - пояснительная записка

Расчетно-пояснительная записка является научно-техническим текстовым документом, исполненным с учетом требований действующих стандартов, в котором изложены результаты работы, выполненной в соответствии с заданием на курсовое проектирование. Общий объем пояснительной записки составляет 35-40 листов формата А4 и она имеет следующую структуру:

- 1) ведомость документов курсового проекта (приложение А);
- 2) задание на выполнение курсового проекта (приложение Б);
- 3) титульный лист пояснительной записки (приложение В);
- 4) реферат;
- 5) содержание;

- 6) перечень условных обозначений (при наличии);
- 7) введение;
- 8) основная часть;
- 9) заключение;
- 10) список источников информации;
- 11) приложения (при наличии).

3.1.1 Ведомость документов курсового проекта

В ведомость документов курсового проекта записывают все документы, выполненные в данном проекте. Ведомость выполняют на листах формата А4 по форме, приведенной в приложении А. Запись документов в ведомости производят по разделам:

- «Документы общие»;
- «Конструкторские документы»;
- «Технологические документы»;
- «Программные документы»;
- «Плакаты».

Наименования разделов записывают в графе «Наименование документа» и подчеркивают. Если в курсовом проекте отсутствует какой-либо вид документов, раздел исключают.

Первый раздел «Документы общие» обязателен для курсового проекта. В него записывают задание на выполнение курсового проекта и пояснительную записку.

В графе «Наименование изделия» для конструкторских документов указывают наименование изделия или объекта, для плакатов – наименование иллюстрационного материала.

В графе «Наименование документа» указывают наименование разработанного документа (для плакатов – вид иллюстрации: таблица, график, диаграмма).

В графе «Формат» указывают формат, на котором выполнен документ, а в графе «Кол.» указывают количество листов, на которых он выполнен.

3.1.2 Задание на выполнение курсового проекта

Задание на выполнение курсового проекта устанавливает исходные

данные, перечень вопросов и документов, подлежащих разработке.

В типовом задании исходные логические функции $F1$ и $F2$, определяющие алгоритм работы цифрового (логического) устройства, задают в числовой (символической) форме в виде суммы соответствующих минтермов этих функций $F = \sum(m_i)$, при этом указывают минтермы, определяемые безразличными наборами логических переменных, в виде $F_{\text{БН}} = \sum(m_j)$, задают временные интервалы как такты $TF1$ и $TF2$, коэффициент счета асинхронного двоичного суммирующего счетчика и частоту автогенератора тактовых импульсов. Задание устанавливает основные этапы курсового проекта, сроки их выполнения и его оформляют по установленной форме, приведенной в приложении Б.

При выполнении задания рукописным способом его необходимо оформить чертежным шрифтом.

По указанию преподавателя, являющегося руководителем курсового проектирования, могут быть изменены некоторые исходные данные либо разделы типового задания.

3.1.3 Титульный лист

Титульный лист пояснительной записки является первым листом документа и его выполняют по установленной форме, приведенной в приложении В. При выполнении документа рукописным способом титульный лист выполняют чертежным шрифтом.

3.1.4 Реферат

Реферат – краткое изложение содержания документа, включающее основные сведения и выводы, необходимые для первоначального ознакомления с документом.

Реферат должен содержать: сведения об объеме документа; перечень ключевых слов; текст реферата. Эти составляющие реферата рекомендуется отделять друг от друга двойным интервалом. Объем реферата не должен превышать одной страницы.

Сведения об объеме документа включают: количество страниц документа, количество иллюстраций, таблиц, источников информации и приложений.

Пример.

Пояснительная записка: 37 с., 14 рис., 4 табл., 10 источников, 4 приложения.

Перечень ключевых слов должен давать представление о содержании реферируемого документа и включать от 5 до 15 слов (словосочетаний) в именительном падеже, выполненных в строку через запятую прописными буквами.

Пример.

Ключевые слова: ЛОГИЧЕСКАЯ ПЕРЕМЕННАЯ, ТАБЛИЦА ИСТИННОСТИ, МИНТЕРМ, МИНИМИЗАЦИЯ, АВТОГЕНЕРАТОР ИМПУЛЬСОВ, ИНТЕГРАЛЬНАЯ МИКРОСХЕМА, ТРИГГЕР, СЧЕТЧИК, ТАКТОВЫЙ ИНТЕРВАЛ.

Текст реферата должен отражать основное содержание документа, включая как можно больше информации об объекте разработки.

3.1.5 Содержание

Содержание – перечень разделов и других составных частей пояснительной записки курсового проекта.

В содержание структурные элементы документа включают в такой последовательности: перечень условных обозначений, введение, наименование разделов, подразделов и, при необходимости, пунктов и подпунктов основной части, заключение, список источников информации, приложения с их обозначением и наименованием.

3.1.6 Перечень условных обозначений

Если в тексте пояснительной записки курсового проекта применяются условные обозначения, сокращения, символы, единицы измерения, не предусмотренные действующими стандартами, а также специфическая терминология, то их перечень должен быть представлен в виде отдельного списка.

Перечень должен располагаться столбцом, в котором слева в алфавитном порядке приводятся условные обозначения, сокращения и т.п., а справа – их детальная расшифровка.

3.1.7 Введение

Во введении необходимо дать краткую характеристику современного состояния технической проблемы, которой посвящен курсовой проект, отметить актуальность и новизну разрабатываемой темы.

3.1.8 Основная часть

В содержание основной части курсового проекта включают разработку следующих вопросов: выбор и обоснование структурной схемы цифрового устройства с временным разделением сигналов; минимизация с помощью карт Карно алгебраических выражений двух логических функций по единичным и нулевым значениям этих функций; схемная реализация полученных алгебраических выражений минимальной сложности в элементных базисах И – НЕ, И – ИЛИ – НЕ предварительно выбранной серии цифровых интегральных микросхем (ИМС); выбор оптимальной обобщенной структуры комбинационной схемы с минимальным числом корпусов ИМС; выбор схемы и полный электрический расчет автоколебательного генератора с заданной частотой выходных прямоугольных импульсов; выбор схемы и расчет элементов схемы формирователя коротких импульсов (при необходимости); синтез и схемная реализация асинхронного двоичного суммирующего счетчика с заданным коэффициентом счета; синтез, минимизация и схемная реализация в элементных базисах И – НЕ, И – ИЛИ – НЕ комбинационных схем формирователей тактовых интервалов; выбор логических элементов схем умножения цифровых сигналов; расчет быстродействия и потребляемой мощности цифрового устройства.

3.1.9 Заключение

В заключении должны быть приведены краткие выводы по результатам выполненной работы и предложения по ее использованию, дана оценка технико-экономических показателей по быстродействию и потребляемой мощности цифрового устройства.

3.1.10 Список источников информации

Список источников информации (СИИ) – это перечень цитируемых, рассматриваемых, упоминаемых и используемых источников информации (ИИ). Источниками информации являются книги, статьи, нормативно-технические документы, справочники, опубликованные в виде отдельных документов.

В список источников информации включают ИИ, на которые даны ссылки в тексте, а также, при необходимости, ИИ, которые были использованы при разработке темы курсового проекта, но на них нет ссылок.

Источники информации записывают по разделам:

- 1) перечень источников, на которые даны ссылки в тексте;
- 2) перечень источников, на которые нет ссылок в тексте.

Нумерация источников в СИИ должна быть сквозной. Пример выполнения СИИ приведен в [12] (приложение А), а примеры библиографического описания ИИ приведены в приложении Б.

3.1.11 Приложения

Иллюстрационный материал в виде таблицы истинности цифрового устройства, временные диаграммы его работы, схема электрическая принципиальная всего устройства, перечень элементов должны быть оформлены как приложения курсового проекта.

Приложения являются продолжением пояснительной записки и имеют сквозную нумерацию страниц, общую с документом. Каждое приложение должно начинаться с новой страницы. Приложения, как правило, выполняют на листах формата А4. Допускается использовать формат А3 по ГОСТ 9327. Приложения последовательно обозначают прописными буквами русского алфавита, буквенные обозначения присваивают в алфавитном порядке без повторения и, как правило, без пропусков. Например, ПРИЛОЖЕНИЕ А, ПРИЛОЖЕНИЕ Б.

Слово “ПРИЛОЖЕНИЕ_” располагают симметрично тексту. Приложение должно иметь заголовок, который располагают под словом “ПРИЛОЖЕНИЕ_” симметрично тексту и выполняют строчными буквами с первой прописной.

На все приложения должны быть ссылки в тексте пояснительной записки курсового проекта и они должны быть перечислены в содержании.

3.2 Графическая часть

Графическая часть курсового проекта включает один плакат формата А4 с таблицей истинности цифрового устройства, один плакат формата А4 (либо А3) с временными диаграммами его работы и один чертеж принципиальной электрической схемы разработанного устройства на листе формата А3.

При построении временных диаграмм работы цифрового устройства комбинации входных логических переменных могут выбираться произвольно, при этом исключаются те комбинации, которые соответствуют безразличным (запрещенным) наборам переменных.

Графический материал в виде поясняющих рисунков располагается в текстовой части курсового проекта.

4 МЕТОДИЧЕСКИЕ УКАЗАНИЯ К ОСНОВНОЙ (РАСЧЕТНОЙ) ЧАСТИ

4.1 Исходные данные

В общем случае логические функции, определяющие алгоритм работы цифрового (логического) устройства, могут быть заданы: в виде таблицы истинности, в которой для всех возможных комбинаций n логических переменных x_i ($N = 2^n$) указывают значение самих функций в двоичном коде; в алгебраической форме в виде совершенной дизъюнктивной нормальной формы (СДНФ); в числовой (символической) форме в виде суммы соответствующих минтермов логической функции $F = \sum(m_j)$. В задании на курсовое проектирование исходные логические функции являются частично определенными, т.е. их значение однозначно определено в виде логических нуля либо единицы только для рабочих наборов логических переменных x_i . Те наборы входных логических переменных x_i , которые при работе цифрового устройства никогда не реализуются, т.е. являются запрещенными, называют безразличными наборами (БН) и в таблице истинности такие наборы условно обозначают звездочкой (*), а исходную форму задания функций дополняют суммой минтермов, соответствующих безразличным наборам, т.е.

$F = \sum(m_j) + \sum_{\text{БН}}(m_k)$. Учитывая, что информационные сигналы являются входными сигналами всего цифрового устройства, то безразличные наборы логических переменных необходимо учитывать при реализации обеих заданных функций.

Пример таблицы истинности приведен на рисунке 4.1.

№ набора	x_1	x_2	x_3	x_4	F
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	*
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	*
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

Рисунок 4.1 – Таблица истинности для функции F

Важно уяснить, что минтермом логической функции называется произведение всех логических переменных любого набора, при этом логическая переменная входит в минтерм в прямом виде, если ее значение в наборе равно единице, а в инверсном – если значение равно нулю. В общем случае минтерм нумеруют десятичным числом, соответствующим двоичному коду, образованному значениями логических переменных данного набора

$$F = \sum(0,1,4,7,9,10) + \sum_{\text{БН}}(2,8).$$

При переходе от табличного представления логической функции к алгебраической в виде СДНФ необходимо взять сумму минтермов тех наборов логических переменных, при которых значение функции равно единице (см.рис.4.1), с учетом чего

$$F = \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} \cdot \overline{x_4} + \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} \cdot x_4 + \overline{x_1} \cdot \overline{x_2} \cdot x_3 \cdot \overline{x_4} + \overline{x_1} \cdot x_2 \cdot \overline{x_3} \cdot \overline{x_4} + \overline{x_1} \cdot x_2 \cdot x_3 \cdot x_4 + x_1 \cdot \overline{x_2} \cdot \overline{x_3} \cdot \overline{x_4} + x_1 \cdot \overline{x_2} \cdot x_3 \cdot \overline{x_4} \quad (4.1)$$

Особо необходимо обратить внимание на то, что между представлением логической функции в виде таблицы истинности, СДНФ, числовой формой записи и единичными значениями клеток карты Карно существует однозначное соответствие.

Автоколебательный генератор тактовых импульсов (ГТИ) формирует непрерывную последовательность прямоугольных импульсов с заданной частотой $f_{\text{ГТИ}}$ и постоянным периодом (тактом) T , при этом асинхронным двоичным суммирующим счетчиком такая последовательность преобразуется в серии импульсов с заданным коэффициентом счета $K_{\text{сч}}$, номер такта соответствует номеру периода в серии. На каждом такте серии импульсов выходные сигналы счетчика (его разрядов) остаются неизменными, что дает возможность сформировать с помощью вспомогательных комбинационных схем временные интервалы $TF1$, $TF2$, т.е. заданные такты функций $F1$ и $F2$, на которых выходной сигнал этих схем соответствует потенциальному уровню логической единицы. Интервалы $TF1$, $TF2$ сдвинуты во времени друг относительно друга, что обеспечивает с помощью выходных логических блоков разделение на выходе устройства сигналов функций $F1$, $F2$ во времени (рисунок 4.2).

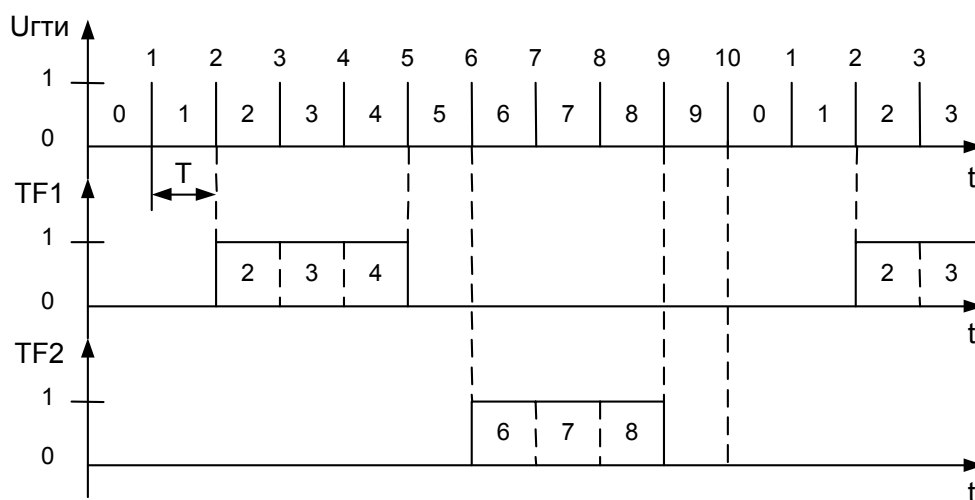


Рисунок 4.2 – Формирование тактовых интервалов
 $(K_{сч} = 10; TF1 = 2-4; TF2 = 6-8)$

4.2 Структурная схема цифрового устройства

Структурная схема устройства отображает принцип работы изделия в самом общем виде, при этом на схеме изображают все основные функциональные части изделия (элементы, устройства, функциональные группы), а также основные взаимосвязи между ними. Построение структурной схемы должно давать наглядное представление о последовательности взаимодействия функциональных частей изделия. Направление хода процессов, происходящих в устройствах, обозначают стрелками на линиях взаимосвязи. Функциональные части на схеме изображают в виде прямоугольников, при этом наименования, типы и обозначения функциональных частей вписывают внутрь прямоугольников.

Поставленная в задании на выполнение курсового проекта цель схемной реализации цифрового устройства с временным разделением сигналов в общем случае может быть реализована согласно структурной схеме (рисунок 4.3) для четырех входных логических переменных x_1-x_4 .

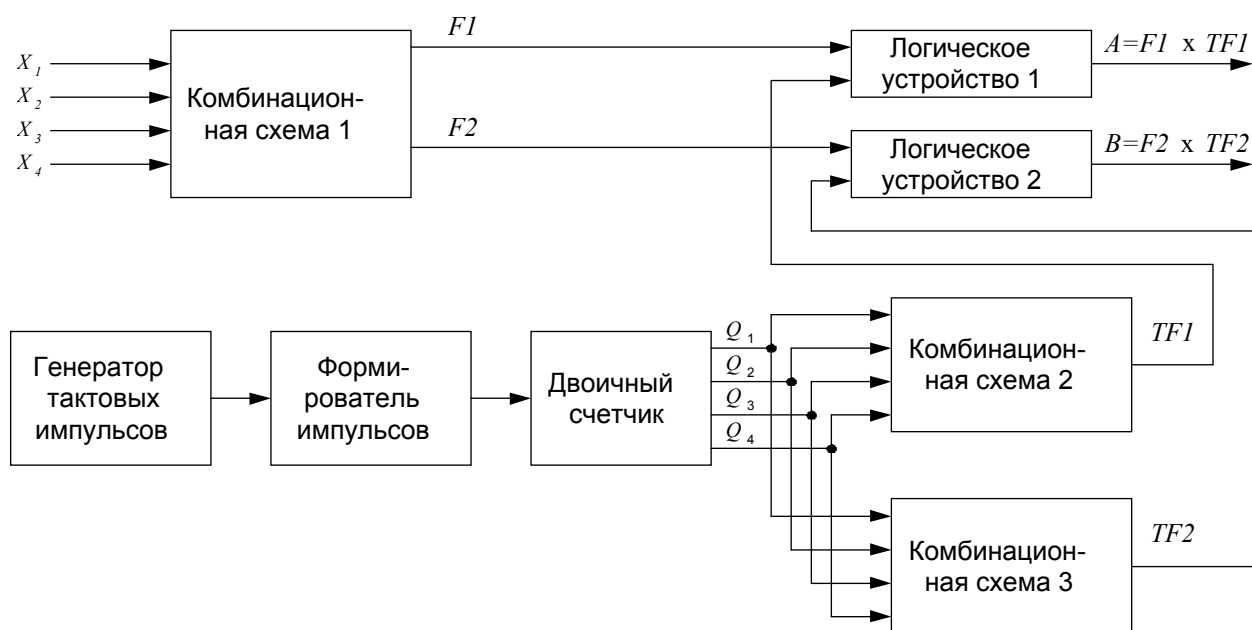


Рисунок 4.3 – Цифровое устройство с временным разделением сигналов

В приведенной структурной схеме цифрового устройства из произвольной комбинации входных информационных сигналов x_1-x_4 комбинационная схема (КС1) на логических элементах формирует в соответствии с заданным алгоритмом функционирования цифрового устройства потенциальные уровни сигналов, соответствующие значениям функций $F1$ и $F2$, при этом КС1 должна иметь минимальную сложность схемной реализации, быть выполненной с использованием минимального числа корпусов цифровых ИМС, обеспечить одновременное формирование сигналов функций $F1, F2$.

Генератор тактовых импульсов (ГТИ), работающий в автоколебательном режиме, формирует на выходе непрерывную последовательность импульсов, период следования которых определяет длительность дискретного временного интервала, т.е. такта.

Необходимость включения в структуру цифрового устройства формирователя коротких импульсов (ФИ) определяется как статическими, так и динамическими параметрами выходных импульсов ГТИ, которые должны быть совместимыми с дискретными сигналами всего цифрового устройства. Кроме того, такой формирователь коротких (счетных) импульсов также

необходим при выполнении структуры двоичного счетчика на триггерах со статическим управлением либо с прямым динамическим входом. При построении структуры счетчика на триггерах с инверсным динамическим входом ФИ может быть исключен из структуры цифрового устройства.

Нормализованные по параметрам импульсы с выхода ГТИ (либо с выхода ФИ) подают на синхровход асинхронного двоичного суммирующего счетчика, который преобразует непрерывную последовательность импульсов в серии тактов, при этом количество тактов в каждой серии равно заданному коэффициенту счета $K_{сч}$. Выходные потенциальные сигналы всех разрядов двоичного счетчика Q_1-Q_4 на каждом такте серии остаются неизменными, а их двоичный код соответствует десятичному номеру такта внутри серии.

Четырехразрядный двоичный код, образуемый выходными сигналами Q_1-Q_4 двоичного счетчика, используют в качестве входных информационных сигналов комбинационных схем формирователей тактовых интервалов КС2 и КС3, при этом в пределах заданных тактов функций $F1$ и $F2$ выходные сигналы $TF1$, $TF2$ этих комбинационных схем соответствуют уровню логической единицы.

На выходные логические устройства (ЛУ1, ЛУ2), выполняющие логическую операцию конъюнкции (логического умножения), подают потенциальные сигналы значений функций $F1$, $F2$ и соответствующие сигналы тактовых интервалов $TF1$ и $TF2$, при этом на выходах цифрового устройства A и B информационные сигналы будут соответствовать значениям функций $F1$, $F2$ только при единичном значении сигналов $TF1$, $TF2$, т.е. выходные сигналы цифрового устройства будут разделены во времени.

4.3 Синтез комбинационной схемы цифрового устройства

Основным этапом синтеза комбинационной схемы является минимизация заданных логических функций $F1$ и $F2$ с целью получения наиболее простого алгебраического выражения для каждой из них в виде минимальной дизъюнктивной нормальной формы (МДНФ) с последующей схемной реализацией минимальным числом логических элементов и, соответственно, минимальным количеством корпусов цифровых ИМС. В

данном курсовом проекте минимизация каждой из функций должна быть выполнена как по единичным, так и по нулевым значениям этих функций.

При числе входных логических переменных до 5-6 наиболее эффективным методом является минимизация логических функций с использованием карт Карно (карт минтермов). Число клеток карты Карно равно числу всех возможных комбинаций n логических переменных с прямыми либо инверсными значениями т.е. $N = 2^n$, а каждая клетка карты Карно соответствует определенному минтерму (рисунок 4.4).

На приведенном рис.4.4, в чертой обозначены те строки либо столбцы карты Карно, в минтермы которых соответствующая логическая переменная входит в прямом виде. При выполнении процедуры минимизации необходимо помнить определение «смежных» клеток карты Карно, под которыми понимают такие клетки, минтермы которых отличаются значением только одной логической переменной (в одном минтерме она имеет прямое значение x , в другом инверсное \bar{x}).

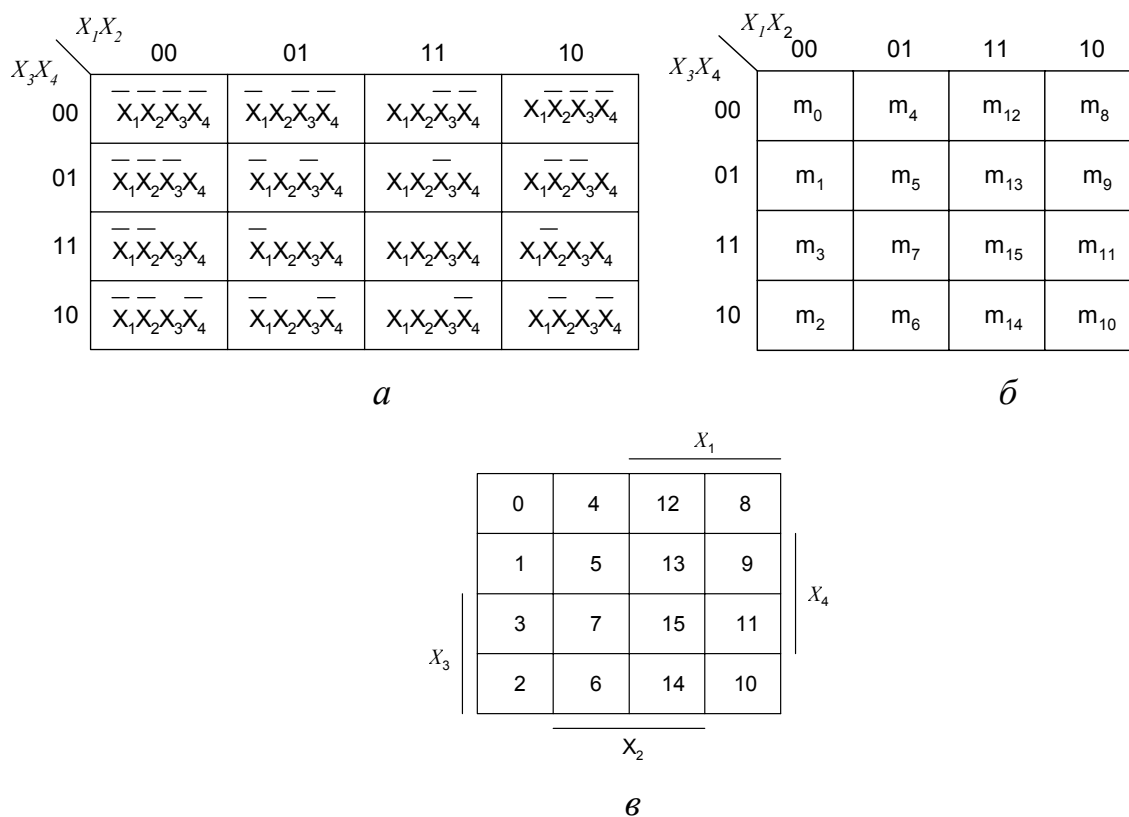


Рисунок 4.4 – Карта Карно для функции четырех переменных

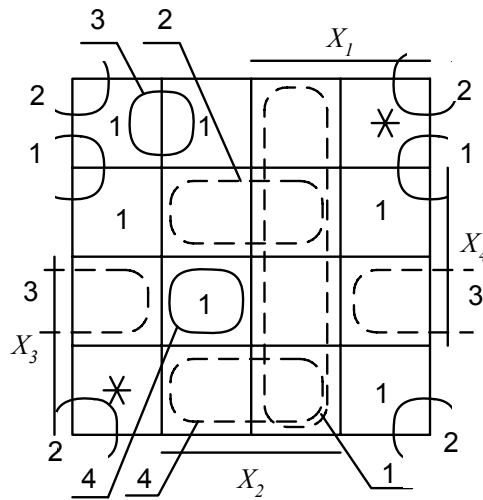
Применение циклического кода нумерации клеток карты Карно приводит к тому, что «смежными» являются не только соседние клетки карты, но и крайние клетки каждой строки и каждого столбца.

Минимизацию логических функций по их единичным значениям рекомендуется выполнять в такой последовательности:

1. В соответствующие клетки карты Карно ставят единицы для минтермов определенных наборов логических переменных и звездочки (*) для минтермов безразличных наборов этих переменных. Минтермы обоих наборов переменных указаны в задании на курсовое проектирование.

2. Определяются минимизирующие контуры, охватывающие клетки карты Карно с единичными значениями, при этом в каждый контур должно входить максимально возможное число 2^k «смежных клеток» ($k = 0, 1, 2, \dots$); количество контуров должно быть минимальным и все они должны быть независимыми, т.е. отличаться значением хотя бы одного минтерма. Безразличные наборы логических переменных включаются в минимизирующий контур с присвоением ему единичного (нулевого) значения только в том случае, когда их использование позволяет упростить алгебраическое выражение минимизируемой функции. Минимизирующие контуры могут пересекаться; быть как замкнутыми, так и разомкнутыми, охватывая крайние клетки строк или столбцов, либо четыре угловые клетки карты Карно. Если минтерм не имеет смежных клеток, то контур минимизации охватывает только эту клетку ($k = 0$) и в алгебраическое выражение МДНФ логической функции импликанта включается в виде минтерма.

На рисунке 4.5 приведен выбор минимизирующих контуров при минимизации логической функции F , заданной таблицей истинности (см.рис.4.1), по единичным и нулевым значениям функции.



————— — по единичным значениям функции F
 - - - - - — по нулевым значениям функции F

Рисунок 4.5 – Выбор минимизирующих контуров на карте Карно

3. С использованием закона склеивания логических переменных выполняется процедура считывания импликанты соответствующего минимизирующего контура, при этом из произведения всех логических переменных исключаются те переменные, которые в данном контуре изменяют свое значение. При наличии в минимизирующем контуре 2^k «смежных» клеток из минтермов контура исключаются k логических переменных.

Для логической функции F (см.рис.4.5), минимизированной по ее единичным значениям, МДНФ представляется алгебраическим выражением

$$F^1 = \overline{x_2} \cdot \overline{x_3} + \overline{x_2} \cdot \overline{x_4} + \overline{x_1} \cdot \overline{x_3} \cdot \overline{x_4} + \overline{x_1} x_2 x_3 x_4 \quad . \quad (4.2)$$

4. Оптимальный выбор минимизирующих контуров обеспечивает получение алгебраического выражения для заданной функции в виде суммы импликант всех контуров, причем функция представляется в минимальной ДНФ, т.е. ее дальнейшее упрощение невозможно.

5. Минимизация логической функции по приведенному алгоритму может быть выполнена и по нулевым значениям этой функции, при этом получают инверсное значение исходной функции также в МДНФ (см.рис.4.5)

$$\overline{F}^0 = x_1x_2 + x_2\overline{x_3x_4} + \overline{x_2x_3x_4} + x_2x_3\overline{x_4}. \quad (4.3)$$

В данном курсовом проекте должна быть выполнена отдельная минимизация логических функций $F1$ и $F2$ по их единичным и нулевым значениям с последующей схемной реализацией каждой МДНФ в заданных элементных базисах И – НЕ, И – ИЛИ – НЕ.

Перед выполнением этапа схемной реализации логических функций необходимо выбрать серию интегральных микросхем, удовлетворяющих требованиям быстродействия, потребляемой мощности и имеющих наиболее широкий функциональный набор логических элементов, например, серию К155 (КР155) (приложение Г). При одновременном использовании логических элементов разных серий необходимо обратить внимание на совместимость их основных электрических и динамических параметров.

В пояснительной записке курсового проекта рекомендуется приводить структурные схемы реализации логических функций без нумерации выводов цифровых микросхем, в том числе выводов, не несущих логической информации (выводы общей шины, источника питания и др.).

Важно помнить то, что в данном курсовом проекте схемной реализации подлежат логические функции, алгебраические выражения которых представлены в прямом виде.

При схемной реализации логических функций в элементном базисе И – НЕ необходимо предварительное преобразование алгебраического выражения с помощью законов инверсии (теорем де Моргана) к такому виду, в котором используется только конъюнкция и инверсия, при этом каждое элементарное произведение логических переменных (импликанта) рассматривается как некоторая эквивалентная логическая переменная. Для получения инверсных значений логических переменных и их функций целесообразно использовать специализированную цифровую микросхему в виде блока инверторов К155ЛН1. Например, логическая функция F , минимизированная по ее единичным значениям (4.2), для схемной реализации в указанном элементном базисе приводится к виду

$$F^1 = \overline{\overline{\overline{\overline{\overline{\overline{F^1}}}}}} = \overline{\overline{\overline{\overline{\overline{\overline{x_2 \cdot x_3 \cdot x_2 \cdot x_4 \cdot x_1 \cdot x_3 \cdot x_4 \cdot x_1 x_2 x_3 x_4}}}}}}}, \quad (4.4)$$

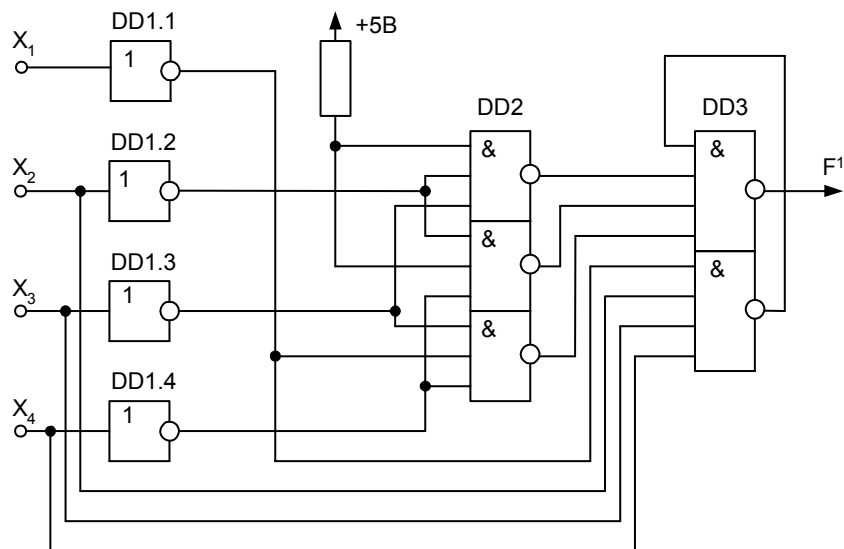
а структурная схема в соответствии с этим выражением приведена на рисунке 4.6,а.

При схемной реализации в базисе И – НЕ свободные информационные входы логических элементов с целью повышения помехоустойчивости цифрового устройства подключаются к источнику питания через резистор сопротивлением 1 кОм, при этом к одному резистору может быть подключено до 20 информационных входов цифровых микросхем.

При схемной реализации логических функций $F1$ и $F2$ в элементном базисе И – НЕ целесообразно оптимизировать обобщенную структуру путем использования выходных сигналов логических элементов, реализующих одинаковые импликанты обеих функций.

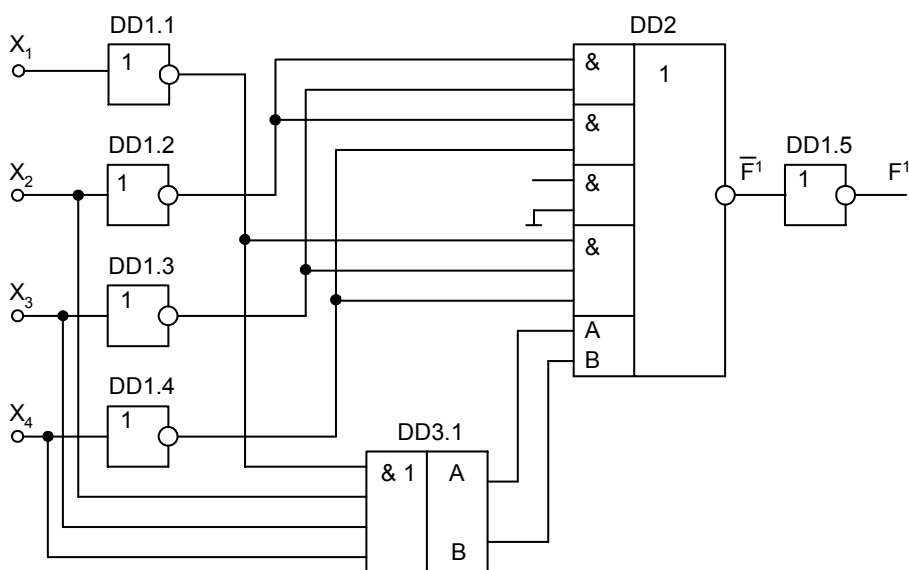
При схемной реализации минимизированных логических функций, представленных в МДНФ, в элементном базисе И – ИЛИ – НЕ необходимо хотя бы один информационный вход неиспользуемого элемента И подключить к общей шине, в противном случае этот элемент будет постоянно находиться в единичном состоянии, а в целом элемент И – ИЛИ – НЕ – в нулевом состоянии независимо от комбинации информационных сигналов на других входах.

Необходимо обратить внимание на то, что цифровые микросхемы И – ИЛИ – НЕ часто имеют дополнительный вход расширения по ИЛИ (входы A , B микросхем К155ЛР1, К155ЛР3, К155Л4 и др.) для подключения выходов микросхем расширителей по ИЛИ К155ЛД1, К155ЛД3, что существенно увеличивает функциональные возможности исходных цифровых микросхем, при этом неиспользуемые входы расширения по ИЛИ микросхем И – ИЛИ – НЕ остаются свободными в отличие от входов элементов И. Структурная схема реализации логической функции F^l в соответствии с алгебраическим выражением (4.2) приведена на рисунке 4.6,б.



DD1 – К155ЛН1, DD2 – К155ЛА4, DD3 – К155ЛА1

a



DD1 – К155ЛН1, DD2 – К155ЛР3, DD3- К155ЛД1

б

Рисунок 4.6 – Структурные схемы реализации логической функции F^1 :

a – в базисе И – НЕ,

б – в базисе И – ИЛИ – НЕ

После минимизации логических функций $F1$ и $F2$ по единичным и нулевым значениям этих функций, схемной реализации их в элементных

базисах И – НЕ, И – ИЛИ – НЕ на последнем этапе синтеза комбинационной схемы формирователя функций на основании восьми структурных схем необходимо создать обобщенную оптимальную структуру комбинационной схемы, реализующую одновременно логические функции $F1$ и $F2$ и выполненную с максимальным использованием функциональных возможностей цифровых микросхем при минимальном числе их корпусов.

4.4 Формирование временных интервалов

4.4.1 Синтез асинхронного счетчика

Асинхронные счетчики реализуются путем последовательного соединения T -триггеров. При построении счетчиков обычно используются D и JK -триггеры, работающие в счетном режиме, что соответствует T -триггеру. Для получения T -триггера необходимо: в D -триггере информационный вход D соединить с инверсным выходом \bar{Q} ; в JK -триггере на входы J и K подать высокий уровень напряжения, что соответствует логической единице. Если триггер переключается по фронту тактового (синхро) импульса, что характерно для D -триггеров, то для получения суммирующего счетчика синхровход последующего триггера соединяется с инверсным выходом предыдущего. В структурах асинхронных счетчиков на JK -триггерах (триггеры TT -типа с переключением по спаду синхроимпульса) прямой выход подключается к синхровходу последующего.

Коэффициент счета $K_{сч}$ определяет количество входных импульсов, которые может подсчитать счетчик, что соответствует количеству его устойчивых состояний. Счетчики, в которых при n триггерах $K_{сч}=2^n$, называются двоичными, а при $K_{сч} \neq 2^n$ речь идет о счетчиках с произвольным коэффициентом счета.

В счетчиках с $K_{сч} \neq 2^n$ имеются устойчивые состояния, которые не используются и являются избыточными $S = 2^n - K_{сч}$. При построении таких счетчиков необходимо подсчитать количество импульсов в двоичном коде в соответствии с заданным $K_{сч}$, а затем привести все его разряды в исходное нулевое состояние.

Рассмотрим пример построения счетчика с коэффициентом счета, равным шести. Количество триггеров находим по соотношению

$$n \geq \log_2 K_{\text{сч}}. \quad (4.5)$$

Для рассматриваемого примера количество триггеров $n = 3$, избыточных состояний $S = 2$. В таблице 4.1 приведены состояния счетчика.

Таблица 4.1 – Таблица состояний счетчика

№ набора	Q_3	Q_2	Q_1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
6*	0	0	0
7 ₍₁₎	0	0	1

При появлении кодовой комбинации $Q_3Q_2Q_1 = 110$ на выходах счетчика осуществляется принудительный сброс триггеров в нулевое состояние и далее счет повторяется. Структурная схема такого счетчика на базе D -триггеров приведена на рис.4.7.

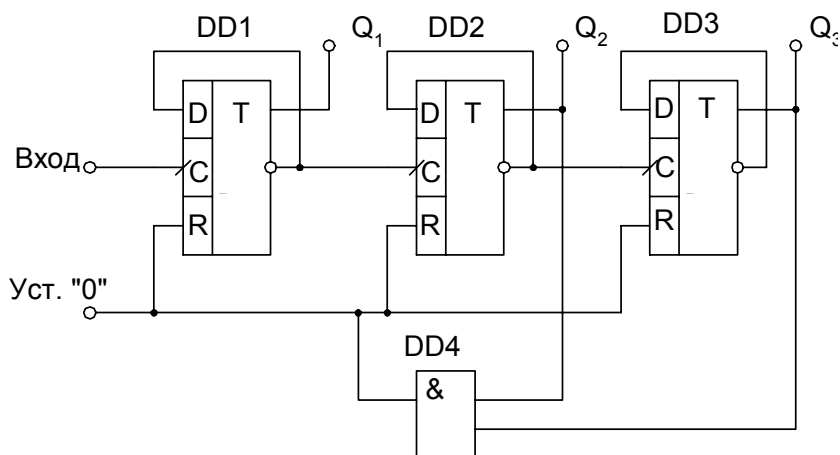


Рисунок 4.7 - Структурная схема счетчика с $K_{\text{сч}}=6$

При $Q_2 = Q_3 = 1$ появляется единичный сигнал на выходе логического элемента $DD4$, который обнуляет все разряды счетчика.

Промышленность выпускает счетчики в виде интегральных микросхем ИМС [1,10]. Примером может служить счетчик К155ИЕ5, структурная схема которого приведена на рис.4.8.

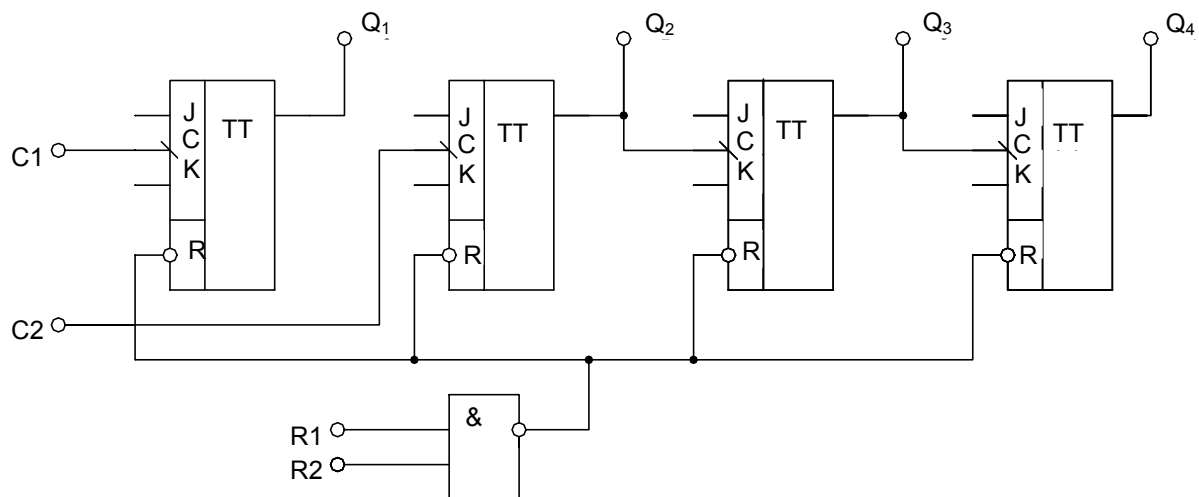


Рисунок 4.8 – Структурная схема счетчика К155ИЕ5

Микросхема К155ИЕ5 состоит из четырех JK -триггеров, три последних из которых соединены между собой для образования счетчика с $K_{сч} = 8$. Первый триггер не соединен с остальными и он является делителем частоты на два при подаче сигнала на вход $C1$. Установка нулевого уровня производится подачей логической единицы на выходы $R1$ и $R2$. Так как выход Q_1 не соединен с последующим триггером, то можно осуществить два независимых режима работы. При использовании микросхемы как 4-х разрядного счетчика тактовые импульсы поступают на вход $C1$ и выход Q_1 соединяют со входом $C2$; при построении 3-х разрядного счетчика импульсы подают на вход $C2$.

Построение счетчика с $K_{сч} = 6$ на микросхеме К155ИЕ5 показано на рис.4.9.

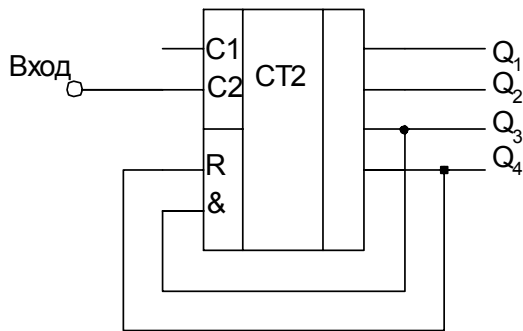


Рисунок 4.9 – Схема счетчика с $K_{сч}=6$ на базе К155ИЕ5

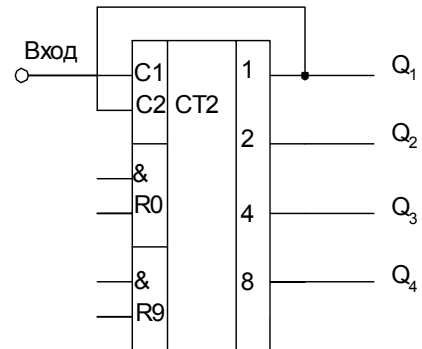


Рисунок 4.10 – Схема счетчика с $K_{сч}=10$ на базе К155ИЕ2

Микросхема К155ИЕ2 может быть использована для получения двоично-десятичного счетчика (рис.4.10). В этом случае вход $C2$ должен быть соединен с выходом Q_1 . На вход $C1$ поступают импульсы и счетная последовательность реализуется в соответствии с таблицей истинности, приведенной в табл.4.2.

Таблица 4.2 – Таблица истинности счетчика К155ИЕ2

№ набора	Выходы				№ набора	Выходы			
	Q_4	Q_3	Q_2	Q_1		Q_4	Q_3	Q_2	Q_1
0	0	0	0	0	5	0	1	0	1
1	0	0	0	1	6	0	1	1	0
2	0	0	1	0	7	0	1	1	1
3	0	0	1	1	8	1	0	0	0
4	0	1	0	0	9	1	0	0	1

Вход $R0$ устанавливает нулевое состояние всех выходов счетчика, а $R9$ – число 9 в двоичном коде (1001).

Для обнуления счетчика при подаче напряжения питания применяются специальные схемы, формирующие короткий импульс. Такие схемы можно построить на базе дифференцирующей или интегрирующей цепочки.

Дифференцирующая RC-цепочка, представленная на рис.4.11а, формирует при включении напряжения питания U_n короткий положительный импульс (рис.4.11б).

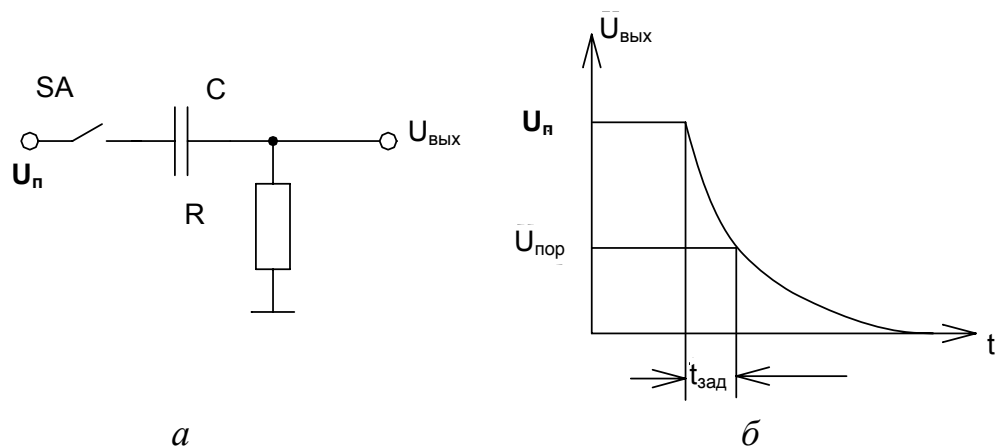


Рисунок 4.11 – Формирователь коротких импульсов:
a – дифференцирующая RC-цепочка,
б – временная диаграмма формирования импульса

Параметры цепочки определяются из соотношения

$$RC = \frac{t_{\text{зад}}}{\ln \frac{U_n}{U_{\text{пор}}}}, \quad (4.6)$$

где $t_{\text{зад}}$ – длительность формируемого импульса;

$U_{\text{пор}}$ – пороговое напряжение переключения счетчика.

Длительность формируемого импульса должна удовлетворять следующим условиям

$$(1,2 - 1,3) \cdot t_3 \leq t_{\text{зад}} < t_u, \quad (4.7)$$

где t_3 – время задержки переключения счетчика;

t_u – длительность импульса задающего генератора.

Сопротивление резистора обычно выбирают порядка единиц кОм, при этом значение емкости конденсатора должно превышать паразитную емкость, т.е. быть не менее 100 пФ.

В формирователе импульсов должна быть цепь разряда конденсатора при снятии напряжения питания. В качестве примера на рис.4.12 приведена схема обнуления счетчика с $K_{\text{сч}} = 6$.

Резистор $R1$ и диод $VD1$ служат для быстрого разряда конденсатора при

отключении напряжения питания. Сопротивление резистора $R1$ следует выбирать в пределах от нескольких единиц до десятков кОм, при этом потребляемая резистором мощность будет незначительной.

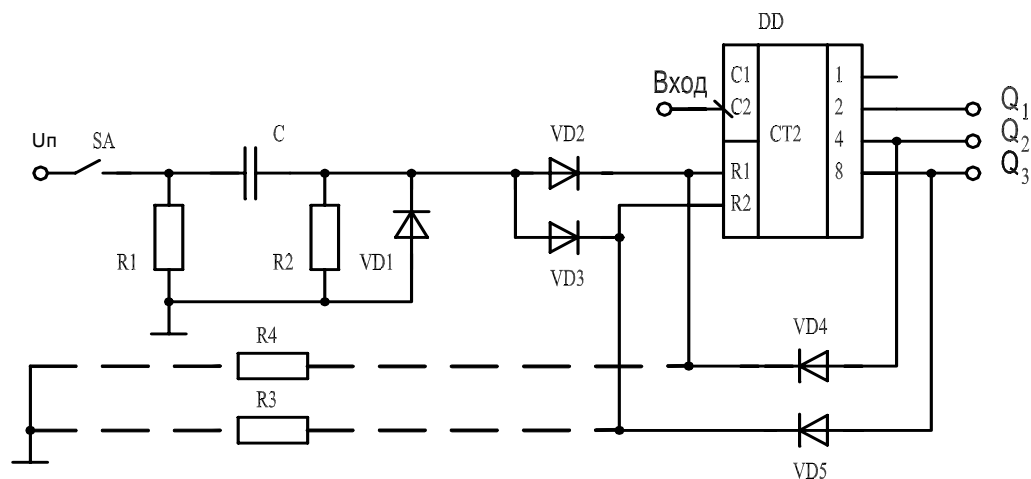


Рисунок 4.12 – Схема обнуления счетчика с $K_{сч} = 6$

Диоды $VD1-VD5$ являются развязывающими и при их выборе следует обращать внимание на выполнение следующего условия.

$$I_{вх}^1 > I_{min}, \quad (4.8)$$

где $I_{вх}^1$ – входной ток логического элемента DD в единичном состоянии;

I_{min} – минимальное значение прямого тока диода, при котором он открыт.

Так, для логических элементов серии К155 входной ток $I_{вх}^1$ составляет 0,04 мА, и следовательно, в качестве развязывающих диодов можно выбрать импульсные диоды КД514а, минимальное значение прямого тока которых составляет 0,004 мА.

Для увеличения тока, протекающего через развязывающие диоды, можно включить резисторы $R3$ и $R4$. Верхний предел сопротивления резисторов ограничен минимальным значением тока, протекающего через диод, нижний предел – нагрузочной способностью счетчика DD ($I_{вых}^1$). Кроме того, резисторы $R3$ и $R4$ шунтируют $R2$, следовательно, R в формуле (4.6) будет определяться эквивалентным сопротивлением параллельно соединенных трех резисторов $R2$, $R3$ и $R4$.

Расчетные значения всех элементов цифрового устройства должны быть приведены к ряду *E24* номинальных значений сопротивлений постоянных резисторов и емкости конденсаторов при допустимом отклонении параметра $\pm 5\%$ от номинального значения.

4.4.2 Генератор тактовых импульсов

Генераторы тактовых импульсов работают в автоколебательном режиме и вырабатывают импульсы прямоугольной формы с заданной частотой f . Электрические и динамические параметры импульсов должны быть совместимы с основными параметрами логических элементов комбинационной схемы и счетчика: входными и выходными напряжениями логической единицы и логического нуля. В качестве таких генераторов целесообразно применять автоколебательные генераторы на логических элементах или на интегральном таймере.

Одна из возможных схем автогенератора на логических элементах 2И – НЕ приведена на рис.4.13.

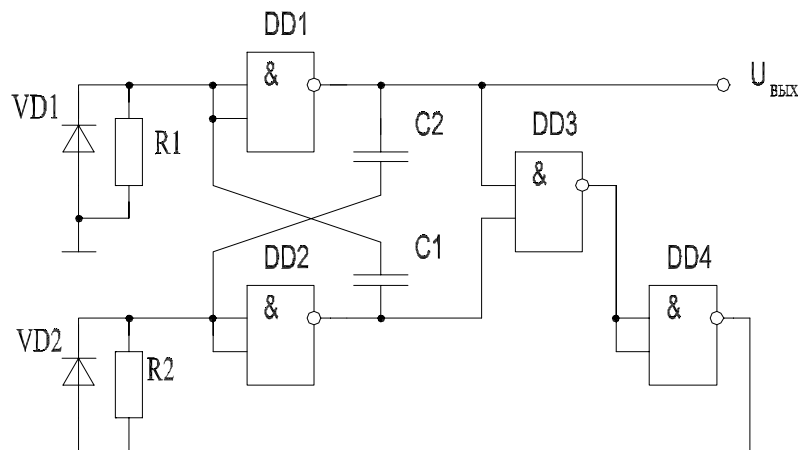


Рисунок 4.13 – Автоколебательный мультивибратор на логических элементах

Базовая структура генератора выполнена на логических элементах *DD1*, *DD2* и в схемном отношении представляет собой двухкаскадный усилитель с положительной обратной связью, осуществляемой с помощью времязадающих цепочек *R1C1* и *R2C2*. Логические элементы *DD3* и *DD4* имеют

вспомогательное назначение и служат для создания режима “мягкого” самовозбуждения. Базовая схема мультивибратора склонна к жесткому самовозбуждению, когда после подачи питающего напряжения элементы $DD1$ и $DD2$ из-за высокой симметрии схемы могут одновременно оказаться в единичном состоянии и автоколебания не возникают. Логические элементы $DD3$ и $DD4$ обеспечивают перевод схемы в автоколебательный режим. При появлении единичных уровней на выходах $DD3$ и $DD4$ срабатывают элементы $DD3$ и $DD4$ и на вход $DD2$ поступает единичный уровень сигнала, который переводит $DD2$ в состояние логического нуля, вызывая развитие устойчивых автоколебаний.

Расчет схемы следует производить в следующей последовательности:

1) Определение длительности импульса t_u и паузы t_n , исходя из заданной частоты f и выбранной скважности выходных импульсов $Q = T/t_u$

$$t_u = \frac{1}{fQ},$$

$$t_n = \frac{1}{f} \left(1 - \frac{1}{Q} \right) \quad (4.9)$$

Обычно скважность импульсов выбирают равной двум.

2) Выбор сопротивления резистора времязадающей цепочки (обычно $R_1 = R_2 = R$) производится исходя из выполнения следующих условий

$$R_{\text{вых}}^1 < R < R_{\text{max}}, \quad (4.10)$$

где $R_{\text{вых}}^1$ – выходное сопротивление логического элемента в единичном состоянии.

R_{max} находится из условия обеспечения работоспособности схемы:

$$U_R = I_{\text{вх}} R_{\text{max}} < U_{\text{пор}}, \quad (4.11)$$

где $U_{\text{пор}}$ – пороговое напряжение переключения логического элемента;

$I_{\text{вх}}$ – входной ток логического элемента при низком уровне на входе.

В схеме, представленной на рис.4.13, входной ток находится из выражения

$$I_{\text{вх}} = \frac{U_{\text{п}} - U_{\text{БЭ}}}{R + R_{\text{Б}}}, \quad (4.12)$$

где $U_{\text{п}}$ – напряжение питания;

$R_{\text{Б}}$ и $U_{\text{БЭ}}$ – соответственно сопротивление в цепи базы и напряжение между базой и эмиттером транзистора входного каскада логического элемента $DD1$ ($DD2$).

В соответствии с выражениями (4.11) и (4.12) находим максимальное сопротивление резистора

$$R_{\text{max}} = \frac{U_{\text{пор}} \cdot R_{\text{Б}}}{u_{\text{п}} - U_{\text{БЭ}} - U_{\text{пор}}}. \quad (4.13)$$

Для логических элементов серии К155 $U_{\text{БЭ}} = 0,7$ В; $R_{\text{Б}} = 4$ кОм.

Если неизвестны параметры $R_{\text{Б}}$ и $U_{\text{БЭ}}$ входного каскада логического элемента, можно воспользоваться соотношением

$$R_{\text{max}} = \frac{U_{\text{пор}}}{I_{\text{вх}}^0}, \quad (4.14)$$

где $I_{\text{вх}}^0$ – справочное значение входного тока логического нуля элементов $DD1$, $DD2$.

В этом случае величина сопротивления резистора R_{max} будет несколько занижена по сравнению с точным расчетом по формуле (4.13).

3) Емкости конденсаторов $C1$ и $C2$ определяются из соотношений

$$C_1 = \frac{t_{\text{п}}}{(R + R_{\text{ВЫХ}}^1) \ln \frac{U_{\text{ВЫХ}}^1 - U_{\text{ВЫХ}}^0 + U_{\text{R}}}{U_{\text{пор}}}}; \quad (4.15)$$

$$C_2 = \frac{t_{\text{u}}}{(R + R_{\text{ВЫХ}}^1) \ln \frac{U_{\text{ВЫХ}}^1 - U_{\text{ВЫХ}}^0 + U_{\text{R}}}{U_{\text{пор}}}}, \quad (4.16)$$

где $R_{\text{ВЫХ}}^1$ – выходное сопротивление логического элемента в единичном состоянии; $U_{\text{ВЫХ}}^1, U_{\text{ВЫХ}}^0$ – уровни выходного напряжения для единичного и нулевого состояния логического элемента.

Диоды $VD1$ и $VD2$ обеспечивают быстрый разряд соответствующего времязадающего конденсатора и защищают входы $DD1$ и $DD2$ от недопустимо больших напряжений отрицательной полярности, ограничивая их на уровне прямого падения напряжения на диоде. В качестве $VD1$ и $VD2$ следует выбирать высокочастотные (импульсные) диоды, максимальная частота f_{max} которых не ниже частоты генератора

$$f_{max} \geq f. \quad (4.17)$$

Более совершенными являются генераторы импульсов, выполненные на интегральном таймере и обеспечивающие большую точность и стабильность частоты выходных импульсов.

По функциональному составу всех внутренних узлов и способу выполнения данной функции таймеры не являются полностью аналоговыми или цифровыми схемами. Основные функции выполняют в таймере цифровые узлы, точность формирования временных интервалов определяют компараторы напряжения.

Для выбора схемы автоколебательного мультивибратора и расчета его элементов необходимо знать структурную схему таймера, назначение выводов и основные его параметры. Наибольшее распространение получил таймер КР1006ВИ1, структурная схема которого представлена на рис.4.14.

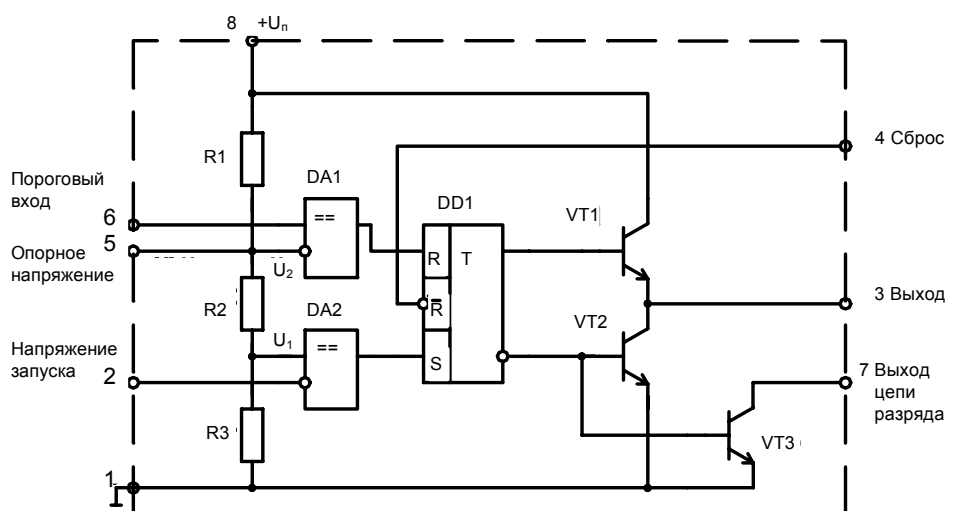


Рисунок 4.14 – Структурная схема таймера КР1006ВИ1

Роль источников опорных напряжений U_1 и U_2 выполняет делитель напряжения на резисторах $R1$, $R2$, $R3$, при этом $U_1 = U_{\Pi} / 3$, $U_2 = 2U_{\Pi} / 3$. Напряжение питания может находиться в пределах $U_{\Pi} = (5 \div 16,5)$ В. К выводу 5 можно подключить дополнительно резистор и в небольших пределах изменять опорные напряжения U_1 , U_2 . Для уменьшения влияния помех и пульсаций питающего напряжения на точность работы таймера к выводу 5 рекомендуется подключить фильтрующий конденсатор $C_{\Phi} \cong 0,01$ мкФ.

Компаратор $DA2$ является компаратором минимального типа и он срабатывает, когда напряжение запуска меньше U_1 , в этом случае на выходе (вывод 3) устанавливается единичный уровень напряжения. Компаратор $DA1$ является компаратором максимального типа и срабатывает при пороговом напряжении больше опорного U_2 . Выходной сигнал компараторов управляет состоянием триггера $DD1$, при этом состояние $S = R = 1$ исключается.

RS -триггер имеет дополнительный асинхронный вход \bar{R} для сброса таймера. Для повышения нагрузочной способности таймера на выходе стоит двухтактный усилитель мощности на транзисторах $VT1$ и $VT2$. Сигнал с инверсного выхода триггера используется для управления транзистором $VT3$: при $Q = 0$ транзистор находится в насыщенном состоянии, обеспечивая цепь разряда внешней времязадающей RC -цепи.

Схема автоколебательного мультивибратора, построенного на базе таймера КР1006ВИ1, приведена на рис.4.15.

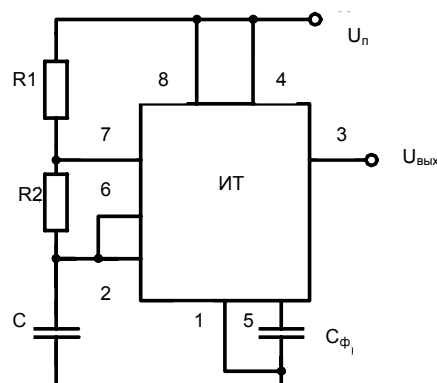


Рисунок 4.15 – Автоколебательный мультивибратор на интегральном таймере

Заряд конденсатора производится от источника питания с постоянной времени $\tau_z = C(R_1 + R_2)$, разряд происходит через насыщенный транзистор таймера $VT3$ с постоянной времени $\tau_p = CR_2$.

Диаграммы, поясняющие работу мультивибратора в автоколебательном режиме, представлены на рис.4.16. Промежуток t_0 определяет выход схемы на рабочий цикл. Время заряда конденсатора от $U_{\Pi}/3$ до $2U_{\Pi}/3$ соответствует длительности импульса, время разряда конденсатора от $2U_{\Pi}/3$ до $U_{\Pi}/3$ -длительности паузы.

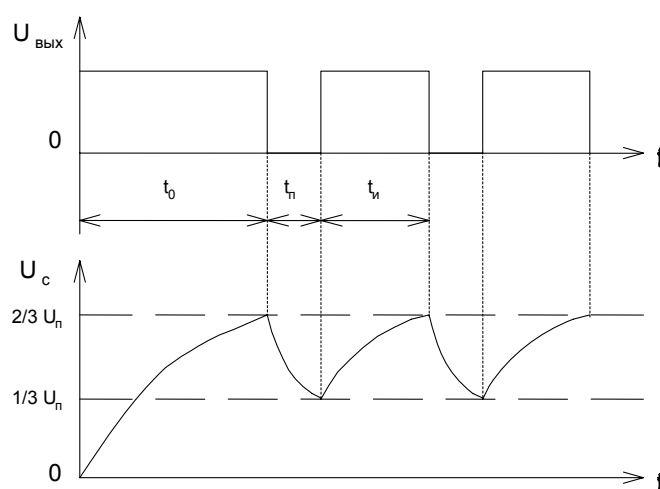


Рисунок 4.16 – Временные диаграммы работы автоколебательного мультивибратора

Основные расчетные соотношения для приведенной схемы:

длительность импульса

$$t_u \approx 0,693(R_1 + R_2)C ; \quad (4.18)$$

длительность паузы

$$t_n \approx 0,693R_2C ; \quad (4.19)$$

частота генерации

$$f = \frac{1,443}{(2R_2 + R_1)C} . \quad (4.20)$$

Выбор сопротивления резистора R_2 должен производиться исходя из максимально допустимого тока разрядного транзистора VT_3 . Для таймера КР1006ВИ1 рекомендуется принимать $R_{2\min} \geq 1$ кОм.

4.4.3 Формирование тактовых интервалов

Формирователи тактовых интервалов TF_1 , TF_2 должны обеспечить прохождение сигналов F_1 и F_2 в заданные временные промежутки.

Для реализации формирователей на логических элементах следует составить таблицы истинности функций TF_1 , TF_2 , информационными сигналами которых являются потенциальные уровни разрядов двоичного счетчика Q_1 , Q_2 , Q_3 , Q_4 и, используя карту Карно, произвести минимизацию по единичным и нулевым значениям этих функций. Затем выполнить реализацию полученных МДНФ в базисах И – НЕ и И – ИЛИ – НЕ и выбрать наиболее подходящую обобщенную комбинационную схему, на выходе которой формируются сигналы TF_1 , TF_2 , руководствуясь условием реализации с применением наименьшего числа корпусов.

Рассмотрим пример составления таблицы истинности и получения МДНФ формирователей тактов: значение функции F_1 проходит на выход цифрового устройства в тактах TF_1 (2 – 5), F_2 - в тактах TF_2 (7 – 9), коэффициент счета $K_{сч}=10$.

В связи с тем, что при $K_{сч}=10$ минтермы $m_{11} - m_{15}$ никогда не реализуются, их наборы информационных сигналов $Q_1 - Q_4$ считают безразличными (табл.4.3). Для функций TF_1 и TF_2 информационный сигнал Q_4 является старшим разрядом, Q_1 – младшим разрядом и карты Карно для них будут соответствовать рис.4.17.

МДНФ для формирователя тактов TF_1 определяются выражениями:
при минимизации по единичным значениям

$$TF_1^1 = Q_2 \bar{Q}_3 \bar{Q}_4 + \bar{Q}_2 Q_3; \quad (4.20)$$

по нулевым значениям

$$TF_1^0 = \overline{Q_2 \bar{Q}_3 + Q_2 Q_3 + Q_4} \quad . \quad (4.21)$$

Таблица 4.3 – Таблица истинности формирователя тактов

№ набора	$Q4$	$Q3$	$Q2$	$Q1$	$TF1$	$TF2$
0	0	0	0	0	0	0
1	0	0	0	1	0	0
2	0	0	1	0	1	0
3	0	0	1	1	1	0
4	0	1	0	0	1	0
5	0	1	0	1	1	0
6	0	1	1	0	0	0
7	0	1	1	1	0	1
8	1	0	0	0	0	1
9	1	0	0	1	0	1
10	1	0	1	0	0	0
11	1	0	1	1	*	*
12	1	1	0	0	*	*
13	1	1	0	1	*	*
14	1	1	1	0	*	*
15	1	1	1	1	*	*

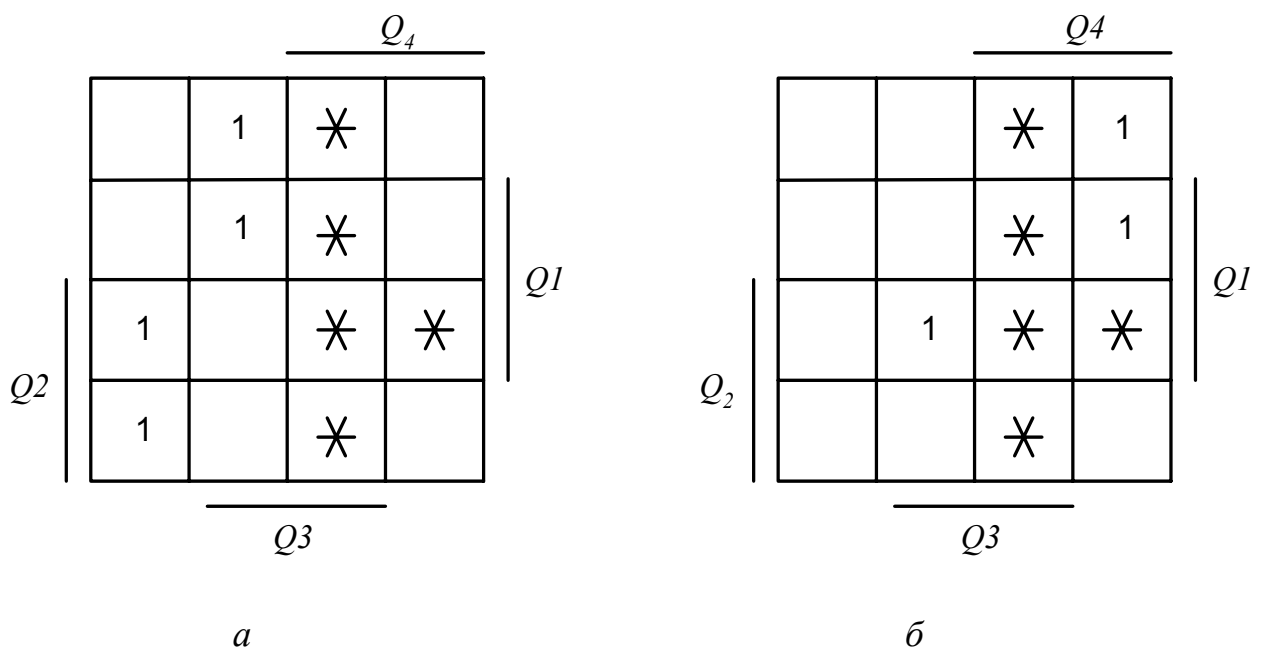


Рисунок 4.17 – Карта Карно для 4-х переменных формирователя тактов $TF1$ (а) и $TF2$ (б)

МДНФ для формирователя тактов $TF2$ определяются выражениями:

при минимизации по единичным значениям

$$TF2^1 = \overline{Q_2}Q_4 + Q_1Q_2Q_3; \quad (4.22)$$

по нулевым значениям

$$TF2^0 = \overline{\overline{Q_3}Q_4} + \overline{\overline{Q_2}Q_3} + \overline{\overline{Q_1}Q_2} . \quad (4.24)$$

4.5 Расчет быстродействия и потребляемой мощности цифрового устройства

Быстродействие разработанного цифрового устройства с временным разделением сигналов определяется максимальным временем задержки передачи информационного сигнала со входа на выход комбинационной схемы, формирующей значения функций $F1$ и $F2$, что обусловлено конечным временем переключения логических элементов цифровых микросхем из единичного состояния в нулевое и обратно.

Динамические свойства логических элементов количественно оцениваются средним временем задержки переключения $t_{з.ср.}$, определяемым по соотношению

$$t_{з.ср.} = \frac{1}{2}(t_3^{10} + t_3^{01}), \quad (4.25)$$

где t_3^{10} , t_3^{01} - время задержки переключения логического элемента из единичного в нулевое состояние и обратно, измеренное на половине амплитуды входного и выходного сигналов и являющегося справочным параметром цифровой микросхемы.

Общее время задержки по каналу А либо В определяется суммарным временем задержки переключения логических элементов в канале передачи информации:

$$t_{зад} = \sum_{i=1}^N t_{з.ср.i} , \quad (4.26)$$

где N - число переключающихся логических элементов.

Мощность, потребляемая цифровым устройством от источника питания, определяется суммарной средней мощностью, потребляемой всеми цифровыми микросхемами и другими элементами, входящими как в структуру

комбинационной схемы, так и в блок формирования временных интервалов, включающих генератор тактовых импульсов, формирователь импульсов (если он используется), двоичный счетчик, комбинационные схемы формирователей тактов $TF1$ и $TF2$:

$$P_{\text{пот}} = \sum_{j=1}^K I_{\text{пот}} \cdot U_{\text{п}}, \quad (4.27)$$

где $I_{\text{пот}}$ - средний потребляемый ток интегральной микросхемой в режиме переключения, приводимый в справочной литературе; K – общее число логических и ключевых элементов, входящих в структуру цифрового устройства.

В том случае, когда в источниках информации приводятся данные о потребляемом токе интегральной микросхемой в единичном $I_{\text{пот}}^1$ и нулевом $I_{\text{пот}}^0$ состояниях, средняя потребляемая мощность находится по соотношению.

$$P_{\text{пот}} = \sum_{j=1}^K \frac{1}{2} (I_{\text{пот}}^1 + I_{\text{пот}}^0) \cdot U_{\text{п}} \quad (4.28)$$

5 ОФОРМЛЕНИЕ ПОЯСНИТЕЛЬНОЙ ЗАПИСКИ

Пояснительная записка курсового проекта относится к текстовым научно-техническим документам и должна содержать полное описание методов синтеза и электрического расчета цифрового устройства с временным разделением сигналов, а также иллюстрироваться для пояснения излагаемого текста схемами, чертежами, графиками, диаграммами в виде рисунков.

Пояснительная записка оформляется в соответствии с государственными стандартами и разработанным на их основе, с учетом требований учебного процесса, стандартом предприятия СТВУЗ – ХПИ – 3.01 – 2003 [12]. Документ выполняют на листах писчей бумаги стандартного формата А4 (297x210) мм, но при необходимости (выполнение таблиц, иллюстраций и приложений) допускается использовать формат А3 (297x420) мм. На всех листах

пояснительной записки должны быть оставлены поля: левое – 30 мм, правое – не менее 10 мм, верхнее и нижнее – 20 мм.

Листы документа нумеруют арабскими цифрами, проставляя их в правом верхнем углу листа без каких-либо знаков. Нумерация листов должна быть сквозной для всей записки, при этом на титульном листе (приложение В) номер не ставят, но включают его в общую нумерацию листов.

Текст пояснительной записки выполняют на одной стороне листа одним из способов:

а) машинным (при помощи компьютерной техники) - кегль 12-14 через полтора интервала, рекомендуемый шрифт Times New Roman;

б) рукописным – четким разборчивым почерком или чертежным шрифтом с высотой букв и цифр не менее 2,5 мм при одинаковой плотности записи.

Графический материал выполняют на листах с текстом записки или на отдельных листах простым мягким карандашом в соответствии с действующими стандартами на условные графические изображения элементов электрических схем.

Структурные элементы пояснительной записки должны начинаться с новых страниц. Наименования элементов «РЕФЕРАТ», «СОДЕРЖАНИЕ», «ПЕРЕЧЕНЬ УСЛОВНЫХ ОБОЗНАЧЕНИЙ», «ВВЕДЕНИЕ», «ЗАКЛЮЧЕНИЕ», «СПИСОК ИСТОЧНИКОВ ИНФОРМАЦИИ», «ПРИЛОЖЕНИЕ» служат их заголовками и их располагают симметрично тексту (по центру), не нумеруют, выполняют прописными буквами без точки в конце и не подчеркивают.

Текст пояснительной записки следует излагать, используя безличную форму глаголов, или от первого лица множественного числа. В тексте должны применяться научно-технические термины, обозначения и определения, установленные соответствующими стандартами, а при их отсутствии – общепринятыми в научно-технической литературе. Если в тексте применяется специфическая терминология, то она должна быть разъяснена в перечне условных обозначений.

Текст пояснительной записки должен быть разделен на структурные элементы в виде разделов и подразделов так, как этого требует смысловое содержание документа; разделы и подразделы (при необходимости) делят на

пункты, при этом все структурные элементы должны быть пронумерованы. Номер элемента выполняют арабскими цифрами, высота цифр должна равняться высоте прописных букв в тексте, в конце номера точку не ставят.

Разделы должны иметь порядковые номера в пределах всей пояснительной записки; подразделы – в пределах раздела; пункты – в пределах раздела или подраздела.

Заголовки (наименования) разделов выполняют прописными буквами и располагают симметрично тексту. Допускается располагать заголовки разделов с абзаца. Заголовки подразделов и пунктов выполняют строчными буквами с первой прописной и располагают с абзаца. Рекомендуется заголовки подразделов выполнять жирным шрифтом или вразрядку, заголовки пунктов – курсивом или вразрядку.

Расстояние между заголовком раздела и последующим текстом или заголовком подраздела должно быть равно двум интервалам при выполнении записки машинным способом или 10 мм – при выполнении рукописным способом.

Расстояние между заголовком подраздела или пункта и последующим текстом должно быть таким, как в тексте.

Каждый раздел пояснительной записки рекомендуется начинать с нового листа (страницы). Не допускается размещать заголовок раздела, подраздела или пункта в нижней части страницы, если после него помещается всего одна строка текста.

Формулы и уравнения располагают по тексту или отдельными строками. По тексту помещают несложные формулы, в отдельную строку – основные формулы, применяемые в курсовом проекте при расчетах и исследованиях. В одной строке можно располагать только одну формулу, их размещают симметрично тексту, в котором они упоминаются; выше и ниже каждой формулы оставляют одну свободную строку.

Пояснения обозначений величин и числовых коэффициентов, если они не пояснены ранее в тексте, должны быть приведены непосредственно под формулой с новой строки с абзаца со слова «где» без двоеточия в той последовательности, в какой они приведены в формуле, после формулы перед словом «где» ставится запятая. Если необходимо привести числовое значение величины, то его помещают после пояснения.

Цифры в обозначениях элементов схем в тексте и на иллюстрациях должны иметь высоту соответствующих букв, например, резистор R1, а в формулах – располагаться в виде подстрочных индексов (например, R_1).

Формулы в тексте нумеруют арабскими цифрами в пределах раздела. Номер формулы состоит из номера раздела и порядкового номера формулы, разделенные точкой. Номер указывают с правой стороны листа на уровне формулы в круглых скобках, например: (2.1) – первая формула второго раздела. Таким же образом указываются номера формул при ссылках на них в тексте.

Иллюстрации (чертежи, схемы, графики) обозначают словом «Рисунок» и нумеруют последовательно арабскими цифрами в пределах раздела, например: «Рисунок 1.2 – » (второй рисунок первого раздела). Наименование иллюстрации помещают под ней после ее номера. При ссылках на рисунки в тексте пишут номер иллюстрации со словом «рис.».

Цифровой материал оформляют в виде таблиц, которые также нумеруют последовательно арабскими цифрами в пределах раздела. Слева над таблицей помещают надпись «Таблица» с указанием номера, например: «Таблица 1.2--» (вторая таблица первого раздела) и ее наименование. Наименование и слово «Таблица» начинают с прописной буквы.

Все иллюстрации (чертежи, схемы, графики, таблицы) располагают после первой ссылки на них. Иллюстрации, выполненные на отдельных страницах работы, включают в общую нумерацию страниц всего документа.

Все приводимые в пояснительной записке рекомендации, числовые значения, микросхемы обязательно должны сопровождаться ссылками на используемые источники (кроме методических указаний) в соответствии с их порядковым номером в списке источников информации, заключенным в квадратные скобки. Список источников информации составляют в порядке появления на них ссылок в тексте пояснительной записки курсового проекта (работы).

Пояснительная записка должна быть сброшюрована тонкими металлическими скобами или сшита суровыми нитками и иметь обложку из листов плотной бумаги. На лицевой стороне обложки должна быть надпись «Курсовой проект».

СПИСОК ИСТОЧНИКОВ ИНФОРМАЦИИ

- 1 Аванесян Г.Р., Левшин В.П. Интегральные микросхемы ТТЛ, ТТЛШ: Справочник. – М.: Машиностроение, 1993.
- 2 Алексенко А.Г., Шагурин И.И. Микросхемотехника. – М.: Радио и связь, 1990.
- 3 Изьюрова Г.И., Королев Г.В., Терехов В.А. и др. Расчет электронных схем. – М.: Высш.шк., 1988.
- 4 Интегральные микросхемы. Справочник / Под ред. В.В. Тарабрина– М.: Энергоатомиздат, 1985.
- 5 Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника. – М.: Горячая линия – Телеком, 2002.
- 6 Партала О.Н. Цифровая электроника. – СПб.: Наука и техника, 2001.
- 7 Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. – СПб.: Политехника, 1996.
- 8 Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХВ – Петербург, 2004.
- 9 Цифровые интегральные микросхемы: Справочник / П.П.Мальцев, Н.С.Долидзе, М.И.Критенко и др. – М.: Радио и связь, 1994.
- 10 Шило В.Л. Популярные цифровые микросхемы: Справочник. – Челябинск: Металлургия, Челябинское отд-ние, 1989.
- 11 СТВУЗ–ХПИ–2.02–2003 ССОУП. Дипломные проекты. Общие требования. – Введен 01.03.2003.
- 12 СТВУЗ–ХПИ–3.01–2003 ССОУП. Текстовые документы в сфере учебного процесса. Общие требования к выполнению. – Введен 01.04.2004.
- 13 СТВУЗ–ХПИ–3.03–2002 ССОУП. Конструкторские документы в сфере учебного процесса. Общие положения. – Введен 01.03.2003.
- 14 СТВУЗ–ХПИ–3.04-2002 ССОУП. Конструкторские документы. Требования к выполнению. – Введен 01.03.2003.
- 15 СТВУЗ–ХПИ–3.05–2002 ССОУП. Конструкторские документы. Чертежи. Требования к выполнению. – Введен 01.03.2003.

ПРИЛОЖЕНИЕ А

Форма и пример заполнения ведомости документов курсового проекта

Наименование изделия или объекта	Наименование документа	Формат	Кол.	Прим.	
	<u>Документация общая</u>				
	Задание	А4	2		
	Пояснительная записка	А4	35		
	<u>Конструкторские документы</u>				
	Схема электрическая	А3	1		
	принципиальная				
	<u>Плакаты</u>				
Таблица истинности устройства	Таблица	А4	1		
Временные диаграммы работы	Диаграмма	А3	1		
ЭМС-42А. 01. 10. 000 ВД					
		Подп.	Дата		
Разраб.	Иванов М.В.				
Провер.	Петров Ю.И.				
Н.контр.	Сидоров Т.В.				
Утв.	Чикотило И.И.				
		Лит.		Лист	Листов
		К	1	1	
		НТУ "ХПИ" Кафедра ПБМЭ			
		Цифровое устройство с временным разделением сигналов Ведомость документов			

ПРИЛОЖЕНИЕ Б

Форма задания и исходные данные на курсовое проектирование

НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ «ХПИ»

Кафедра Промышленной и биомедицинской электроники

Дисциплина «Цифровая схемотехника»

Специальность 7.090803 «Электронные системы»

Курс 3 Группа ЭМС-42а Семестр 6

ЗАДАНИЕ

на курсовой проект студента

(фамилия, имя, отчество)

1. Тема проекта (работы) ЦИФРОВОЕ УСТРОЙСТВО С ВРЕМЕННЫМ РАЗДЕЛЕНИЕМ СИГНАЛОВ
2. Срок сдачи студентом законченного проекта 25 апреля 200 г.
3. Исходные данные к проекту $F1 = \sum (\quad)$; $F_{\text{он}} = \sum (\quad)$; $F2 = \sum (\quad)$; такты $F1 - (\quad)$; такты $F2 - (\quad)$; $K_{\text{сч}} = \quad$; $f_{\text{гтн}} = \quad$ кГц.
4. Содержание расчетно-пояснительной записки (перечень вопросов, которые подлежат разработке):
 - 4.1 Выбор и обоснование функциональной схемы устройства
 - 4.2 Минимизация логической функции по единичным и нулевым значениям
 - 4.3 Схемная реализация логических функций в базисах И – НЕ, И – ИЛИ – НЕ
 - 4.4 Выбор оптимальной структуры комбинационной схемы
 - 4.5 Синтез и расчет устройства тактовых интервалов
 - 4.6 Расчет быстродействия и потребляемой мощности устройства
5. Перечень графического материала (с точным указанием обязательных чертежей)
 - 5.1 Таблица истинности цифрового устройства. Плакат
 - 5.2 Временные диаграммы работы устройства. Плакат
 - 5.3 Схема электрическая принципиальная цифрового устройства .ЭЗ
- 6 Дата выдачи задания 1 марта 200 г.

Продолжение приложения Б

КАЛЕНДАРНЫЙ ПЛАН

Этап	Наименование этапов курсового проекта	Срок выполнения	Прим.
1	Выбор и обоснование функциональной схемы цифрового устройства	8.03	10%
2	Минимизация $F1$ по «1», «0» и схемная реализация в базисах И-НЕ, И-ИЛИ-НЕ	15.03	15%
3	Минимизация $F2$ по «1», «0» и схемная реализация в базисах И-НЕ, И-ИЛИ-НЕ	22.03	15%
4	Выбор оптимальной структуры комбинационной схемы цифрового устройства	29.03	10%
5	Синтез асинхронного двоичного счетчика с заданным коэффициентом счета	5.04	10%
6	Синтез и схемная реализация формирователей тактовых интервалов	12.04	15%
7	Выбор схемы и расчет генератора тактовых импульсов, формирователя счетных импульсов	19.04	15%
8	Оформление и защита курсового проекта	25.04	10%

Студент

(подпись)

ф.и.о.

Руководитель

(подпись)

ф.и.о.

1 марта 200 г.

Продолжение приложения Б
Исходные данные к курсовому проектированию

Тема: «ЦИФРОВОЕ УСТРОЙСТВО С ВРЕМЕННЫМ
РАЗДЕЛЕНИЕМ СИГНАЛОВ»

Вариант	Минтермы $F1$ Σ	Минтермы $F2$ Σ	Минтермы $F_{\text{бн}}$ Σ	Такты $F1$	Такты $F2$	$K_{\text{сч}}$	$F_{\text{гтп}}$, кГц
1	2, 3, 8, 9, 10, 12	1, 3, 6, 14	4, 7, 15	6 - 9	3 - 5	10	2,0
2	0, 1, 4, 5, 9, 11	2, 3, 10, 12	6, 13, 15	1 - 3	7 - 9	10	1,0
3	1, 2, 3, 6, 8	0, 5, 7, 9, 11	4, 10, 12	2 - 4	5 - 7	10	1,5
4	5, 7, 8, 9, 11	0, 1, 3, 10, 13	2, 4, 6	1 - 3	5 - 7	8	2,0
5	1, 8, 9, 14, 15	0, 4, 5, 7	2, 3, 6	2 - 4	6 - 9	10	2,5
6	0, 2, 4, 6, 14	4, 5, 8, 9, 12	1, 3, 7, 15	4 - 6	8 - 11	12	3,0
7	1, 5, 7, 11, 15	0, 2, 8, 10, 12	3, 13, 14	2 - 4	5 - 6	8	4,0
8	1, 3, 7, 10, 11, 14	0, 2, 8, 10	4, 5, 9	1 - 4	7 - 9	10	2,0
9	1, 2, 5, 9, 10, 11	0, 4, 5, 6	13, 14, 15	3 - 7	9 - 11	12	1,5
10	1, 3, 5, 7, 9	0, 2, 4, 6	10, 11, 12	3 - 5	7 - 9	10	1,0
11	1, 3, 5, 6, 7, 9	2, 4, 11, 15	0, 8, 14	1 - 3	4 - 6	8	1,5
12	0, 2, 4, 6, 8, 10	1, 3, 13, 15	5, 9, 14	3 - 6	7 - 9	10	4,0
13	5, 6, 7, 12, 13	0, 4, 6, 14	1, 2, 3	2 - 4	7 - 9	12	2,0
14	0, 2, 5, 7, 8, 10	1, 3, 9, 12	4, 14, 15	3 - 6	10 - 12	15	2,5
15	0, 2, 5, 7, 10	11, 12, 13, 15	1, 3, 6	2 - 4	5 - 6	8	3,0
16	0, 1, 3, 8, 9, 11	2, 5, 6, 7	4, 13, 15	4 - 6	7 - 8	10	3,0
17	2, 6, 7, 8, 9, 13	0, 1, 4, 8, 9	3, 10, 14	3 - 5	9 - 11	14	2,5
18	0, 4, 5, 8, 10, 15	2, 3, 7, 11	1, 9, 14	3 - 6	10 - 12	15	5,0
19	0, 1, 3, 7, 9, 11	2, 6, 8, 12	5, 13, 14	2 - 4	6 - 8	10	8,0
20	0, 2, 8, 10, 14	3, 7, 11, 12	1, 4, 6	2 - 5	8 - 11	12	1,0
21	0, 1, 2, 5, 7, 11	3, 9, 11, 12	4, 10, 14	2 - 4	9 - 11	14	5,0
22	1, 3, 5, 8, 10, 14	0, 2, 4, 7	9, 11, 12	4 - 7	8 - 10	12	8,0
23	0, 2, 4, 6, 8, 10	1, 3, 5, 7	11, 12, 13	2 - 4	7 - 9	10	4,0
24	1, 2, 5, 6, 9, 11	0, 3, 4, 7	8, 10, 12	3 - 5	6 - 8	12	10,0
25	3, 4, 5, 7, 9, 10	0, 1, 2, 6	8, 11, 12	4 - 6	8 - 9	10	6,0

ПРИЛОЖЕНИЕ В

Титульный лист пояснительной записки курсового проекта

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ

НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
«ХАРЬКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ»

Кафедра промышленной и биомедицинской электроники

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА
к курсовому проекту по дисциплине
«ЦИФРОВАЯ СХЕМОТЕХНИКА»

Тема: «ЦИФРОВОЕ УСТРОЙСТВО С ВРЕМЕННЫМ РАЗДЕЛЕНИЕМ
СИГНАЛОВ»

ВЫПОЛНИЛ: студент группы ЭМС – 42А

/ф.и.о/

/подпись/

РУКОВОДИТЕЛЬ:

/должность, ф.и.о./

/подпись/

Харьков 2007

ПРИЛОЖЕНИЕ Д
Форма и пример заполнения перечня элементов

Зона	Поз. обозначение	Наименование	Кол.	Примечание
		<u>МИКРОСХЕМЫ</u>		
	DA1	КР1006ВИ1	1	
	DA2	КФ1158ЕН3А	1	
	DD1	К155ЛН1	1	
	DD2 , DD3	К155ЛА3	2	
	DD4	К155ЛА4	1	
	DD5	К155ЛД1	1	
	DD6	К155ЛР3	1	
	DD7	К155ЛР4	1	
	DD8	К155ЛИ1	1	
		<u>РЕЗИСТОРЫ.467..093ТУ</u>		
	R1, R2	С2-33-0,125 750 Ом $\pm 5\%$	2	
	R3	С2-33 -0,125 10 кОм $\pm 5\%$	1	
	R4	С2-33-0,125 6,2 кОм $\pm 5\%$	1	
	R5	МЛТ-0,25 100 кОм $\pm 5\%$	1	
ЭМС-42А. 01. 10. 000. ПЭ1				
Изм	Лист	№ документа	Подпись	Дата
Разраб	Иванов М.В.			
Проверил	Петров Ю.И.			
Н. контр.	Сидоров Т.В.			
Утвердил	Чикотило И.И.			
		Цифровое устройство с временным разделением сигналов Перечень элементов		
		Лит.	Лист	Листов
		К	1	2
		НТУ "ХПИ" Кафедра ПБМЭ		

Продолжение приложения Д

Зона	Поз. обозначение	Наименование	Кол.	Примечание
		<u>ДИОДЫ дР3.362.035 ТУ</u>		
	VD1, VD2	КД 503 Б	2	
	VD3 – VD7	КД 104 Б	4	
		<u>КОНДЕНСАТОРЫ</u>		
		<u>ОЖО 460.165 ТУ</u>		
	C1, C2	КМ-56 47 нФ ± 5%	2	
	C3	КМ-56 330 пФ ± 5%	1	
	C4	КМ-56 0,01 мкФ ± 5%	1	
	C5	КМ-56 6,8 нФ ± 5%	1	
				Лист
				ЭМС-42А. 01. 10. 000. ПЭ1
	Лист	№ докум.	Подп.	Дата
				2

Навчальне видання

Методичні вказівки до курсового проектування з дисципліни «Цифрова
схемотехніка» для студентів спеціальностей
7.090803 «Електронні системи» і 7.090804 «Фізична і
біомедична електроніка»

Російською мовою

Укладачі ЧИКОТИЛО Іван Іванович
 КУТУЗА Валентина Георгіївна

Відповідальний за випуск Є. І. Сокол
Роботу рекомендував до друку В. Т. Долбня
В авторській редакції

План 2006, поз.68

Підп. до друку _____.____.07

Формат 60x84 1/16. Папір офсетн. Друк – ризографія.

Гарнітура – Times New Roman. Ум. друк. арк. 1,8.

Обл. – вид. арк. 2,4. Тираж 50 прим. Ціна договірна

Видавничий центр НТУ"ХП".

Свідоцтво про державну реєстрацію ДК № 116 від 10.07.2000р.

61002, м. Харків, вул. Фрунзе, 21

Друкарня НТУ"ХП", 61002 м. Харків, вул. Фрунзе, 21
