

УДК 621.3.011.7

Е 50

Авторський колектив:

В.Ф. Болюх, В.С. Марков, І.В. Поляков,

Є.В. Гончаров, Н.В. Крюкова

Рецензенти:

А.Г. Сосков, д-р.техн.наук., проф., Харківський національний університет міського господарства ім. О.М. Бекетова

О.С. Серєда, к.т.н., доц., Національний технічний університет «Харківський політехнічний інститут»

Е 50 Електроніка та мікропроцесорна техніка : лаб. практикум з електротехніки: в 3-х ч. Ч.ІІІ / В.Ф. Болюх, В.С. Марков, І.В. Поляков та ін. – Харків: НТУ «ХПІ», 2018. – 76 с.

Подано хід п'яти лабораторних робіт з розділу «Електроніка та мікропроцесорна техніка» дисципліни «Електротехніка, електроніка та мікропроцесорна техніка» у вигляді комплексної самостійної роботи для підготовки до виконання цих лабораторних робіт. Наведено теоретичний матеріал щодо конструкції та принципу дії приладів та пристроїв, а також методика щодо їх розрахунку.

Призначено для самостійної роботи студентів при підготовці та виконанні лабораторних, розрахунково-графічних робіт, підготовці до заліків та іспитів. Частина І видана у 2015 році, частина ІІ видана у 2016.

УДК 621.3.011.7

Іл.52. Табл.22 . Бібліогр.:5 назв.

© Болюх В.Ф., Марков В.С., Поляков І.В.,
Гончаров Є.В., Крюкова Н.В., 2018

ВСТУП

Пропонований лабораторний практикум є складовою навчального процесу і призначений для студентів денної, заочної та дистанційної форми навчання.

Він передбачає послідовне здобуття знань, пов'язаних з дослідженням і розрахунком електронних приладів та пристроїв.

Метою лабораторних занять є закріплення теоретичних знань та набуття практичних навичок зі складання електричних схем та увімкнення електронних приладів, пристроїв, вимірювання струмів та напруг.

На підставі цих досліджень проводяться розрахунки електронних приладів та пристроїв, а також аналіз результатів досліджень.

У лабораторний практикум наведено правила техніки безпеки при виконанні лабораторних робіт, порядок їхнього виконання, теоретичні положення, оформлення і зміст звіту та схеми підключення електронних приладів та пристроїв.»

ОПИС УНІВЕРСАЛЬНОГО ЛАБОРАТОРНОГО СТЕНДА ДЛЯ ВИКОНАННЯ ЛАБОРАТОРНИХ РОБІТ З ЕЛЕКТРОНІКИ

Універсальний стенд К4824 призначається для проведення лабораторних робіт з розділу «Електроніка та мікропроцесорна техніка» фронтальним методом. Стенд міститься в переносному корпусі з відкидною верхньою кришкою. Живлення його здійснюється від однофазної мережі змінної напруги **220 В, 50 Гц**. Увімкнення в мережу робиться за допомогою електричного шнура із звичайною двополюсною вилкою.

Робоче поле стенда подано на рис.1. Воно поділене на такі зони: панель блоку живлення (**БЖ**), панель генератора сигналів (**ГС**), монтажна панель і панель з електровимірювальними приладами. На панелях блоку живлення і генератора розміщені органи управління, індикації та штепсельні гнізда виходів **БЖ** і **ГС**. Тумблером «**мережа-ввімк.**», розміщеному на блоці живлення, подається напруга (загорається світловий індикатор) на блок живлення. На його клеммах «**~8V**»; «**~24V**» з'являються змінні напруги 8 В і 24 В з частотою 50 Гц; на клеммах «**5V**» – постійна стабілізована нерегульована напруга 5 В; на клеммах «**+15V**» і «**-15V**» відносно загального виводу «**0**» – регульовані напруги від 5 В до означених максимальних значень +15 В і -15 В (ручки регулювання «**+15V**» і «**-15V**» призначені саме для цього).

Вольтметр, розташований на панелі БЖ, може бути підключений ручкою «**+5V; -15V; +15V**» до відповідних джерел постійної напруги для її контролю.

Граничні значення струму, що віддається в навантаження будь-яким з джерел блока живлення, не повинні перевищувати 0,1 А!!

Генератор сигналів (**ГС**) виробляє напруги різноманітної форми, які подаються на клеми « **U_m** » і « **\perp** ». Цей генератор вмикається тумблером «**ГС-ввімк.**», при цьому загорається відповідний світловий індикатор. Вибір форми напруги сигналу **ГС** здійснюється ручкою, поруч з якою зображені форми напруг, що ним генеруються (прямокутна, трикутна, пилкоподібна, синусоїдна).

Величину вихідної напруги сигналу регулюють ручками з позначками « U_m/V » (ступінчасто і плавно в межах **0...5 В**), а частоту сигналу – ручками з позначками « f/H_z » (ступінчасто і плавно в межах **20...20000 Гц**).

Виставлені ручками параметри сигналу є наближеними, їхні значення необхідно визначати відповідними вимірювальними приладами.

На панелі електровимірювальних приладів закріплено два вольтметри і три міліамперметри магнітоелектричної системи, які можуть виміряти постійні або середньоквадратичні значення величин. Ця панель може бути встановлена під кутом **0...30°** відносно поверхні корпусу станда (для зручності вимірювань).

Спостереження за формою змінних сигналів і вимір їх параметрів здійснюють за допомогою електровимірювальних приладів, не включених до складу станда (осцилографів, електронних вольтметрів).

Монтажне поле, що займає більшу частину панелі станда, містить монтажні гнізда, з'єднані по чотири між собою. Кожна така група являє собою електричний вузол, що дозволяє з'єднувати між собою до чотирьох елементів.

Електричні елементи та напівпровідникові прилади (резистори, конденсатори, діоди, тиристори, транзистори тощо) містяться в пластикових прозорих коробочках з електричними виводами, які мають написи з інформацією про тип елемента та його параметри. Вони можуть бути з'єднані між собою безпосередньо у вузлах або за допомогою провідників зі штепсельними контактами.

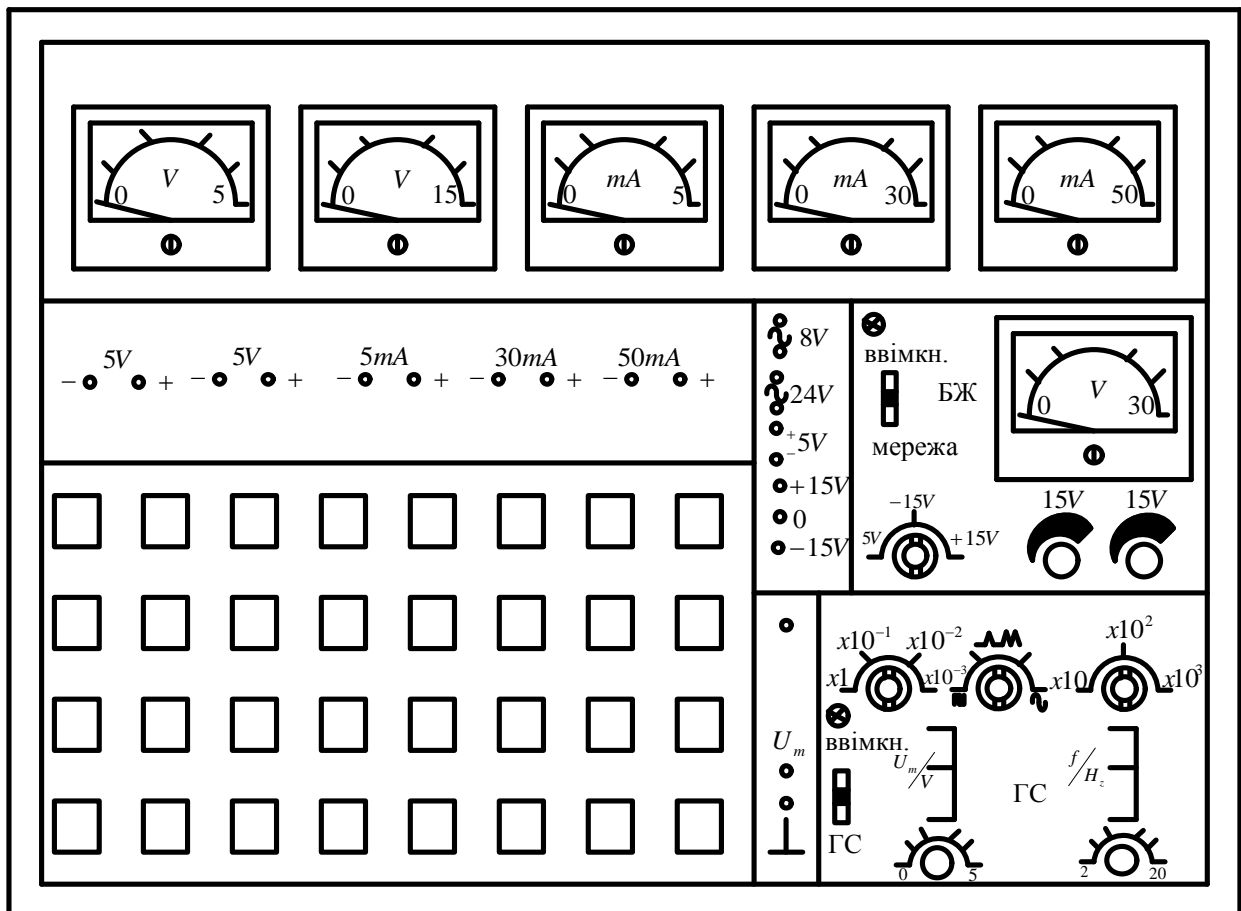


Рисунок 1 – Універсальний стенд К4824

ТЕХНІКА БЕЗПЕКИ ПРИ ВИКОНАННІ ЛАБОРАТОРНИХ РОБІТ

Лабораторні стенди – діючі електричні кола і електротехнічні пристрої, які за певних умов можуть стати джерелами враження електричним струмом. Для створення безпечних умов проведення робіт в лабораторії та запобігання можливості псування електрообладнання, студенти повинні знати та суворо дотримуватись наступних правил:

1. Перед початком виконання роботи треба переконатися в тому, що всі джерела живлення перебувають у положенні “ВИМКНЕНО”, а повзунок автотрансформатора встановлено в нульове положення.

2. Категорично забороняється доторкатись до неізольованих проводів, з'єднувальних затискачів та інших частин електричних кіл, що перебувають під напругою.

3. Монтаж електричної схеми електротехнічного пристрою і будь-які з'єднання повинні виконуватись при вимкнених джерелах живлення.

4. Категорично забороняється вмикати лабораторний стенд без проведення перевірки схеми викладачем.

5. Якщо під час роботи зникає напруга в мережі, слід негайно вимкнути лабораторний стенд і поставити повзунок автотрансформатора у положення, що відповідає мінімальній напрузі.

6. Розбирати схему слід тільки з дозволу керівника занять.

7. У разі виявлення будь-якої несправності в електричному пристрої, який перебуває під напругою, необхідно негайно вимкнути стенд від мережі за допомогою кнопки аварійного вимкнення. Про цей випадок слід негайно повідомити керівнику заняття.

ПОРЯДОК ВИКОНАННЯ ЛАБОРАТОРНОЇ РОБОТИ

Для виконання робіт академічні групи студентів поділяються на підгрупи з 2 – 4 чоловік. Лабораторні роботи проводять фронтальним методом, тобто усі підгрупи одночасно виконують одну і ту саму роботу, але на різних стендах.

Для виконання лабораторної роботи кожному студенту слід попередньо підготувати протокол (чернетку) випробувань, який містить електричну схему експерименту і таблиці вимірювань. Перед початком проведення дослідів підгрупа повинна ознайомитись на робочому місці з експериментальною установкою, джерелами живлення, приймачами електроенергії і приладами, які використовуються.

Під час складання схеми рекомендується скласти основне електричне коло струму з вмиканням приймачів, які підлягають дослідженню, і кіл струму амперметрів, ватметрів і фазометрів. Потім можна приєднати кола вольтметрів, ватметрів і фазометрів, які вмикаються паралельно приймачам. Необхідно пам'ятати правило, що клеми приладів використовуються тільки для їхнього вмикання в схему. До цих клем нічого більше не вмикається, а усі додаткові з'єднання виконують на вільних клеммах на панелі стенда.

Складену схему треба показати для перевірки; вмикати джерела живлення слід тільки з дозволу керівника.

Результати усіх первинних вимірів і розрахунків записують в попередньо заготовлені таблиці.

Після закінчення експерименту джерела живлення вимикають, а результати вимірювань подають керівнику занять для перевірки.

Якщо результати експерименту визнані керівником правильними, електричну схему розбирають і переходять до складання наступної схеми. Після завершення досліджень робоче місце упорядковують, провідники та прилади здають до місця їхнього зберігання.

ОФОРМЛЕННЯ І ЗМІСТ ЗВІТУ ПРО ВИКОНАНУ РОБОТУ

Звіт про лабораторну роботу оформлюється кожним студентом окремо і повинен бути акуратним, виконаним згідно з встановленою формою.

Звіт починається з титульного аркуша, зразок якого наведено на стр. 7. На наступних сторінках треба навести:

- електричні схеми експерименту;
- паспортні дані приладів і апаратів, які досліджуються, необхідні для оформлення звіту;
- формули і залежності, які використовуються для розрахунків;
- таблиці даних вимірів і результатів розрахунків згідно з вимогами, які наведені в методичних вказівках до кожної лабораторної роботи;
- графічний матеріал (графіки, діаграми, рисунки);
- результати аналізу та висновки по роботі.

Схеми креслять за допомогою інструментів згідно ДСТУ. Умовні позначення типових елементів та їхні розміри подано в табл. 1.

Графіки залежностей, які отримані, доцільно виконувати на міліметровому папері з зазначенням на осях стандартних буквених позначень величин, і одиниць вимірювань.

Векторні діаграми повинні бути побудовані у вибраному масштабі.

Звіт приймає керівник в той день, коли виконується наступна робота. При цьому студент повинен проаналізувати отримані результати, відповісти на контрольні запитання і розв'язати задачі за темою проведеної роботи.

Міністерство освіти і науки України

Національний технічний університет
«Харківський політехнічний інститут»

Кафедра загальної електротехніки

Звіт з лабораторної роботи №

(назва роботи)


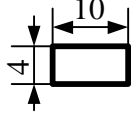

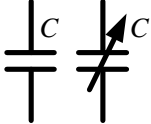
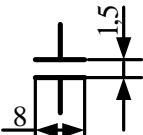
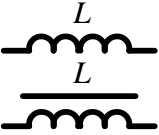
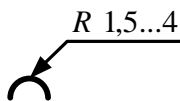
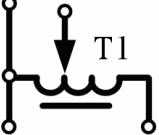
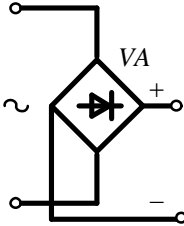
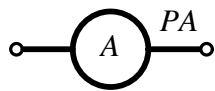
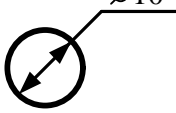
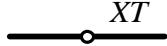
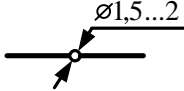

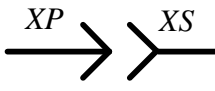
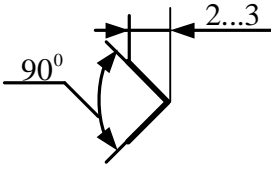

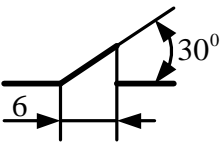



Роботу виконав:

студент _____; група _____;
(прізвище, ініціали) (індекс) (дата виконання)

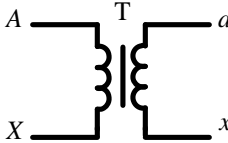
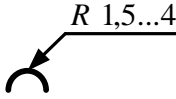

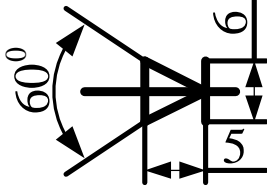



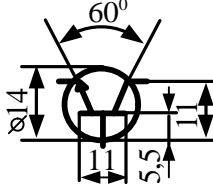

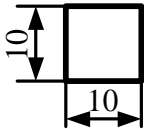
Звіт прийняв _____ керівник _____
(дата) (посада, прізвище, ініціали)

Харків
2018 р.

Таблиця 1 – Умовні позначення типових елементів та їхні розміри

Найменування елемента		Позначення	Розміри, мм
Резистор	постійний		
	змінний		
Конденсатор постійної і змінної ємності			
Котушка індуктивності (дросель без магнітопроводу) (дросель з магнітопроводом)			
Автотрансформатор регулювальний			
Однофазний мостовий напівпровідниковий випрямляч			
Прилади електровимірювальні: <i>PA</i> – амперметр; <i>PV</i> – вольтметр; <i>PW</i> – ватметр; P_{ϕ} – фазометр			
З'єднання	розбірне		
	нерозбірне		
Контакти роз'ємного з'єднання (штир – <i>XP</i> і гніздо – <i>XS</i>)			
Контакти комутаційного устаткування (<i>Q</i> – у колах силових; <i>S</i> – управління, сигналізації)	замикальний		
	розмикальний		
Струм	постійний		
	змінний		

Продовження таблиці 1

Найменування елемента	Позначення	Розміри, мм
Трансформатор однофазний двообмотковий		
Діод		
Стабілітрон		
Тиристор діодний (диністор)		
Транзистор з <i>n-p-n</i> переходом		
Региструючий осцилограф		

Лабораторна робота 1

ДОСЛІДЖЕННЯ НАПІВПРОВІДНИКОВИХ ВИПРЯМНОГО ДІОДА, СТАБІЛІТРОНА ТА ДИНІСТОРА

1.1. Мета роботи

Мета роботи – вивчення устрою та принципу дії напівпровідникових випрямного діода, опорного діода (стабілітрона) та діодного тиристора (диністора), а також експериментальне дослідження вольт-амперних характеристик (ВАХ) цих приладів.

1.2. Теоретичні положення

Основні фізичні процеси у напівпровідникових приладах – генерація носіїв зарядів, управління їх концентрацією і рухом. Ці процеси формуються за допомогою електрофізичних властивостей напівпровідникових матеріалів, що входять у склад усіх напівпровідникових приладів.

Найбільш широке застосування у напівпровідниковій техніці отримав германій Ge, кремній Si, селен Se, а також напівпровідникові з'єднання типу арсенід галія, карбід кремнію, сульфід кадмію та ін.

Носіями зарядів у напівпровідниках є електрони і дірки. Відповідно цьому відрізняють електронну та діркову електропровідність. Утворення (генерація) пари носіїв зарядів (електрон-дірка) у напівпровіднику відбувається під впливом зовнішніх факторів, таких, як збільшення температури, дія зовнішнього електричного поля і світла, ін.

Концентрація електронно-діркових пар у напівпровіднику обумовлюється рівновагою між процесами генерації пар та їх рекомбінацією (возз'єднанням пар). Така концентрація утворює власну електропровідність напівпровідника, яка збільшується з посиленням дії зовнішніх факторів.

У нормальних умовах власна електропровідність напівпровідників досить мала у порівнянні з електропровідністю провідників. Так, наприклад, у 1 см^3 чистого германія при кімнатній температурі міститься $2,5 \cdot 10^{13}$ пар електронів-дірок при загальній кількості атомів $4,2 \cdot 10^{22}$, у той час як у 1 см^3 металу міститься $10^{22} - 10^{23}$ атомів і стільки ж носіїв зарядів (електронів).

Для збільшення електропровідності напівпровідників використовують домішки. У якості домішок застосовують матеріали третьої групи періодичної таблиці елементів Менделєєва (галій Ga, індій In) або п'ятої групи (сурма Sb, фосфор P). Додавання до чистого напівпровідника малого ($10^{-5} - 10^{-6} \%$), але точно встановленої кількості домішок забезпечує багатократне (у $10^3 - 10^5$ разів) збільшення додаткових носіїв у порівнянні з зарядами, що відносяться до власної електропровідності провідника. При цьому домішка надає напівпровіднику різко виражений характер електронної або діркової електропровідності. Електронна домішкова електропровідність виникає у напівпровіднику, коли домішка має на один валентний електрон більше, ніж напівпровідник. У цьому випадку напівпровідник зветься напівпровідником *n*-типу, а домішка – донором.

Діркова домішкова електропровідність виникає у напівпровіднику, коли домішка має на один валентний електрон менше, ніж напівпровідник. У цьому випадку напівпровідник зветься напівпровідником p -типу, а домішка – акцептором. Разом з носіями зарядів, що утворилися у напівпровіднику з’являються нерухомі позитивні іони у n -напівпровіднику (рис. 1.1 *a*) і від’ємні іони у p -напівпровіднику (рис. 1.1 *б*).

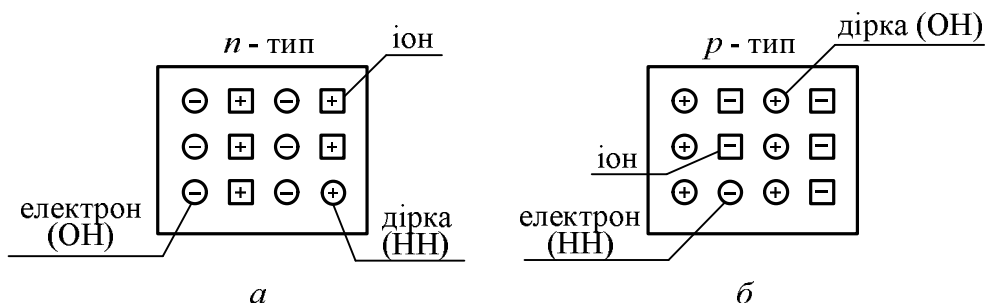


Рисунок 1.1 – Позначення нерухомих та рухомих носіїв заряду

Носії зарядів у напівпровіднику, обумовлені домішкою, називаються основними (ОН). У напівпровідниках n -типу – це електрони, p -типу – дірки. Але разом з основними носіями зарядів у напівпровідниках є у малій кількості неосновні носії зарядів (НН), що утворюються термогенерацією (під впливом тепла) електронно-діркових пар та визначають власну електропровідність.

1.2.1. Властивості p - n переходу. Принцип роботи більшості напівпровідникових приладів заснований на специфічних явищах, що виникають на межі контакту між напівпровідниками n - та p -типу, де у прилягаючому тонкому шарі утворюється електронно-дірковий або p - n перехід. Тип напівпровідника визначається його основними носіями заряду, зумовленими наявністю домішки. У напівпровіднику n -типу - це електрони, p -типу - дірки. Розглянемо ці явища, використовуючи рис. 1.2.

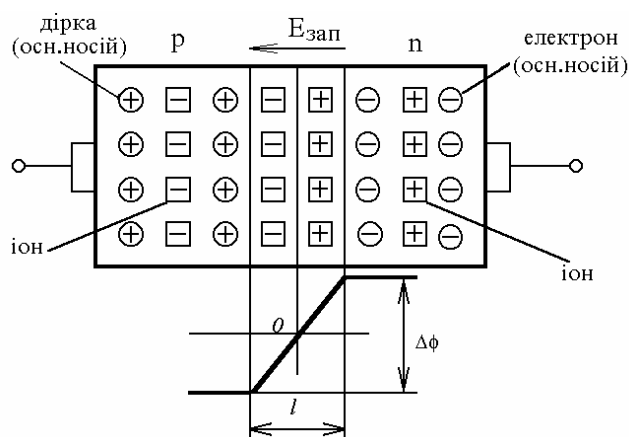


Рисунок 1.2 – До фізичних процесів у p - n переході

Внаслідок різної концентрації основних носіїв заряду по обидві сторони від межі розділу напівпровідників частина дірок з приграничної області напівпровідника p -типу дифундує (проникає) в напівпровідник n -типу, а частина електронів з приграничної області напівпровідника n -типу дифундує в напівпровід-

ник p -типу. У результаті вздовж межі розподілу напівпровідників утворюється шар нерухомих іонів, в якому відсутні рухомі носії заряду, і внаслідок цього такий запірний шар має високий електричний опір. Товщина запірного шару l звичайно не перевищує декількох мікронів (рис 1.2).

Розширенню запірного шару перешкоджають нерухомі іони домішок, які утворюють подвійний електричний шар. Цей шар визначає контактну різницю потенціалів $\Delta\phi$ (потенціальний бар'єр) на межі напівпровідників, що дорівнює, звичайно, 0,3–0,5 В. Різниця потенціалів створює в запірному шарі електричне поле з напруженістю $E_{\text{зап}}$, яке перешкоджає переходу основних носіїв заряду через p - n перехід і не перешкоджає переходу через нього неосновних носіїв заряду.

По досягненні деякого значення $E_{\text{зап}}$ настає динамічна рівновага, при якій сила дифузійного струму $I_{\text{диф}}$, зумовленого дифузиею основних носіїв заряду, стає рівною силі дрейфового струму $I_{\text{др}}$, зумовленого рухом неосновних носіїв заряду під впливом електричного поля $E_{\text{зап}}$.

При підключенні джерела ЕРС з напругою U до p - n переходу (рис. 1.3, а) в прямому напрямку («плюс» джерела до p -області та «мінус» джерела до n -області) електричне поле джерела $E_{\text{зовн}}$ ослабляє поле $E_{\text{зап}}$, знижує потенціальний бар'єр до $\Delta\phi'$ та зменшує товщину запірного шару до l' . Внаслідок цього різко збільшується дифузія і разом з нею струм через p - n перехід.

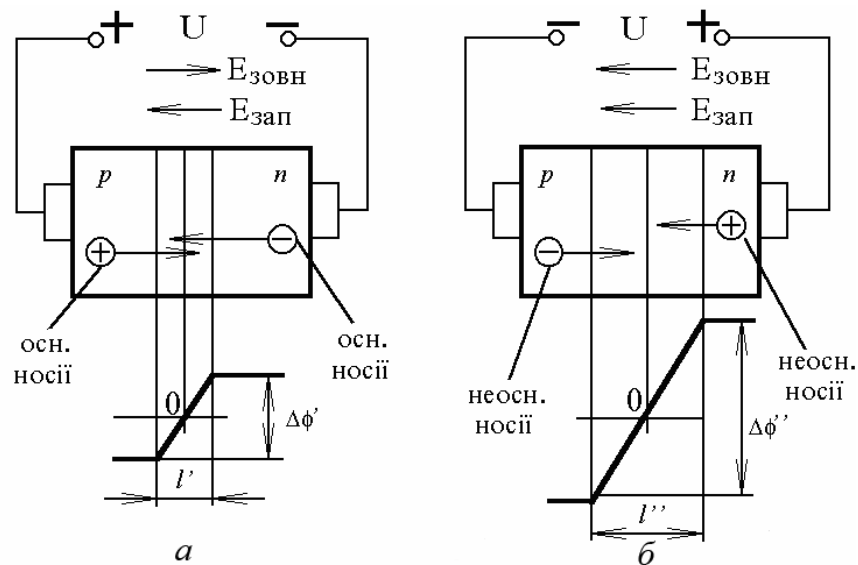


Рисунок 1.3 – Пряме та зворотне підключення p - n переходу

При зворотньому підключенні джерела ЕРС до p - n переходу (рис. 1.3, б) зовнішнє поле $E_{\text{зовн}}$ співпадає по напрямку з полем $E_{\text{зап}}$ і тим самим сприяє розширенню запірного шару до l'' та збільшенню потенціального бар'єра до $\Delta\phi''$. При цьому опір p - n переходу різко збільшується, і струм через цей перехід практично не проходить. Отже, p - n перехід володіє односторонньою провідніс-

ттю що практично використовується в цілому ряди напівпровідникових приладів – діодах, транзисторах, тиристорах тощо.

1.2.2. Напівпровідниковий діод. Напівпровідниковим діодом називається напівпровідниковий прилад з одним $p-n$ переходом і двома виводами, у якому використовується властивість $p-n$ переходу добре проводити струм в одному напрямку та погано – у зворотному.

Діоди, призначені для перетворення змінного струму у постійний, називаються випрямляючими.

Структура, умовні позначення діода і стабілітрона наведені на рис. 1.4, а, б, в.

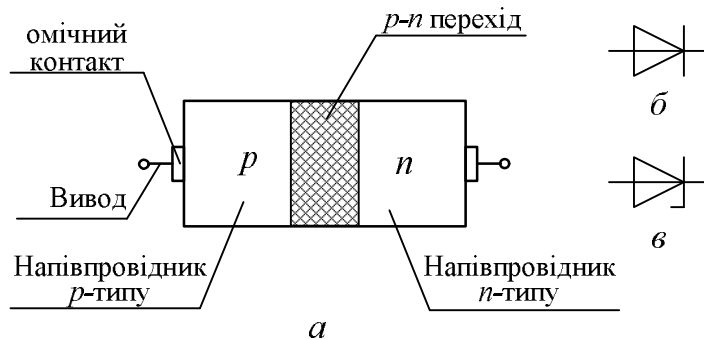


Рисунок 1.4 – Структура та умовні позначення діода та стабілітрона

Властивості напівпровідникового діода визначаються нелінійною вольт-амперною характеристикою (ВАХ) відкритого і закритого переходу (рис. 1.5).

При прямому включенні діода позитивний полюс джерела постійної напруги підключений до виводу напівпровідника p -типу, а від'ємний – до виводу напівпровідника n -типу. При зворотному вмиканні – навпаки. На ВАХ ділянки 1 і 2 відповідають прямому включенню діода, а ділянки 3 та 4 – зворотному. При прямому включенні електричне поле $p-n$ переходу і джерела постійної напруги спрямовані назустріч одне до одного, а при зворотному співпадають.

На ділянці 1 електричне поле $p-n$ переходу більше електричного поля джерела і відповідно прямий струм незначний. На ділянці 2 зовнішнє поле джерела більше заперного поля $p-n$ переходу, заперний шар відсутній, струм визначається тільки опором напівпровідника. Цей опір відносно малий, що призводить до незначного падіння напруги на $p-n$ переході ($U_{пр} \leq 1,2$ В). Прямий струм – це дифузійний струм.

На ділянці 3 заперний шар $p-n$ переходу перешкоджає руху основних носіїв. Опір замкненого $p-n$ переходу відносно великий, та зовнішня напруга джерела повністю припадає на ньому. Невеликий струм визначає рух неосновних носіїв зарядів (електрони напівпровідника p -типу і дірки n -типу). Цей зворотний струм називається дрейфовим. Він обумовлений тим,

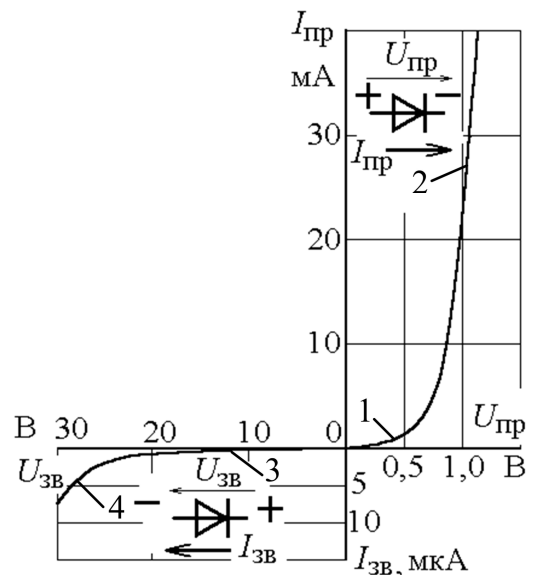


Рисунок 1.5 – Вольт-амперна характеристика діода

що для низки неосновних носіїв ззапірне поле створює силу і прискорення, достатнє для подолання $p-n$ переходу. На ділянці 4 відбувається пробій $p-n$ переходу і зворотний струм швидко зростає. Це пов'язано з тим, що при русі крізь $p-n$ перехід під впливом електричного поля неосновні носії заряду набувають енергію, достатню для ударної іонізації атомів напівпровідника. У переході починається лавинне розмноження носіїв заряду. Такий вид електричного пробію називається **лавинним**. Він розвивається у слабо легованих напівпровідниках, що мають відносно широкий $p-n$ перехід. У сильно легованих напівпровідниках ширина $p-n$ переходу відносно мала, що перешкоджає виникненню лавинного пробію із-за недостатнього для ударної іонізації енергії, що набувається рухомими носіями. У цьому випадку може виникнути **електричний пробій $p-n$ переходу**.

Якщо температура $p-n$ переходу зростає у результаті його нагріву струмом і недостатнього тепловідводу, то генерація пар носіїв заряду зростає, що веде до подальшого зростання зворотного струму, нагріву $p-n$ переходу і може спричинити його руйнацію. Такий процес руйнує $p-n$ перехід і називається **тепловим пробієм**.

Обмеження величини прямого струму $I_{пр}$ обумовлене тепловою руйнацією діода, а величина зворотної напруги $U_{зв}$ – тепловим пробієм і руйнацією випрямних властивостей діода. Обидві ці величини є основними параметрами діодів.

За конструкцією $p-n$ переходу напівпровідникові діоди підрозділяються на точкові і площинні. Точковий діод – це прилад з дуже малою площею електричного переходу, який може бути отриманий вплавленням металевої голки з нанесеною на неї домішкою у напівпровідникову пластинку з певним типом електропровідності. При цьому з голки у основний напівпровідник дифундують домішки, які створюють ділянку з іншим типом електропровідності. Таким чином, біля голки створюється мініатюрний $p-n$ перехід. Із-за малої площі $p-n$ переходу точковий діод відноситься до малопотужних приладів. Допустима потужність розсіяння у цього типу діода порядку 10 мВт при значенні прямого струму діода 10–20 мА.

1.2.3. Напівпровідниковий стабілітрон.

Напівпровідниковий стабілітрон – напівпровідниковий діод, напруга на якому у області електричного пробію слабо залежить від сили струму і котрий використовується для стабілізації напруги.

Стабілітрони виготовляються як кремнієві площинні діоди. Площинні діоди і стабілітрони – це прилади зі значною площею $p-n$ переходу, отриманого сплавленням напівпровідникових пластин з різним типом носіїв зарядів або дифузії у вихідну напівпровідникову пластину домі-

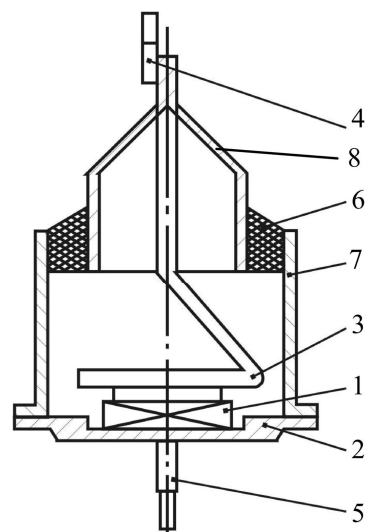


Рисунок 1.6 – Конструкція площинного діода (стабілітрона)

шkových атомів. На рис. 1.6 подана конструкція площинного діода (стабілітрона). Пластина кристалу напівпровідника 1 припаяна до кристалоутримувача 2, таким чином, щоб утворився контакт. Від цього контакту і електрода 3 зроблені виводи 4 і 5, причому верхній вивід 4 проходить крізь скляний прохідний ізолятор 6 у корпус 7 і трубку 8.

Площинні діоди малої потужності розсіяння ($P_{роз} = 1$ Вт, $I_{пр} \leq 1$ А) знаходять застосування у автоматиці і приладобудуванні. Діоди великої потужності ($P_{роз} = 10$ кВт, $I_{пр} \leq 2$ кА) застосовуються головним чином у випрямлячах.

Явище електричного пробую, небезпечне для звичайних діодів, знаходить корисне застосування у кремнієвих площинних діодах, що отримали назву кремнієвих стабілітронів або опорних діодів. ВАХ стабілітрона подана на рис. 1.7.

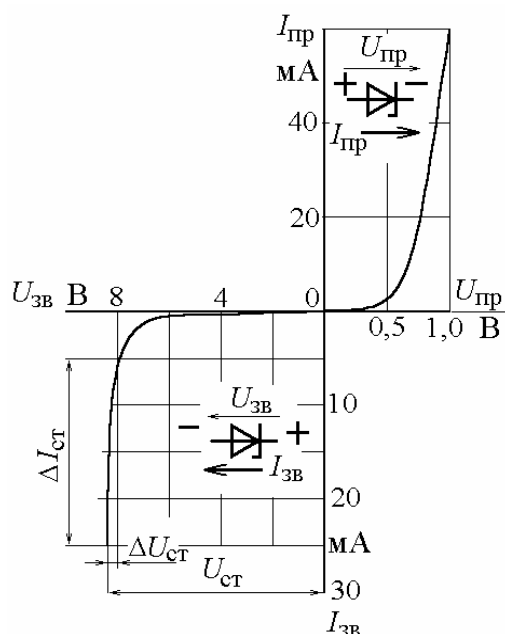


Рисунок 1.7 – Вольт-амперна характеристика стабілітрона

Нормальним режимом роботи стабілітронів є робота при зворотному включенні $p-n$ переходу. Ділянка стабілізації знаходиться на ВАХ стабілітрона від $I_{ст.мін}$ до $I_{ст.мак}$. Значення мінімального струму стабілізації обмежено нелінійною ділянкою зворотної частини ВАХ стабілітрона. Значення максимального струму стабілізації – допустимої температури напівпровідника. На ділянці стабілізації спад напруги на стабілітроні практично не змінюється, що дозволяє використовувати прилад у якості стабілізатора напруги.

Пряма вітка ВАХ стабілітрона аналогічна відповідній вітці ВАХ діода.

Основні параметри стабілітрона: напруга стабілізації $U_{ст}$ – спад напруги на стабілітроні на ділянці стабілізації при нормальному значенні струму; мінімальний струм стабілізації $I_{ст.мін}$ – значення струму крізь стабілітрон, при якому виникає стійкий лавинний пробій; максимальний струм стабілізації $I_{ст.мак}$ – найбільше значення струму крізь стабілітрон, при якому потужність розсіяння на стабілітроні не перевищує допустимого значення; диференційний опір $R_{диф}$ на ділянці стабілізації, який характеризує ступінь стабільності напруги при зміні струму на ділянці лавинного пробую; максимальна потужність розсіяння $P_{мак}$ – найбільша потужність, що виділяється у $p-n$ переході, при якій не виникає теплового пробую переходу.

1.2.4. **Напівпровідниковий тиристор (диністор).** Тиристором називається напівпровідниковий прилад з двома стійкими станами, який має три (або більше) $p-n$ переходи і може перемикатися із замкненого стану у відкритий та навпаки.

Тиристири з двома виводами називаються діодними або диністорами і є некерованими, а з трьома – тріодними або триністорами, це керовані тиристири.

На рис. 1.8 *а, б* подано структуру і умовне позначення диністора, який складається з чотирьох ділянок напівпровідника з типами електропровідності $p_1-n_1-p_2-n_2$, які чергуються та між якими утворюється три електронно-діркових переходи П1, П2, П3.

Зовнішні шари тиристора p_1 і n_2 виготовляються низькоомними (з більшою кількістю домішки), внаслідок чого вони збагачені основними носіями зарядів, а внутрішні шари p_2 і n_1 – високоомними (з малою кількістю домішки), тому вони збіднені відповідними носіями зарядів. При прямому включенні напруга живлення на тиристор подається таким чином, що переходи П1 і П3 включені у прямому напрямку, а перехід П2 – у зворотному. Тому майже уся напруга живлення U припадає до замкненого переходу П2. Відповідно тиристор замкнений і пропускає малий струм у переході П2, що створюється неосновними носіями заряду.

При збільшенні напруги U , що прикладена до тиристора (що досягається збільшенням ЕРС джерела живлення), струм тиристора повільно зростає, тобто тиристор поводить себе як діод під дією зворотної напруги. Це показано на ВАХ ділянкою 1 (рис. 1.9).

Поки тиристор замкнений, електричне поле зовнішньої напруги видаляє носії заряду від переходу П2, однак сильне електричне поле у тонкому шарі електронно-діркового переходу збільшує швидкість руху електронів і дірок у час їх вільного пробігу. Коли напруга досягає критичного значення, яке дорівнює напрузі ввімкнення $U_{\text{ввімк}}$ (точка А на ВАХ рис. 1.9), швидкість носіїв заряду стає достатньою для руйнування валентних зв'язків атомів напівпровідника. Відбувається лавиноподібне збільшення кількості носіїв заряду і іонізація переходу П2, у внутрішні шари тиристора носії заряду надходять із зовнішніх низь-

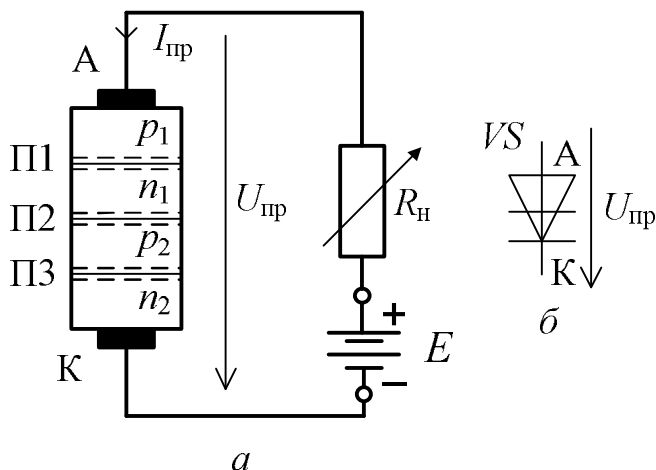


Рисунок 1.8 – Структура і умовне позначення диністора, де А – анод, К – катод

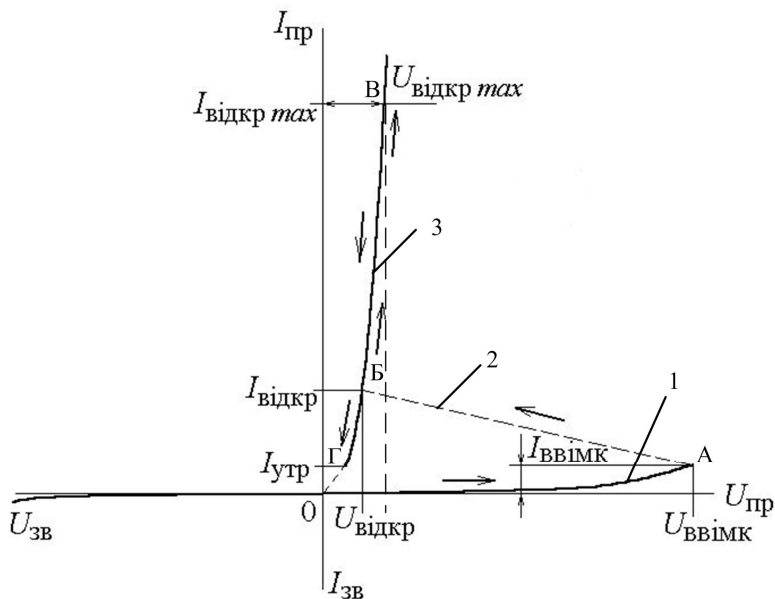


Рисунок 1.9 – Вольт-амперна характеристика диністора

електронно-діркового переходу збільшує швидкість руху електронів і дірок у час їх вільного пробігу. Коли напруга досягає критичного значення, яке дорівнює напрузі ввімкнення $U_{\text{ввімк}}$ (точка А на ВАХ рис. 1.9), швидкість носіїв заряду стає достатньою для руйнування валентних зв'язків атомів напівпровідника. Відбувається лавиноподібне збільшення кількості носіїв заряду і іонізація переходу П2, у внутрішні шари тиристора носії заряду надходять із зовнішніх низь-

коомних шарів. Струм різко зростає і обмежується тільки опором навантаження R_n . Напруга на опорі R_n зростає, а на тиристорі спадає. Тому диференційний опір $R_{\text{диф}}$ буде від'ємним. Цей режим тиристора нестійкий і відповідає ділянці 2 на ВАХ (рис. 1.10). Тиристор спонтанно переходить у відкритий стан (точка Б). Після пробою напруга на тиристорі спадає до 0,5–1 В, тому лавинний пробій при малій напрузі і великому струму не викликає незворотних процесів у структурі тиристора.

При подальшому збільшенні напруги джерела E або зменшенні опорів R_n струм тиристора продовжує зростати, напруга ж на ньому змінюється незначно, що відповідає ділянці 3 ВАХ. На цій ділянці статичний опір тиристора $R_{\text{ст}} = U/I$ малий. Якщо зменшити струм крізь тиристор (збільшуючи, наприклад, опір навантаження R_n), то при деякому значенні струму, яке називається струмом утримання $I_{\text{утр}}$ (точка Г), струм різко зменшується, а напруга збільшується, тобто тиристор стрибком переходить зворотню у замкнений стан. Тобто, струм утримання відповідає тому мінімальному струму тиристора, при якому він ще підтримується у відкритому стані.

При зворотньому підключенні диністор знаходиться у закритому стані, тому що переходи П1 і П3 увімкнені у зворотньому (непровідному) напрямку. Між ними поділяється зворотна напруга і тому пробій не відбувається, що відповідає ділянці 4 ВАХ. Статичний опір тиристора на цій ділянці ВАХ великий. Для перешкодження пробою тиристора у зворотньому напрямку (який руйнує тиристор із-за теплового пробою) необхідно, щоб зворотна напруга була менше максимального значення.

1.3 Порядок виконання експериментів

Електричну схему експерименту подано на рис.1.10. До початку монтажу схеми треба підключити лабораторний стенд до мережі, ввімкнути тумблер «**мережа-ввімк.**» і виставити мінімальне значення напруги блока живлення за вольтметром стенда PV1. Вимкнути тумблер. Провести монтаж схеми згідно з рис.1.10, г і виставити мінімальне значення напруги на виході потенціометра R1 за вольтметром PV2.

Випрямний діод VD1, стабілітрон VD2 та диністор VS1, які є двоелектродними напівпровідниковими приладами, зображені, відповідно, на рис. 1.10, а, б, в, схема живлення та вимірювання – на рис. 1.10, г. Блок живлення (БЖ) забезпечує регульовану постійну напругу від 0 до 30 В, яка вимірюється вольтметром PV1 цього блока. Регулювати напругу можна також за допомогою змінного резистора R1 (він має опір 2,2 кОм), який включено за допомогою потенціометра.

Для обмеження струму використовується баластний резистор R2 (300 Ом). Міліамперметр PA1 та вольтметр PV2 застосовуються для вимірювання відповідно струму та напруги. Прилади мають бути по черзі підключеними до гнізд XS1 та XS2 за допомогою відповідних штирів XP1-XP6.

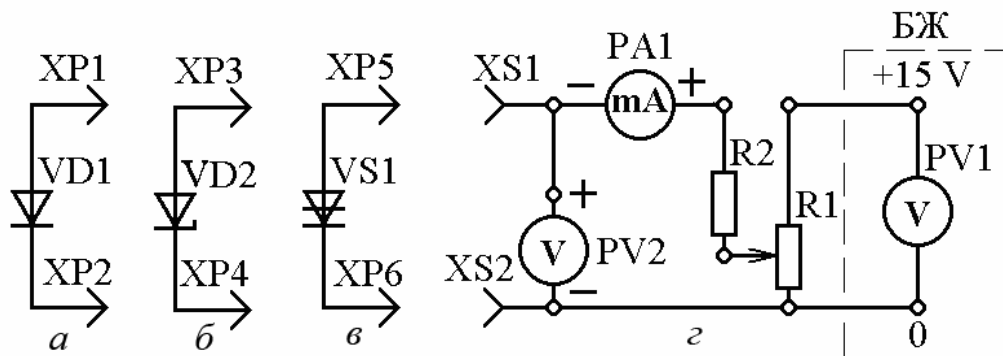


Рисунок 1.10 – Схема дослідження напівпровідникових діода, стабілітрона та диністора

Кожний прилад треба підключати два рази: перший – в прямому напрямі, як зображено на рис. 1.10, другий – у зворотному напрямі (для цього достатньо розвернути даний прилад на 180° , тобто поміняти місцями його штирі).

До початку роботи треба визначити типи приладів, що досліджуються, та внести в табл.1.1, 1.3 та 1.5 значення їх головних параметрів. У цих таблицях для прикладу подано параметри імовірних типів приладів.

1.3.1. Дослідження випрямного діода. Підключити випрямний діод VD1 у прямому напрямі (рис. 1.10, а , з). Змінюючи струм від нуля до максимально допустимого значення за допомогою потенціометра R1 та регулятора блока живлення БЖ, зняти пряму вітку ВАХ діода $I_{пр}(U_{пр})$ (7-8 точок). Значення струму $I_{пр}$ та напруги $U_{пр}$ занести до табл. 1.2. Зразок ВАХ випрямного діода є на рис. 1.5.

Таблиця 1.1 – Параметри діода, який досліджується

Тип випрямного діода	Прямий струм, А	Пряма постійна напруга, В	Зворотна максимальна постійна напруга $U_{зв.макс}$, В	Постійний зворотний струм при $U_{зв.макс}$, мА
КД209А	0,1	1,0	400	0,1

Таблиця 1.2 – Вольт-амперна характеристика (ВАХ) діода

$U_{пр}$, В	0							
$I_{пр}$, мА	0							
$U_{зв}$, В	0							
$I_{зв}$, мА	0							

Вимкнути напругу та здійснити зворотне вмикання діода. Провести зняття зворотної вітки ВАХ $I_{зв}(U_{зв})$, змінюючи напругу від нуля до максимально можливого значення (достатньо 3-4 точок). Результати вимірювань занести до табл. 1.2.

1.3.2. Дослідження стабілітрона. Замість випрямного діода підключити у схему стабілітрон VD2 (рис. 1.10, б, з). При цьому експерименті треба брати до уваги, що на зворотній вітці вольт-амперної характеристики раптово виникає і швидко зростає струм стабілізації, тоді як напруга змінюється дуже повільно (робоча частина ВАХ стабілітрона). Зразок ВАХ стабілітрона є на рис. 1.7. Зняти ВАХ стабілітрона тим же способом, що і для випрямного діода, але при зворотному вмиканні вже треба зняти 6-7 точок. Результати занести до табл. 1.4.

Таблиця 1.3 – Параметри стабілітрона, який досліджується

Тип стабілітрона	Напруга стабілізації $U_{ст}$, В	Струм стабілізації мінімальний, мА	Струм стабілізації максимальний, мА	Прямий максимальний струм, мА	Диференційний опір, Ом
Д814А	7...8,5	3	40	50	6

Таблиця 1.4 – Вольт-амперна характеристика (ВАХ) стабілітрона

$U_{пр}$, В	0								
$I_{пр}$, мА	0								
$U_{зв}$, В	0								
$I_{зв}$, мА	0								

1.3.3. Дослідження диністора. Експериментальне дослідження диністора проводиться за схемою, що зображена на рис. 1.11 в, з, додержуючись такого порядку. Провести зняття прямої вітки ВАХ диністора $I_{пр}(U_{пр})$. Для цього, збільшуючи напругу від нуля за допомогою потенціометра R1, треба визначити пряму напругу $U_{пр}$ та струм $I_{пр}$, а потім напругу $U_{ввімк}$ та струм $I_{ввімк}$ ввімкнення диністора та занести результати до табл. 1.5. Зафіксувати значення напруги $U_{відкр}$ та струму $I_{відкр}$ у відкритому стані диністора, а піднявши струм до максимально можливого його значення визначити максимально можливий струм $I_{відкр. max}$ та відповідну напругу $U_{відкр. max}$. Зменшуючи струм від максимального значення, визначити струм утримання $I_{утр}$ та відповідну напругу утримання $U_{утр}$. Занести ці виміри до табл. 1.5.

Провести зняття зворотної вітки ВАХ $I_{зв}(U_{зв})$, змінюючи напругу від нуля до максимально можливого значення (достатньо 3 точок). Результати вимірювань занести також до табл. 1.5. Зразок ВАХ диністора є на рис. 1.9.

Таблиця 1.5 – Вольт-амперна характеристика (ВАХ) диністора

$U_{пр}$, В	$U_{ввімк}$, В	$U_{відкр}$, В	$U_{відкр. max}$, В	$U_{утр}$, В	$U_{зв}$, В
0					0
$I_{пр}$, мА	$I_{ввімк}$, мА	$I_{відкр}$, мА	$I_{відкр. max}$, мА	$I_{утр}$, мА	$I_{зв}$, мА
0					0

Таблиця 1.6 – Параметри диністора, який досліджується

Найменування параметрів диністора типу КН102Г	Значення параметрів
Граничний прямий струм $I_{\text{пр. max}}$, мА	200
Напруга у відкритому стані при $I_{\text{пр. max}}$, $U_{\text{відкр}}$, В	1,5
Мінімальний струм у відкритому стані $I_{\text{пр. min}}$, мА	15
Постійна максимальна пряма напруга в закритому стані $U_{\text{з.с. max}}$, В	14
Постійний струм у закритому стані при $U_{\text{з.с. max}}$, $I_{\text{з.с.}}$, мкА	80
Максимальна постійна зворотна напруга $U_{\text{зв. max}}$, В	10
Зворотний струм при $U_{\text{зв. max}}$, $I_{\text{звор}}$, мА	0,5

1.4. Обробка та аналіз результатів

За даними, що містяться у табл. 1.2, 1.4 та 1.5, побудувати ВАХ випрямного діода, стабілітрона та диністора. З використанням цих характеристик розрахувати статичні опори випрямного діода, стабілітрона та диністора на відповідних ділянках ВАХ:

1) прямий при найбільшому значенні струму $R_{\text{пр}} = U_{\text{пр}} / I_{\text{пр}}$;

2) зворотний при найбільшому значенні напруги $R_{\text{зв}} = U_{\text{зв}} / I_{\text{зв}}$.

Використовуючи вольт-амперну характеристику стабілітрона, розрахувати диференційний опір на частині стабілізації його ВАХ $R_{\text{диф}} = \Delta U_{\text{ст}} / \Delta I_{\text{ст}}$.

Розрахувати диференційний опір диністора у закритому стані на частині ВАХ до $U_{\text{ввімк}}$ та на частині ВАХ з нестійким режимом роботи від $I_{\text{ввімк}}$ до $I_{\text{відкр}}$.

Контрольні запитання

1. Що таке напівпровідники або напівпровідникові матеріали?
2. Які бувають домішки в електронних приладах і як утворюються напівпровідники n -типу та p -типу ?
3. Пояснити структуру та феномен ємності p - n переходу.
4. Що таке пряме і зворотне вмикання p - n переходу?
5. Які фізичні процеси відбуваються в p - n переході при його прямому та зворотному вмиканнях?
6. Які типи пробоїв можуть відбутися в p - n переході, за яких умов і які їх наслідки?
7. Пояснити конструкцію, принцип дії та призначення випрямного діода, стабілітрона та диністора.
8. Зобразити ВАХ випрямного діода, стабілітрона і диністора та пояснити їх особливості.
9. Що таке статичний та диференційний опори діода та диністора?

Лабораторна робота 2

ДОСЛІДЖЕННЯ ОДНОФАЗНИХ ВИПРЯМЛЯЧІВ

2.1. Мета роботи

Мета даної роботи є вивчення принципу дії та експериментальне дослідження одно- та двонапівперіодних випрямлячів однофазного синусоїдного струму та згладжувальних фільтрів.

2.1.1. Загальні поняття і відомості про випрямлячі

Найбільш поширеним джерелом вторинного живлення можна вважати випрямляч, повну структурну схему якого подано на рис. 2.1. На вхід випрямляча подається однофазний або багатofазний (найчастіше трифазний) змінний струм з напругою u_1 . За допомогою трансформатора Тр напруга змінюється до потрібної u_2 , а далі вентильною групою (ВГ) (або одним вентиляем) перетворюється на випрямлену пульсуючу напругу u_{01} .

Напруга u_{01} крім сталої складової містить у собі ще цілий ряд гармонік змінного струму, які за допомогою згладжувального фільтра ЗФ можна зменшувати до потрібного рівня. Тому напруга u_{02} на виході фільтра майже не має пульсацій. І нарешті, щоб підтримувати незмінною напругу u_n на навантаженні R_n , ставиться блок стабілізації Ст.

В залежності від умов роботи випрямного пристрою і вимог до нього можуть бути відсутніми його окремі блоки. Наприклад, трансформатор, якщо напруга електричної мережі відповідає потрібному значенню випрямленої напруги, або згладжувальний фільтр, чи блок стабілізації, якщо немає обмежень величини пульсацій. Обов'язковим блоком завжди є вентильна група.

Випрямлячі бувають *некеровані* і *керовані*. У перших вентильна група складається із діодів, а випрямлена напруга має якесь одне значення і не змінюється. У керованих випрямлячах вентильна група має в своїй основі тиристори або транзистори, що дозволяє, при необхідності, змінювати значення випрямленої напруги.

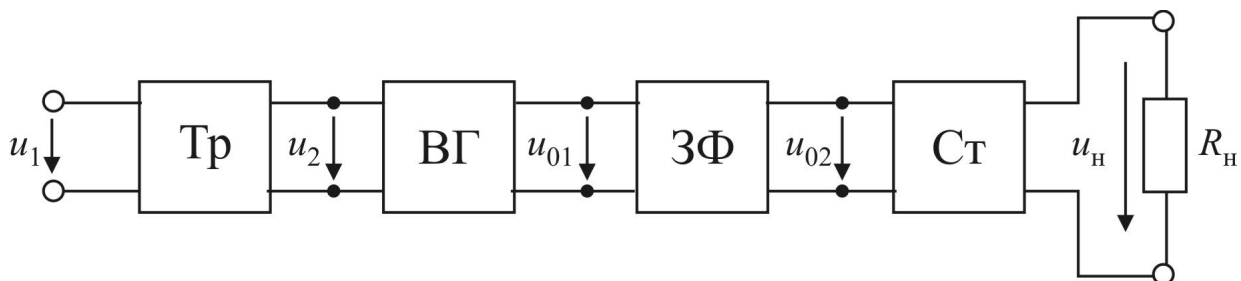


Рисунок 2.1 – Структурна схема випрямляча: Тр – трансформатор; ВГ – вентильна група; ЗФ – згладжувальний фільтр; Ст – стабілізатор постійної напруги

Робота випрямляча істотно залежить від характеру навантаження. Випрямлячі невеликої потужності найчастіше працюють на активне та активно-

ємнісне навантаження, випрямлячі середньої і великої потужності – на активно-індуктивне навантаження. Робота з проти-ЕРС має місце тоді, коли випрямляч живить двигун постійного струму або заряджає акумулятор.

Основні електричні параметри випрямляча:

- середні значення випрямлених струму і напруги $I_{н.ср}, U_{н.ср}$;
- середня потужність навантаження $P_{н.ср} = U_{н.ср} I_{н.ср}$;
- амплітуда основної гармоніки випрямленої напруги $U_{осн.м}$;
- коефіцієнт пульсації випрямленої напруги $p = U_{осн.м} / U_{осн.р}$;
- діючі значення струмів і напруг первинної і вторинної обмоток трансформатора I_1, U_1, I_2, U_2 ;
- максимально допустимий середній прями́й струм $I_{д.пр.мах}$;
- максимально допустима зворотна напруга $U_{д.зв.мах}$;
- m – пульсність або кількість пульсацій випрямленої напруги за період вхідної напруги;
- $f_{мах}$ – максимально допустима частота вхідної напруги;
- $P_{доп}$ – допустима потужність розсіяння;
- коефіцієнт корисної дії $\eta = P_{н.ср} / (P_{н.ср} + P_{тр} + P_{в})$, де $P_{тр}$ – втрати у трансформаторі; $P_{в}$ – втрати у вентилях.

2.1.2. Однофазні некеровані випрямлячі

Розглянемо роботу некерованих випрямлячів на активне навантаження, зосередившись на перетворенні струму у вентиля́ній групі.

Будемо вважати, що робота трансформатора і діодів близька до ідеальної. Тобто, якщо трансформатор увімкнений на синусоїдну напругу, то ЕРС вторинної обмотки теж синусоїдна, прями́й опір відкритого діода дорівнює нулю, закритий діод розриває електричне коло. Спрацьовує діод миттєво. Згладжування пульсацій і стабілізацію напруги та струму розглянемо окремо.

Розрізняють три типи випрямлячів однофазного змінного струму: *однопі-вперіодний, двопівперіодний з виводом середньої точки вторинної обмотки трансформатора, двопівперіодний мостовий*.

Схему однопівперіодного випрямляча наведено на рис. 2.2, а.

Вона складається з трансформатора Tr , до вторинної обмотки якого послідовно приєднані діод VD і навантаження R_H . Якщо в першому півперіоді потенціал точки a вище за потенціал точки b , то діод знаходиться під прямою на-

пругою і крізь R_H проходить струм $i_H = \frac{u_2}{R_H}$, а $u_H = R_H \cdot i_H = u_2$. В наступному пі-

вперіоді потенціали точок a і b змінюються на зворотні, діод підпадає під зворотну напругу і розриває електричне коло. Струм i_H стає рівним нулю, відповідно $u_H = R_H \cdot i_H = 0$, вся напруга u_2 прикладається до діода, а її максимальне значення дорівнює амплітудному значенню U_{2m} .

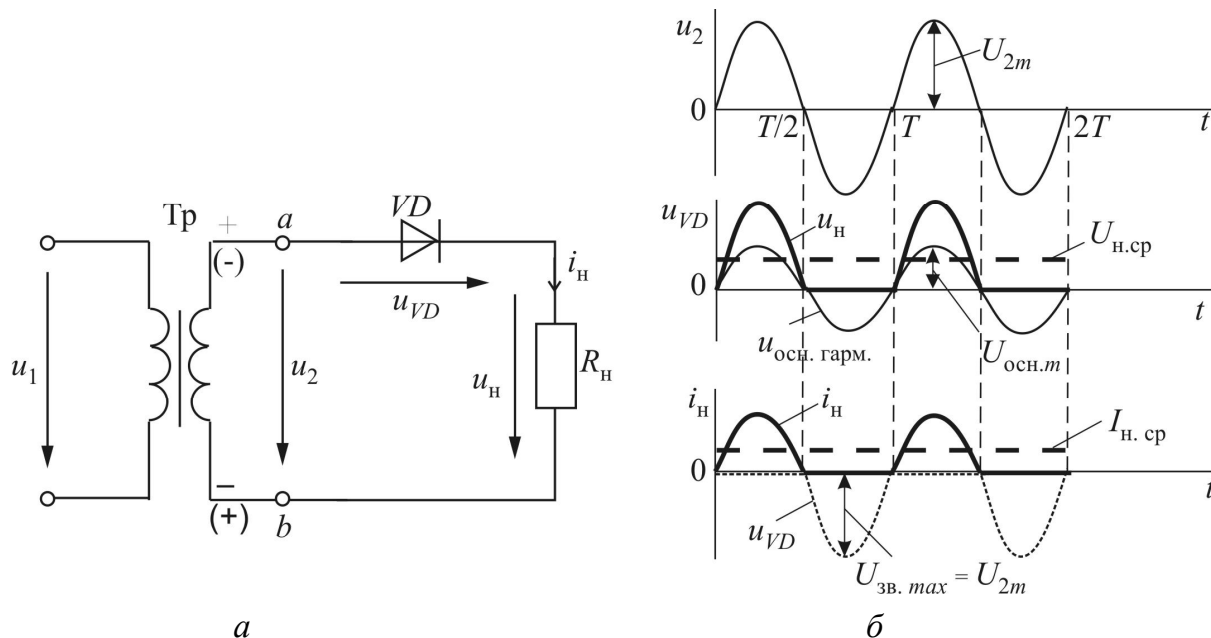


Рисунок 2.2 – Схема (а), часові діаграми напруг і струмів (б) однопівперіодного однофазного випрямляча

Щоб не сталося пробую діода, його треба вибирати на максимально допустиму напругу $U_{\max \text{ доп}}$ з приблизно 30 % запасом, тобто $U_{\max \text{ доп}} \geq 1,3U_{2m}$. Середнє значення випрямленого струму не повинно бути більшим за допустиме середнє значення прямого струму: $I_{\text{пр.ср}} > I_{\text{н.ср}}$. Необхідно також дотримуватись максимально допустимої частоти, за якою діод ще зберігає свої вентиляльні якості. Основна перевага однопівперіодного випрямляча полягає в його простоті. Його недоліки: великий коефіцієнт пульсації p (див. табл. 2.1), низьке значення випрямлених струмів і напруг, підмагнічування трансформатора.

Таблиця 2.1 – Параметри некерованих випрямлячів при роботі на активне навантаження

Тип випрямляча	$U_{\text{н ср}}$	$p = \frac{U_{m0}}{U_{\text{н ср}}}$	$\frac{U_{\text{обр. max}}}{U_{\text{н ср}}}$ $U_{\text{зв max}}$
– однопівперіодний	$0,45U_2$	1,57	3,14
– двопівперіодний з виводом середньої точки вторинної обмотки трансформатора	$0,9U_2$	0,67	3,14
– двопівперіодний мостовий	$0,9U_2$	0,67	1,57

Двопівперіодний випрямляч з виводом середньої точки вторинної обмотки трансформатора можна розглядати як два з'єднаних в одне ціле і працюючих на загальне навантаження R_H однопівперіодних випрямляча (рис. 2.3, а).

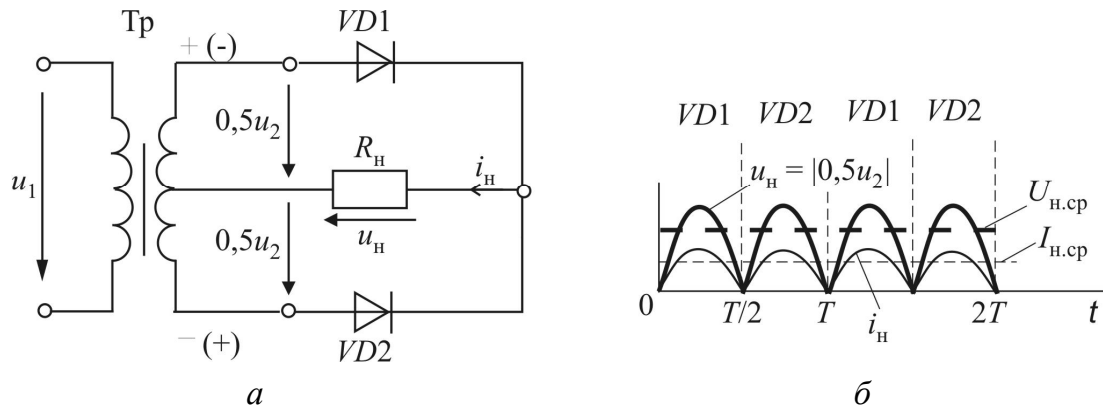


Рисунок 2.3 – Схема (а) та часові діаграми випрямлених струму і напруги (б) однофазного випрямляча з виводом середньої точки вторинної обмотки трансформатора

Кожні півперіоду під пряму напругу підпадає діод $VD1$ (діод $VD2$ – під зворотну), або діод $VD2$ (діод $VD1$ – під зворотну). Таким чином, навантаження R_H весь час знаходиться під напругою, спрямованою до середньої точки трансформатора. Ця напруга змінюється кожного півперіоду за законом $0,5 u_2$ для першого півперіоду. Крізь R_H проходить струм $i = u_2 / 2R_H$, і, відповідно, $u_H = R_H i_H = u_2 / 2$ (рис. 2.3,б). Зворотна напруга на закритому діоді дорівнює повній напрузі u_2 . Максимальна зворотна напруга сягає U_{2m} . Розглянута схема дає можливість зменшити коефіцієнт пульсації порівняно з однопівперіодним випрямлячем (табл. 2.1). Найбільш поширеним є двопівперіодний мостовий випрямляч (рис. 2.4, а). Його вентильна група складається з чотирьох діодів, з'єднаних за мостовою схемою, одна діагональ якої приєднується до вторинної обмотки трансформатора, а друга – до навантаження R_H . Кожна пара діодів ($VD1, VD3$ і $VD2, VD4$) працює по черзі.

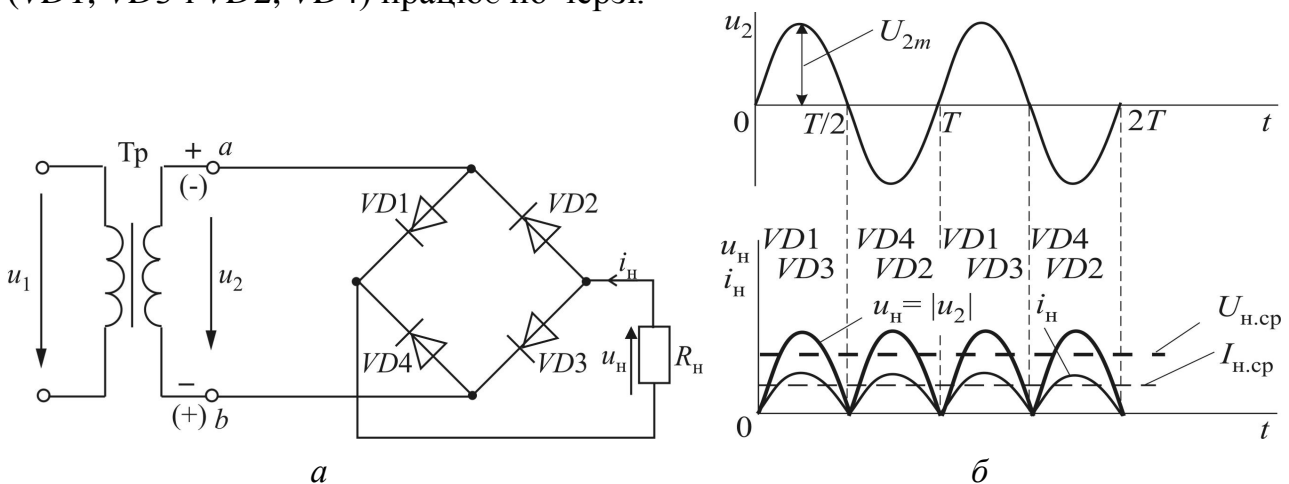


Рисунок 2.4 – Схема (а) та часові діаграми випрямлених струму і напруги (б) однофазного мостового випрямляча

Якщо в першому півперіоді потенціал точки a є вищим за потенціал точки b , то під прямою напругою знаходяться діоди $VD1$, $VD3$ і крізь них та навантаження R_H проходить струм $i_H = u_2 / R_H$, та виникає напруга $u_H = R_H \cdot i_H = u_2$.

По відношенню до діодів $VD2$ і $VD4$ напруга u_2 є зворотною, і в місцях їхнього розташування електричне коло можна вважати розірваним. Максимальне значення вторинної напруги досягає U_{2m} . У наступному півперіоді потенціал точки b є вищим за потенціал точки a , і картина змінюється на протилежну. Струм i_H проходить крізь діоди $VD4$, $VD2$, а діоди $VD1$, $VD3$ знаходяться під зворотною напругою. Відбулося нібито перемикання контактів трансформатора a і b по відношенню до R_H , і напрямок струму крізь навантаження R_H зберігся (рис. 2.4, б).

Порівняно з розглянутими однопівперіодним випрямлячем і двопівперіодним випрямлячем з виведенням середньої точки вторинної обмотки трансформатора мостова схема дає можливість удвічі підвищити випрямлені струм і напругу (табл. 2.1), хоча ККД випрямляча трохи падає внаслідок послідовного з'єднання діодів.

2.1.3. Згладжувальні фільтри. Використання випрямлячів з рівням пульсацій, що мають місце на виході вентиляційної групи, досить часто є неможливим. Особливо для живлення електронних та мікропроцесорних приладів і пристроїв, де діапазон допустимих коефіцієнтів пульсацій p знаходиться, в основному, в межах $10^{-7} \dots 10^{-3}$. Тому на виході з вентиляційної групи, як правило, ставиться згладжувальний фільтр, яким можуть бути конденсатор, індуктивні котушки, транзистори, а також різного виду їх з'єднання, у тому числі з резисторами.

Основним параметром, який характеризує ефективність згладжувального фільтра, є *коефіцієнт згладжування*

$$q = p_{\text{вх}} / p_{\text{вих}},$$

де $p_{\text{вх}}$ і $p_{\text{вих}}$ – коефіцієнти пульсацій на вході і виході фільтра.

Найбільш поширеними є прості ємнісний та індуктивний згладжувальні фільтри. Їх робота визначається тим, що зміна напруги на конденсаторі і струму в індуктивній котушці не може відбуватися миттєво (стрибком).

2.1.4. Ємнісний фільтр. Ємнісний фільтр включається паралельно навантаженню R_H . Його роботу пояснюють часові діаграми (рис. 2.5).

В мить часу t_1 , коли напруга трансформатора u_2 починає перевищувати напругу конденсатора u_C , діод VD (або відповідна група діодів в мості) відкривається і пропускає струм i_a , більша частина якого йде на зарядку конденсатора. Максимальна напруга, до якої може бути заряджений конденсатор C_ϕ , дорівнює амплітудному значенню напруги трансформатора U_{2m} . Потім, коли починається зменшення напруги u_2 і зміна її полярності, зменшення напруги конденсатора u_C може бути більш повільним, і з моменту часу t_2 вона почне перевищувати напругу трансформатора. Діод VD (або відповідна група діодів в мості) підпадає під зворотну напругу і не пропускає прямий струм i_a , але струм i_H крізь навантаження R_H продовжує проходити завдяки розрядці конденсатора C_ϕ .

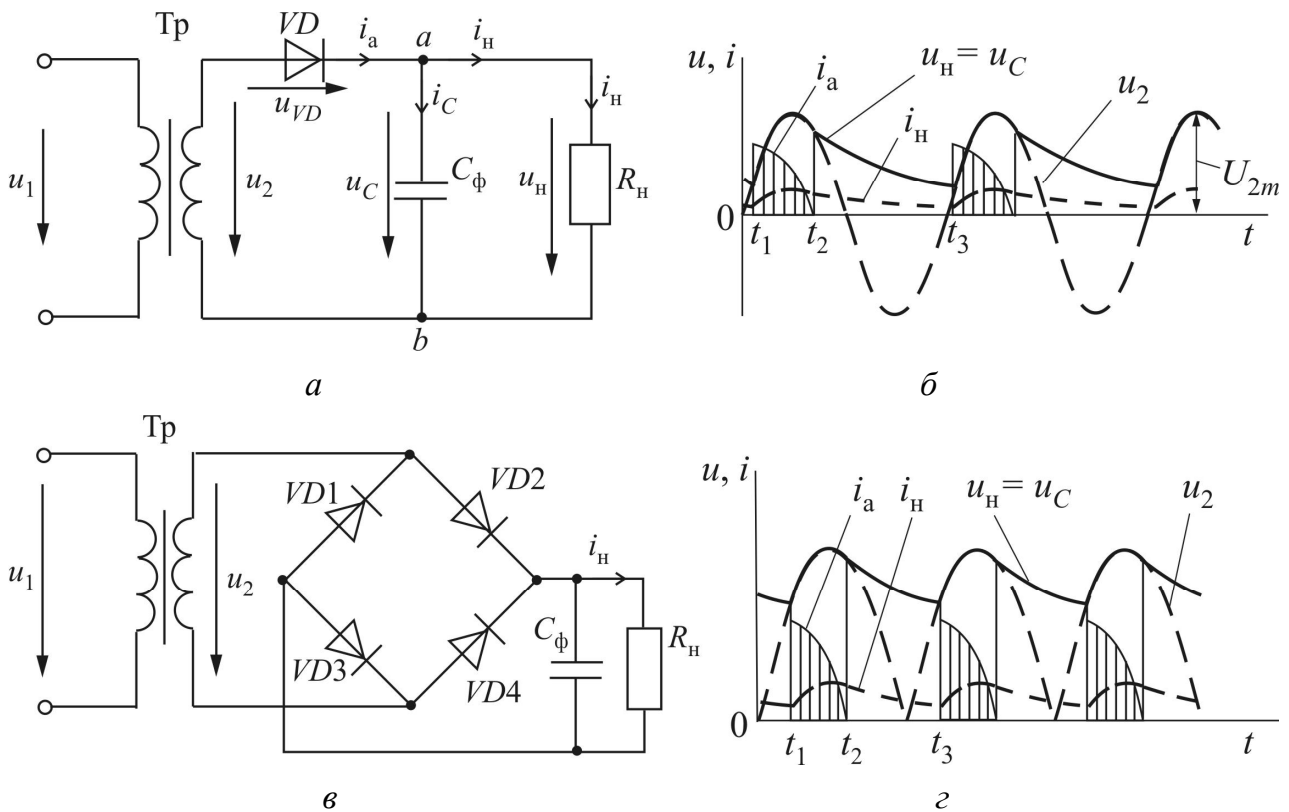


Рисунок 2.5 – Схема (а) і часові діаграми напруг і струмів (б) однопівперіодного випрямляча з ємнісним фільтром та схема (в) і часові діаграми напруг і струмів (г) мостового випрямляча з ємнісним фільтром

Час розрядки конденсатора визначає стала часу $\tau_{розр} = C_\phi R_H$. Тому чим більше C_ϕ і R_H , тим повільніше буде спадати напруга u_C на конденсаторі під час зменшення напруги на виході з трансформатора і зміни її полярності. Тим самим буде утримуватися напруга $u_H = R_H i_H = u_C$ на навантаженні до моменту часу t_3 , коли знову відбудеться пряме включення діода і почнеться підзарядка конденсатора.

Враховуючи наведене, можна зробити висновок, що використання ємнісних фільтрів доречно тільки при великих R_H . Коефіцієнт пульсацій на виході з фільтра буде при цьому дорівнювати

$$p_{вих} = \frac{1}{2\pi f_{осн} C_\phi R_H},$$

де $f_{осн}$ – частота основної гармоніки.

Відповідно до цієї формули, якщо стала часу $\tau_{розр} \geq 10T_{осн}$, коефіцієнт пульсацій $p_{вих}$ не буде перевищувати 10^{-2} .

Особливість роботи випрямляча з ємнісним фільтром полягає в тому, що коли починається підзарядка конденсатора, крізь діод проходить великий струм, який може вивести його з ладу. Тому створюється Г-подібний фільтр, в якому паралельно до резистора навантаження з опором R_H вмикається конденсатор C_ϕ (рис. 2.5, а). Крім цього, треба мати на увазі, що максимальна зворотна

напруга на закритому діоді може вдвічі перевищувати U_{2m} , оскільки в цей час напруги конденсатора і трансформатора додаються.

2.1.5. Індуктивний фільтр. Індуктивний фільтр – це дросель L_ϕ , послідовно з'єднаний з навантаженням R_H . Його роботу пояснюють часові діаграми напруг і струмів на рис. 2.6, б. Внаслідок того, що при зміні струму в дроселі виникає ЕРС самоіндукції $e_L = -u_L = -L_\phi \frac{di}{dt}$, яка буде підтримувати струм при його зменшенні, процес проходження струму i_H крізь діод VD і опір R_H не припиняється відразу після зміни полярності напруги на виході трансформатора u_2 .

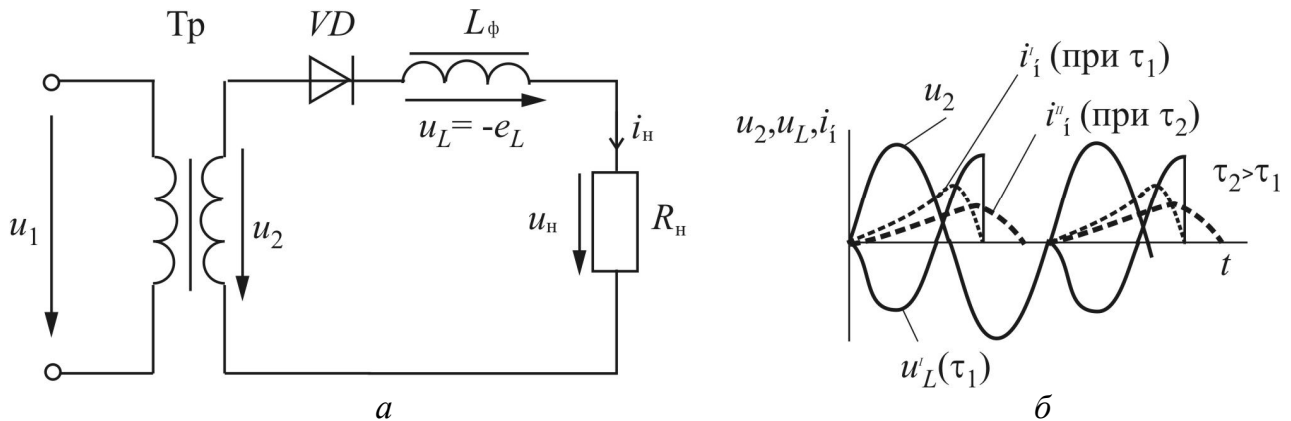


Рисунок 2.6 – Схема (а) та часові діаграми напруг і струмів (б) однопівперіодного випрямляча з індуктивним фільтром

Уповільнення процесу залежить від сталої часу $\tau = L_\phi / R_H$. Чим більше τ , тим довше проходить імпульс струму, тим менше на нього впливає зміна полярності напруги u_2 . Коефіцієнт пульсацій на виході з індуктивного фільтра

$$P_{\text{вих}} = \frac{1}{2\pi f_{\text{осн}} L_\phi / R_H}.$$

Чим менший R_H і відповідно більший струм i_H , тим меншими є пульсації. Тому індуктивний фільтр, на відміну від ємнісного, який використовується у випрямлячах малої потужності, ставлять у випрямлячах середньої і великої потужності.

Г-подібні фільтри (рис. 2.7) використовуються тоді, коли прості фільтри не забезпечують задовільних коефіцієнтів згладжування або погіршують роботу випрямляча за іншими параметрами.

Як вже було відзначено, в малопотужних випрямлячах RC -фільтр дає можливість полегшити роботу конденсатора C_ϕ . За умови $X_{C_\phi} \ll R_\phi$ резистор R_ϕ бере на себе основну складову напруги від пульсацій, зменшуючи їх, тим самим, на навантаженні R_H . Якщо взяти значення R_ϕ із співвідношення $R_H / (R_H + R_\phi) = 0,5 \dots 0,9$, падіння постійної складової напруги на резисторі R_H буде мінімальним.

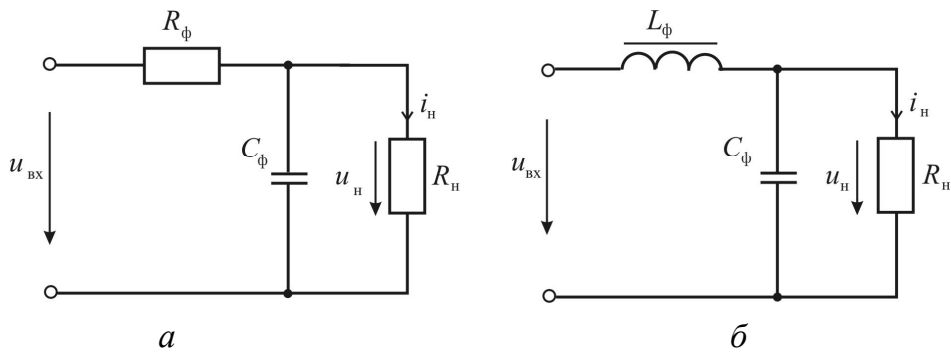


Рисунок 2.7 – Схеми Г-подібних RC -фільтра (а) і LC -фільтра (б)

Коефіцієнт пульсацій буде дорівнювати

$$q = (0,5 \dots 0,9) 2\pi f_{\text{осн}} R_{\phi} C_{\phi}.$$

Зниження пульсацій LC -фільтром пояснюється спільними діями індуктивної котушки L_{ϕ} і конденсатора C_{ϕ} . На дроселі відбувається значне падіння змінних складових напруги, і рівень пульсацій для згладжування конденсатором стає меншим. В той же час постійна складова напруги на навантаженні $R_{\text{н}}$ не зменшується, тому що відсутнє її помітне падіння на дуже малому активному опорі дроселя. Зовнішні характеристики однофазного випрямляча з різними фільтрами показані на рис.2.8.

Коефіцієнт згладжування LC -фільтра дорівнює

$$q = (2\pi f_{\text{осн}})^2 L_{\phi} C_{\phi} - 1.$$

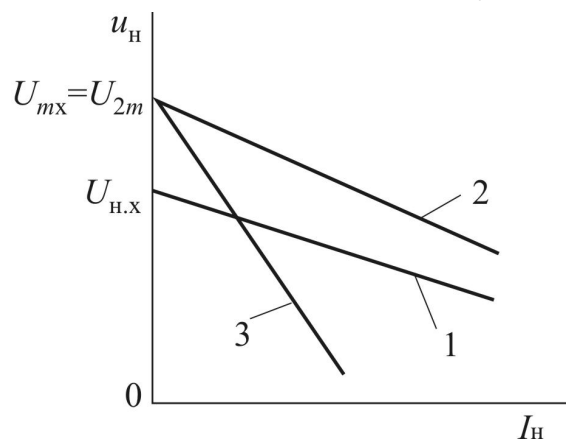


Рисунок 2.8 – Зовнішні характеристики

однофазного випрямляча:

- 1 – без фільтра;
- 2 – з ємнісним фільтром;
- 3 – з RC -фільтром

2.1.6. Загальні відомості про стабілізатори. Стабілізатором напруги (струму) називається пристрій, який автоматично забезпечує підтримання напруги (струму) на навантаженні з потрібною величиною точності. Якщо не використовувати блок стабілізації, то при вмиканні випрямляча на навантаження і проходженні крізь нього струму $I_{\text{н}}$, напруга на навантаженні, внаслідок збільшення падіння напруги всередині випрямляча (на трансформаторі, вентилях, фільтрі), буде зменшуватися. Впливають на зміну напруги і дестабілізуючі фактори, наприклад, зміна напруги в живлячій електромережі змінного струму. Тому для підтримання напруги на постійному рівні, або з малими відхиленнями, і потрібні стабілізатори.

Основним параметром, який характеризує якість роботи стабілізатора напруги, є *коефіцієнт стабілізації* з напруги

$$K_{\text{ст}U} = \frac{\Delta U_{\text{вх}} / U_{\text{вх}}}{\Delta U_{\text{н}} / U_{\text{н}}},$$

де $U_{\text{вх}}$ – напруга на вході стабілізатора;

$U_{\text{н}}$ – напруга на навантаженні (на виході стабілізатора).

Чим більше коефіцієнт, тим вище рівень стабілізації.

2.2. Об'єкт досліджень

2.2.1. На рис.2.9 наведено схему досліджень однонапівперіодного випрямляча, що включає в себе випрямний діод VD1 та резистор навантаження R1. Схему підключено до клем джерела синусоїдного струму $\sim 8\text{V}$ блока живлення стенда (БЖ).

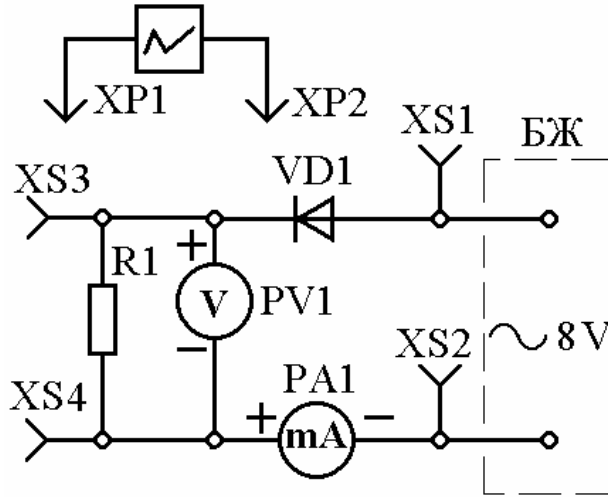


Рисунок 2.9 – Схема досліджень однонапівперіодного випрямляча

2.2.2. Триточкова схема з виводом середньої точки для проведення експериментів однофазного двонапівперіодного випрямляча зображена на рис. 2.10. Схема зібрана на базі трансформатора Т, включає в себе випрямні діоди VD1 і VD2 та резистор навантаження R2. Синусоїдна напруга на схему подається від клем $U_{\text{м}}$ та генератора сигналів ГС.

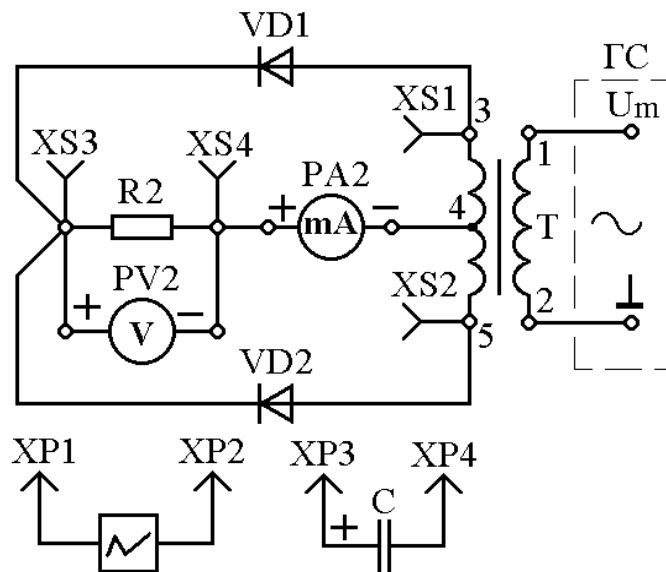


Рисунок 2.10 – Схема досліджень двонапівперіодного випрямляча

2.2.3. Схема для проведення досліджень однофазного мостового двонапівперіодного випрямляча зображена на рис.2.11.

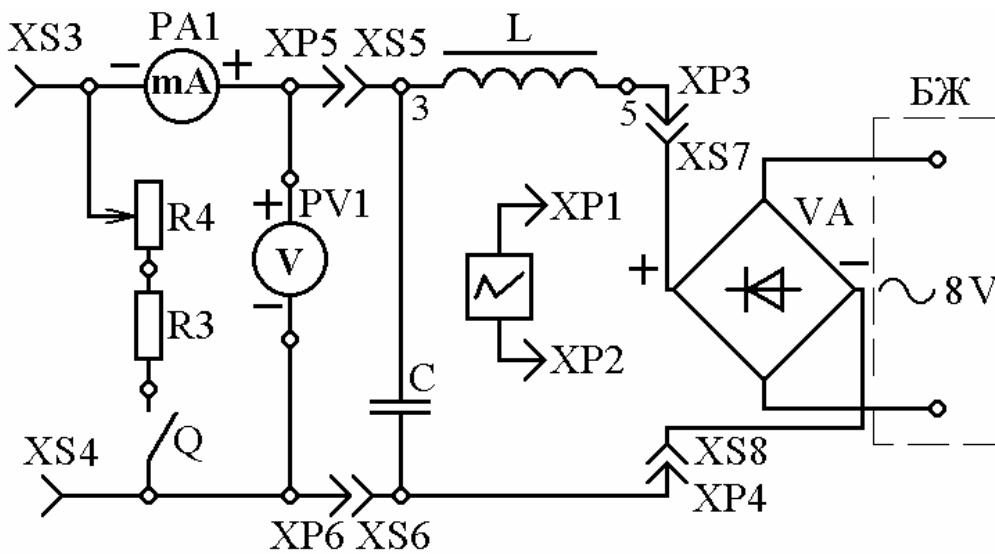


Рисунок 2.11 – Схема досліджень мостового двонапівперіодного випрямляча

Випрямний блок VA містить в собі мостову схему з чотирьох діодів і має чотири клеми: вхідні, які підключаються до блоку живлення (БЖ) з синусоїдною напругою $\sim 8V$, та вихідні (+ і -). Дросель L та конденсатор C створюють згладжувальний LC фільтр, а резистори R3 та R4 – активне навантаження випрямляча. Як дросель використовують одну з обмоток трансформатора T.

2.2.4. Постійні струм та напруга вимірюються міліамперметрами PA1, PA2 та вольтметрами PV1, PV2. За допомогою осцилографа N у всіх схемах контролюється форма напруги до випрямляча (гнізда XS1, XS2) та після нього (гнізда XS3, XS4)

2.3. Експериментальне дослідження випрямлячів

2.3.1. Змонтувати схему згідно з рис. 2.9 з елементів, параметри яких наведені в табл. 2.1 для дослідження однофазного однонапівперіодного випрямляча. Увімкнути тумблер «мережа-ввімк» на БЖ. Заміряти струм та напругу і зняти осцилограми напруг на вході та на виході випрямляча. Вимкнути тумблер «мережа-ввімк».

2.3.2. Змонтувати схему згідно з рис.2.10 з елементів, параметри яких наведені в табл.2.1 та 2.2 для дослідження триточкового випрямляча. Ручку вибору форми сигналу поставити в положення «~ – синусоїдний». Увімкнути тумблер «ГС-ввімк» та за допомогою ручки «Um/V» виставити максимальну напругу сигналу. Заміряти струм і напругу та зарисувати осцилограми напруг на вході та виході випрямляча. Підключити по чергово конденсатори ємністю 10 і 50 мкФ паралельно резистору навантаження та знов зняти осцилограми напруг на резисторі навантаження. Вимкнути тумблер «ГС-ввімк».

2.3.3. Змонтувати схему згідно з рис.2.11 для дослідження двонапівперіодного випрямляча мостового типу. Увімкнути тумблер «мережа-ввімк» на БЖ

та зарисувати осцилограми напруг на виході випрямляча при наявності LC - фільтра та підключити по чергово конденсатори ємністю 10 і 50 мкФ паралельно резистору навантаження.

2.5. Обробка та аналіз результатів

1. Зобразити осцилограму вхідної змінної синусоїдної напруги.
2. Зобразити осцилограму однонапівперіодного випрямляча та порівняти з осцилограмою вхідної напруги.
3. Підключити фільтри з різними ємностями до схеми однонапівперіодного випрямляча та порівняти осцилограми напруг без фільтра та з різними значеннями ємностей та пояснити причини різниці.
4. Зобразити осцилограму напруги двонапівперіодного випрямляча без фільтра з виводом середньої точки та порівняти з осцилограмою однонапівперіодного випрямляча без фільтра та пояснити причини різниці.
5. Підключити фільтри з різними ємностями до схеми двонапівперіодного випрямляча та порівняти осцилограми напруг без фільтра та з різними значеннями ємностей та пояснити причини різниці.
6. Зобразити осцилограму напруги двонапівперіодного випрямляча з використанням діодного моста з комбінацією індуктивного та ємностного фільтрів. Порівняти з попередніми осцилограмами та пояснити причини різниці.

Контрольні запитання

1. Розповісти про структурну схему випрямляча.
2. Розповісти про основні параметри випрямлячів.
3. Зобразити схему однонапівперіодного випрямляча та пояснити принцип дії дослідженого випрямляча.
4. Зобразити схему двонапівперіодного випрямляча з виводом середньої точки та пояснити принцип дії дослідженого випрямляча.
5. Зобразити схему двонапівперіодного випрямляча мостового типу та пояснити принцип дії дослідженого випрямляча.
6. Зобразити часові функції напруги на вході та навантаженні випрямляча, а також на якомусь діоді.
7. Яке призначення фільтрів? Які схеми фільтрів використовуються ?
8. Поясніть дію індуктивного L -фільтра.
9. Поясніть дію C -фільтра. Який з C -фільтрів ємністю 10 чи 50 мкФ забезпечує краще згладжування?
10. Що таке коефіцієнт пульсацій напруги чи струму, за допомогою якої формули він розраховується?

Лабораторна робота 3

ДОСЛІДЖЕННЯ ПІДСИЛЮВАЧА НИЗЬКОЇ ЧАСТОТИ

3.1. Мета роботи

Мета роботи – вивчення принципів підсилення електричних сигналів низької частоти та експериментальне дослідження підсилювача на біполярному транзисторі при його включенні за схемою зі спільним емітером, зняття амплітудної та амплітудно-частотної (АЧХ) характеристик цього підсилювача.

3.2. Загальні відомості і параметри підсилювачів

Часто виникає потреба переводити слабкий вхідний електричний сигнал (від електромагнітного поля, різного роду датчиків) на більш високий енергетичний рівень, сумісний з можливостями його сприйняття різного виду виконавчими пристроями або органами чуття живих організмів.

Найбільш поширений спосіб такого підсилювання полягає в тому, що вхідний електричний сигнал $u_{\text{вх}}$ за допомогою керуючого елемента (КЕ) може впливати на роботу джерела електричної енергії (джерело живлення $E_{\text{ж}}$), відтворюючись завдяки цьому на більш високому енергетичному рівні (рис. 3.1). Якщо керуючий елемент КЕ побудований на базі електронного приладу, то таке підсилювання буде називатися *електронним*.

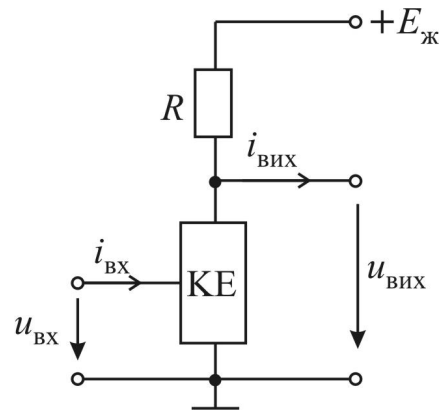


Рисунок 3.1 – Структурна схема підсилювального каскаду

Основою електронного підсилювача є підсилювальний каскад, який має в якості керуючого елемента біполярний або польовий транзистор. Він характеризується коефіцієнтами підсилювання, що визначаються співвідношеннями вихідних параметрів до вхідних:

- коефіцієнт підсилювання з напруги $K_U = U_{\text{вих}} / U_{\text{вх}}$;
- коефіцієнт підсилювання зі струму $K_I = I_{\text{вих}} / I_{\text{вх}}$.

В залежності від того, який параметр домінує, розрізняють підсилювальні каскади напруги, струму і потужності. Якщо забезпечити потрібне підсилювання одним каскадом неможливо, то його вихідний сигнал можна подати як вхідний на наступний каскад, і так далі, поки не буде досягнутий необхідний коефіцієнт підсилювання. Так створюється багатокаскадний підсилювач (рис. 3.2).

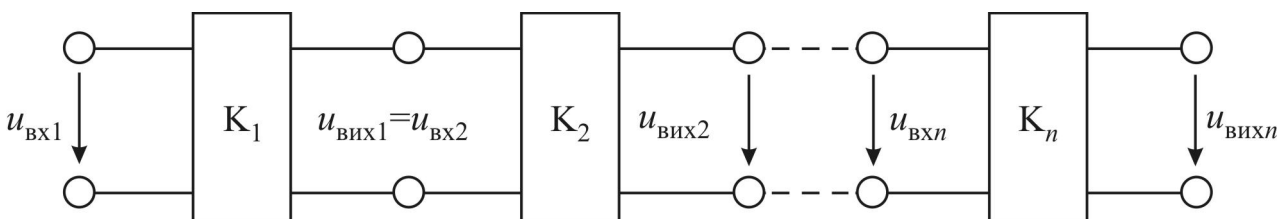


Рисунок 3.2 – Структурна схема багатокаскадного підсилювача

Його коефіцієнт підсилювання, наприклад, з напруги

$$K_U = U_{\text{вих}n} / U_{\text{вх}1}. \quad (3.1)$$

Відповідно до того, що $U_{\text{вих}1} = U_{\text{вх}2}$, $U_{\text{вих}2} = U_{\text{вх}3}$, ..., $U_{\text{вих}n-1} = U_{\text{вх}n}$, коефіцієнт підсилювання багатокаскадного підсилювача дорівнює добутку коефіцієнтів підсилювання всіх каскадів

$$K_U = U_{\text{вих}n} / U_{\text{вх}1} = K_1 K_2 \dots K_n. \quad (3.2)$$

В залежності від діапазону частот вхідних сигналів розрізняють:

- *підсилювачі постійного струму* (ППС) для підсилювання сигналів, які змінюються повільно (від 0 Гц і вище);
- *підсилювачі низької частоти* (ПНЧ) для підсилювання в діапазоні від звукових частот і вище (від десятків герц до 10...десятків кГц);
- *підсилювачі високої частоти* (ПВЧ) для підсилювання в діапазоні частот від десятків кілогерц до сотень мегагерц;
- *широкосмугові підсилювачі* (ШСП) для підсилювання імпульсних сигналів, що мають спектр частот від десятків герц до сотень мегагерц;
- *вузькосмугові (вибірні) підсилювачі* (ВСП) для підсилювання сигналів у вузькому діапазоні частот.

Способи з'єднання (зв'язок) каскадів в багатокаскадному підсилювачі залежать від його виду.

В підсилювачах постійного струму каскади з'єднуються безпосередньо або за допомогою резисторів. Такі підсилювачі називають *підсилювачами з безпосереднім або резистивним зв'язком*.

В підсилювачах змінної напруги (ПНЧ, ПВЧ, ШСП) зв'язок між каскадами найчастіше створюється за допомогою конденсаторів і резисторів. Такі підсилювачі називають *підсилювачами з резистивно-ємнісним зв'язком*.

І нарешті, у вибіркового підсилювачах для з'єднування каскадів між собою, у підсилювачах потужності для зв'язку вихідного каскаду з навантажувальним пристроєм іноді використовують трансформатори. Такі підсилювачі називають *підсилювачами з трансформаторним зв'язком*.

3.3. Підсилювальний каскад на біполярному транзисторі зі спільним емітером

3.3.1. Устрій і принцип дії підсилювального каскаду. Найбільш поширеним підсилювальним каскадом на біполярному транзисторі є каскад зі спільним емітером (рис. 3.3). Його підключення до джерела живлення $E_{\text{ж}}$ таке, що колектор знаходиться під зворотною напругою. Якщо транзистор є типу $n-p-n$, то полярність живлення така, як на рис. 3.3. Для підсилювального каскаду з транзистором $p-n-p$ -типу полярність протилежна. Напруга живлення підсилювального каскаду на біполярному транзисторі дорівнює, як правило, 10...30 В.

Транзистор VT з'єднується із входом і виходом підсилювального каскаду конденсаторами $C_{вх}$ та $C_{вих}$, ємність яких обирається такою, щоб в діапазоні робочих частот змінний струм проходив крізь них без помітного падіння напруги.

Значення опору R_K обирається таким, щоб при короткому замиканні транзистора ($U_K = 0$) його колекторний струм I_{K3} не перевищував допустимого значення (рис. 3.4). Тобто

$$R_K = E_{ж} / I_{K3}. \quad (3.3)$$

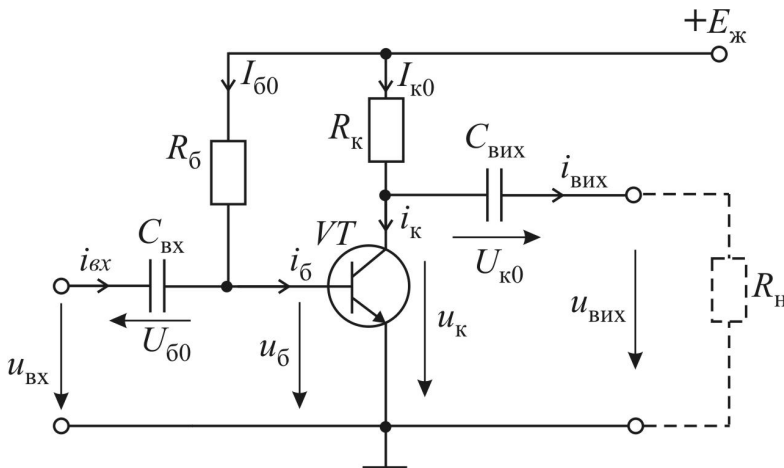


Рисунок 3.3 – Схема підсилювального каскаду зі спільним емітером

Вольт-амперна характеристика цього опору, якщо скористатися другим законом Кірхгофа для колекторного контуру, буде мати вигляд

$$U_K = E_{ж} - R_K i_K, \quad (3.4)$$

що відповідає прямій, проведеній між точками ($u_K = 0, i_K = I_{K3}$) і ($u_K = E_{ж}, i_K = 0$).

Визначальним для роботи підсилювального каскаду є режим спокою, який відповідає розподілу напруг і

струмів за відсутності вхідного сигналу. Щоб забезпечити обраний режим, який відповідає точці спокою $c'(U_{к0}, I_{к0})$ на вольт-амперній характеристиці R_K , треба знайти відповідне значення опору R_6 (рис. 3.3). Цьому сприяє перехідна характеристика $i_K(i_6)$, яка зв'язує вихідну характеристику транзистора з вхідною (рис. 3.4).

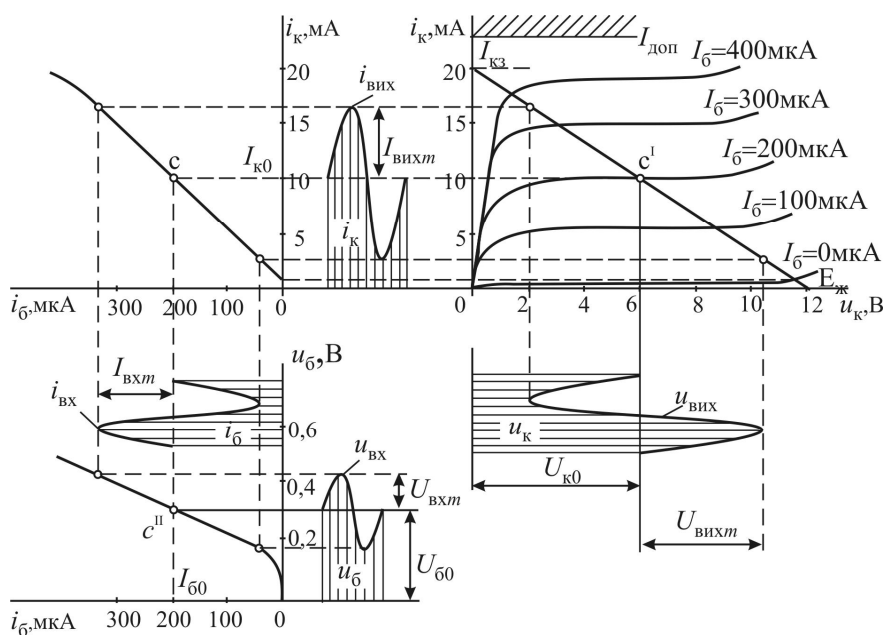


Рисунок 3.4 – Робота підсилювального каскаду на біполярному транзисторі при $E_{ж} = 12 \text{ В}$ і $R_K = 600 \text{ Ом}$

За допомогою цієї характеристики знаходиться точка c'' вхідної характеристики і в ній визначаються базова напруга $U_{\text{б0}}$ та базовий струм $I_{\text{б0}}$, а далі з рівняння, записаного за другим законом Кірхгофа для базового контуру, опір

$$R_{\text{Б}} = \frac{E_{\text{ж}} - U_{\text{б0}}}{I_{\text{б0}}} \cong \frac{E_{\text{ж}}}{I_{\text{б0}}}, \quad (3.5)$$

тому що $E_{\text{ж}} \gg U_{\text{б0}}$.

Процес підсилювання вхідного сигналу відбувається наступним чином (рис.3.4). Змінна напруга $u_{\text{вх}}$, яка попадає на вхід, додається до напруги $U_{\text{б0}}$ на конденсаторі $C_{\text{вх}}$ і утворює змінну напругу на базі $u_{\text{б}} = U_{\text{б0}} + u_{\text{вх}}$. Змінюючись у межах, визначених зміною напруги на вході, базова напруга змінює в тих же межах базовий струм, який буде тепер складатися зі струму спокою і змінного вхідного струму $i_{\text{б}} = I_{\text{б0}} + i_{\text{вх}}$. Зміна базового струму змінює колекторний струм. А це, в свою чергу, призводить до зміни напруги на колекторі. Виникають змінні струм і напруга на виході: $i_{\text{вих}} = I_{\text{к0}} - i_{\text{к}}$; $u_{\text{вих}} = u_{\text{к}} - U_{\text{к0}}$.

Важливо також відзначити, що крім підсилювання відбувається фазовий зсув на 180° напруги і струму на виході з підсилювального каскаду по відношенню до входу, тобто збільшення вхідного сигналу призводить до зменшення напруги на виході і навпаки (рис. 3.4).

Якщо зміна вхідної напруги, струмів бази і колектора лежить в межах лінійних частин вхідної і перехідної характеристик, то форма вихідної напруги буде відповідати формі вхідної. Наприклад, за наявності синусоїдної напруги на вході, напруга на виході також буде синусоїдною. Але занадто велика вхідна напруга буде виводити змінні складові струмів за межі лінійних ділянок вхідної і перехідної характеристик, внаслідок цього форма вихідної напруги значно спотворюється, а коефіцієнт підсилювання з напруги $K_U = U_{\text{вихм}} / U_{\text{вхм}}$ зменшується. Це добре відображає амплітудна характеристика підсилювального каскаду (рис. 3.5), лінійна частина якої відповідає діапазону вхідних напруг, які не спотворюють вихідну напругу.

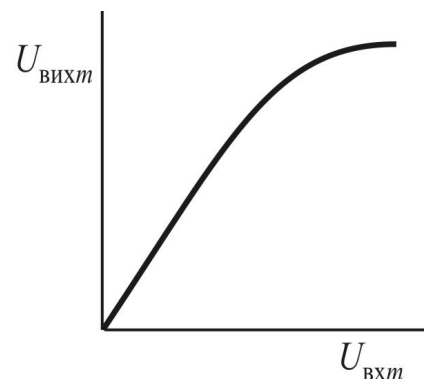


Рисунок 3.5 – Амплітудна характеристика підсилювального каскаду

3.3.2. Схема заміщення підсилювального каскаду. При роботі підсилювального каскаду в режимі, який відповідає лінійним частинам характеристик, коефіцієнт підсилювання можна визначити аналітично, за допомогою h -параметрів транзистора. Враховуючи те, що для змінних складових струмів падіння напруги на конденсаторах і в джерелі живлення можна прийняти рівним нулю, схему заміщення підсилювального каскаду можна представити як таку, що зображена на рис. 3.6, де пунктиром обведена схема заміщення біполярного транзистора.

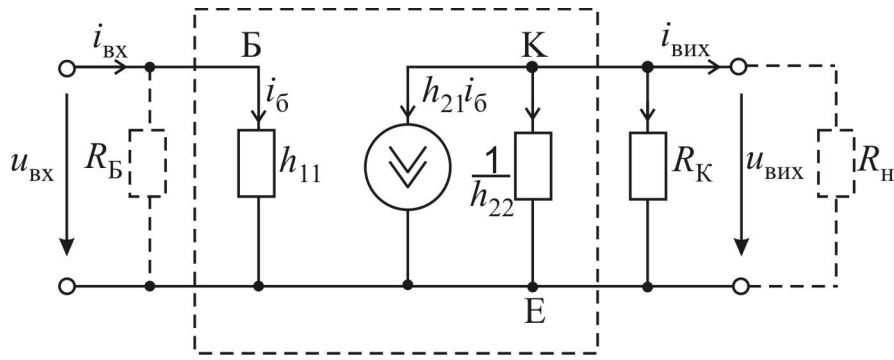


Рисунок 3.6 – Схема заміщення підсилювального каскаду зі спільним емітером

Як правило, $R_б \gg h_{11}$, тому

$$u_{\text{ВХ}} = \frac{h_{11}R_б}{h_{11} + R_б} \cdot i_{\text{ВХ}} \cong h_{11}i_{\text{ВХ}}. \quad (3.6)$$

За першим законом Кірхгофа для колекторного вузла

$$h_{21}i_б + h_{22}u_{\text{ВЫХ}} + u_{\text{ВЫХ}}/R_К + u_{\text{ВЫХ}}/R_Н = 0. \quad (3.7)$$

Використовуючи те, що $R_Н \gg R_К$, а $i_б \cong i_{\text{ВХ}}$, це рівняння зводиться до вигляду

$$h_{21}i_{\text{ВХ}} + h_{22}u_{\text{ВЫХ}} + u_{\text{ВЫХ}}/R_К = 0. \quad (3.8)$$

Підставляючи в нього із (3.6) $i_{\text{ВХ}} = u_{\text{ВХ}}/h_{11}$, остаточно отримуємо

$$u_{\text{ВЫХ}} = -\frac{u_{\text{ВХ}}}{h_{11}} \cdot \frac{h_{21}}{h_{22} + 1/R_К}. \quad (3.9)$$

Знак “мінус” ще раз підтверджує, що вихідна напруга знаходиться у протифазі з вхідною.

Таким чином, коефіцієнт підсилювання по напрузі не перевантаженого підсилювального каскаду зі спільним емітером буде дорівнювати

$$K_U = \frac{U_{\text{ВЫХ}m}}{U_{\text{ВХ}m}} = \frac{h_{21}R_К}{h_{11}(1 + h_{22}R_К)} \cong h_{21} \frac{R_К}{h_{11}}, \quad (3.10)$$

тому що $h_{22}R_К \ll 1$ (зазвичай $h_{22} = 10^{-5} \dots 10^{-6}$ см; $R_К = 10^3 \dots 10^4$ Ом).

Тобто коефіцієнт підсилювання по напрузі є пропорційним коефіцієнту підсилювання за струмом $K_I = I_{\text{ВЫХ}m}/I_{\text{ВХ}m} = h_{21}$ і співвідношенню опорів колекторного резистора $R_К$ та входу в транзистор h_{11} .

3.3.3. Температурна стабілізація підсилювального каскаду. На роботу біполярного транзистора суттєво впливає температура. При її підвищенні колекторні характеристики змінюються і колекторний струм зростає (рис. 3.7). Це спричиняє до погіршення роботи підсилювального каскаду, тому що лінійний

діапазон підсилювання звужується.

Щоб запобігти цього, в коло емітера підсилювального каскаду зі спільним емітером додається резистор R_E і паралельно ньому конденсатор C_E , ємнісний опір якого в діапазоні робочих частот вхідного сигналу близький до нуля (рис. 3.7). В коло бази вводиться розподільвач напруг $R'_B R''_B$ для створення початкової напруги зсуву між базою і емітером

$$U_{BE} = \frac{E_{ж} R'_B}{R'_B + R''_B} - R_E I_E. \quad (3.11)$$

При збільшенні струму емітера $I_E \cong I_K$, внаслідок підвищення температури, зменшується U_{BE} і, відповідно, базовий струм. Зменшення базового струму сприяє поверненню назад точки спокою на колекторній характеристиці (рис. 3.8).

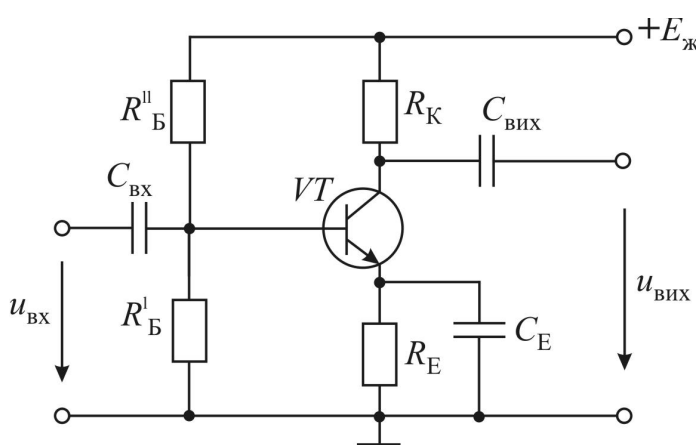


Рисунок 3.7 – Підсилювальний каскад з емітерною температурною стабілізацією

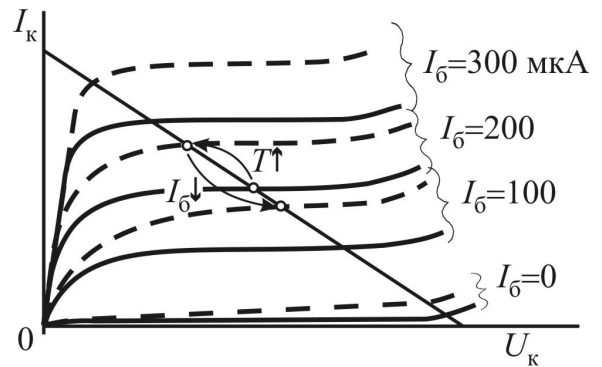


Рисунок 3.8 – Механізм стабілізації роботи підсилювального каскаду при підвищенні температури

Одночасно конденсатор C_E , що шунтує резистор R_E , дозволяє уникнути зменшення змінної напруги вхідного сигналу при передачі її на базу – емітер:

$$u_{BE} = u_{ВХ} - \frac{R_E x_{CE}}{R_E + x_{CE}} \cdot i_E \cong u_{ВХ}, \quad (3.12)$$

тому що $x_{CE} \rightarrow 0$.

3.4. Об'єкт досліджень

Об'єктом досліджень є підсилювач низької частоти (ПНЧ) з резистивно-ємнісним зв'язком, схема якого зображена на рис.3.9. Вона включає в себе біполярний транзистор VT, колекторний резистор R3, резистори R1 і R2 подільника напруги, що забезпечує зміщення постійною напругою робочої точки на вхідних вольт-амперних характеристиках транзистора. На схемі присутні також резистор навантаження підсилювача R5, розмежувальні конденсатори C1 та C2. Резистор R4 та конденсатор C3, що підключені паралельно один одному, створюють коло термостабілізації режиму роботи підсилювача.

Постійна напруга на підсилювач подається від клем «+15 V» та «0» блоку живлення (БЖ) стенда, а напруга вхідного сигналу - від клем U_m та \perp генератора сигналів (ГС), що міститься також на стенді. Цей генератор необхідно ввімкнути на синусоїдну форму сигналів - \sim .

Постійна напруга вимірюється вольтметром PV1, що розміщений на блоці живлення стенда, напруга та частота сигналів підсилювача вимірюється осцилографом, який вмикається за допомогою штирів XP1 і XP2 по чергово до гнізд XS1, XS2 – на вході та XS3, XS4 – на виході підсилювача.

Параметри елементів, з яких монтується схема, наведені у табл. 3.1.

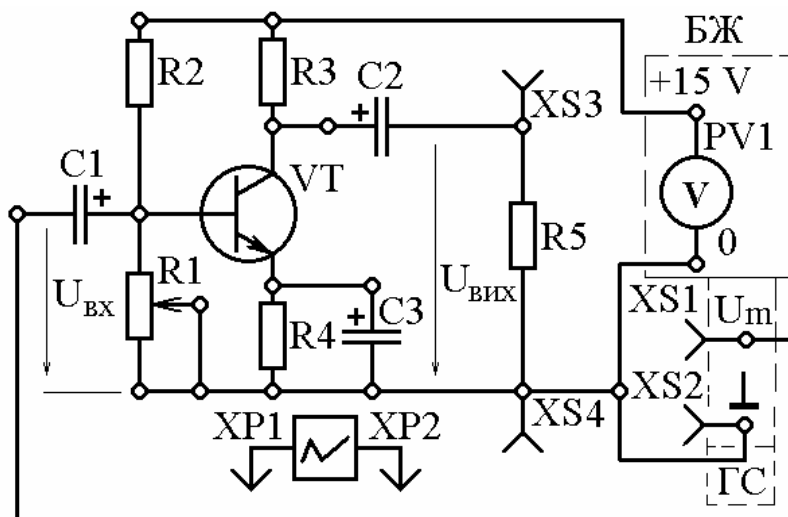


Рисунок 3.9 – Схема дослідження підсилювача низької частоти

Т а б л и ц я 3.1 – Параметри підсилювача низької частоти

R1, кОм	R2, кОм	R3, кОм	R4, кОм	R5, кОм	C1, мкФ	C2, мкФ	C3, мкФ	VT
47	150	10	680	22	10	10	50	КТ315А

3.5. Експериментальне дослідження підсилювача

3.5.1. Змонтувати схему за рис. 3.9 з елементів, що наведені в табл. 3.1, підключити осцилограф на вхід підсилювача та провести його настройку. Ввімкнути блок живлення та виставити напругу живлення підсилювача величиною 15 В, вимірюючи її вольтметром PV1. Включити генератор сигналів.

3.5.2. Провести зняття амплітудної характеристики підсилювача $U_{m.вих}(U_{m.вх})$ на частоті f , яка дорівнює 1000 Гц. Для зняття амплітудної характеристики необхідно виставити частоту $f = 1000$ Гц сигналу на генераторі, перевірити її за допомогою осцилографа, перемкнути осцилограф на вихід підсилювача та регулюванням резистора R1 і ручкою амплітуди сигналу генератора « U_m/V » добитися мінімальної величини недеформованої синусоїди на виході підсилювача. Заміряти амплітуди сигналів на виході $U_{m.вих}$ та вході $U_{m.вх}$ підсилювача за допомогою осцилографа. Далі, збільшуючи вхідний сигнал, продовжувати вимірювання вхідного та вихідного сигналів. Результати вимірювань занести до табл. 3.2. Вимірювання проводити доки сигнал на виході не потрапить у зону очевидних нелінійних спотворень. Для кожної пари точок розраховувати коефіцієнт підсилення за напругою K_U .

Т а б л и ц я 3.2 – Амплітудна характеристика ($f=1000$ Гц)

$U_{m.вх},$ мВ							
$U_{m.вих},$ В							
$K_U = U_{m.вих} / U_{m.вх}$							

3.5.3. Зняти амплітудно-частотну характеристику $U_{m.вих}(f)$ при амплітуді вхідного сигналу $U_{m.вх}$, рівній $0,5U_{m.вх,маx}$, де $U_{m.вх,маx}$ – найбільша амплітуда, яка була виміряна на частоті 1000 Гц у попередньому досліді. Зберігаючи далі незмінною амплітуду вхідного сигналу, треба змінювати лише його частоту f від 20 до 20 000 Гц (орієнтовні значення є у табл. 3.3) та виміряти амплітуду сигналу $U_{m.вих}$ на виході підсилювача. Дані експерименту занести до табл. 3.3.

Т а б л и ц я 3.3–Амплітудно-частотна характеристика $U_{m.вх} = \underline{\hspace{1cm}}$ мВ;

$f,$ Гц	20	40	100	200	2000	10000	20000
$U_{m.вих},$ В							
K_U							

3.6. Обробка та аналіз результатів

3.6.1. За даними табл. 3.2 побудувати амплітудну характеристику $U_{m.вих}(U_{m.вх})$ для частоти $f = 1000$ Гц.

3.6.2. За даними табл. 3.3 розрахувати коефіцієнт підсилення підсилювача

$$K_U = U_{m.вих} / U_{m.вх}$$

та побудувати амплітудно-частотну характеристику у вигляді більш наочної залежності $K_U(\ln f)$, ніж залежність $U_{m.вих}(f)$. Проаналізувати поведінку цієї характеристики.

Контрольні запитання

1. Пояснити принцип дії підсилювача, використовуючи вольт-амперні характеристики транзистора.
2. Пояснити призначення окремих елементів у схемі підсилювача.
3. Пояснити причини нелінійності амплітудної характеристики.
4. Пояснити причини «завалу» амплітудно-частотної характеристики підсилювача на низьких та високих частотах.
5. У чому суть та призначення від'ємного зворотного зв'язку?
6. Чому робота підсилювача залежить від температурного режиму та яким чином зменшують таку залежність?

Лабораторна робота 4

ДОСЛІДЖЕННЯ МІКРОПРОЦЕСОРНОЇ СИСТЕМИ

4.1. Мета і задачі заняття

Мета роботи – закріплення теоретичних знань про устрій мікропроцесорної системи та принципи її роботи.

Задачі заняття – отримання навичок роботи з мікропроцесорною системою.

4.2. Загальні теоретичні положення та відомості про мікропроцесори

Мікропроцесори (МП) – це пристрої, які виконують функції програмної обробки інформації, включаючи її ввід і вивід, прийняття рішень, арифметичні та логічні операції, і реалізуються вони з використанням технології мікросхем великої ступені інтеграції. *Мікропроцесорна система* уявляє собою невелику ЕОМ (електронно-обчислювальну машину), в якій можна виділити чотири основних пристрої: арифметико-логічний, управляючий, запам'ятовуючий та пристрій вводу-виводу інформації, який звичайно називається периферійним (рис. 4.1).

Арифметико-логічний пристрій (АЛП) застосовується для виконання арифметичних і логічних операцій над числами, що представлені в двійковому коді.

Управляючий пристрій (УП) управляє роботою АЛП і інших пристроїв мікропроцесорної системи за спеціальними командами, порядок виконання яких визначається заданою програмою.

Запам'ятовуючий пристрій (ЗП), або пам'ять, призначається для зберігання програм обробки та інформації (даних), яка обробляється.

Пристрої вводу-виводу (ПВВ) інформації, або периферійні пристрої, застосовуються для приведення вхідної інформації до вигляду, який потребується для вводу в мікропроцесорну систему і виводу результатів переробки інформації в належному вигляді, наприклад, послідовності чисел, таблиць, графіків.

АЛП, тісно взаємодіючи з УП, створюють єдине ціле – центральний процесор, або скорочено процесор (від англ. *to process* – обробляти). Таким чином, *процесор* представляє собою пристрій, призначений для автоматичної обробки інформації за заданою програмою.

Сучасна інтегральна технологія дозволяє виконувати елементи процесора у вигляді одної або декількох великих інтегральних схем. Такі процесори отримали назву *мікропроцесорів*.

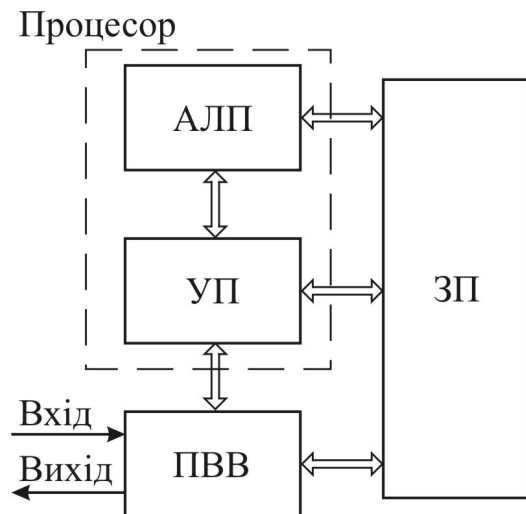


Рисунок 4.1 – Структурна схема мікропроцесорної системи

За призначенням МП поділяються на універсальні (загального призначення) і спеціалізовані. Універсальні МП використовуються для розв'язання різних задач і входять у склад ЕОМ широкого призначення. Спеціалізовані МП застосовуються для розв'язання конкретної задачі за визначеною програмою.

Мікропроцесор, сумісні з ним постійний (ПЗП) і оперативний (ОЗП) запам'ятовуючі пристрої, а також велика інтегральна схема допоміжного призначення, що забезпечує спряження МП з ПЗП, ОЗП і ПВВ, створюють *мікропроцесорний комплект*. За конструктивною ознакою МП поділяються на однокристалні і багатокристалні. В багатокристалному МП його складові частини за ознакою функцій, що виконуються, і за ознакою розрядності розташовуються в різних кристалах. В однокристалних МП в одному кристалі виготовляються всі складові частини мікропроцесора. В мікроЕОМ в одному кристалі напівпровідника, крім МП, містяться генератор тактових імпульсів (таймер), пристрій управління ПВВ, невеликі ОЗП і ПЗП.

Всякий МП оперує словами, які представляють собою послідовність символів певної довжини: 4, 8, 16 і 32 біт, або розрядів. Група бітів, яку спроможна обробляти ЕОМ за один крок роботи, створює машинне слово. Довжина машинного слова визначається числом розрядів одного регістра пам'яті ЕОМ.

Для мікропроцесорної техніки одним з основних понять є байт – восьмибітове слово, що використовується для обміну цифровою інформацією між вузлами мікропроцесорної системи. В байтах виражають довжину слів і ємність запам'ятовуючого пристрою.

4.2.1. Структура мікропроцесора. Мікропроцесор містить три основні вузли: АЛП, УП і вузол регістрів (рис. 4.2). Для зв'язку між цими вузлами використовується внутрішня шина даних. Вона складається з восьми ліній (для восьмирозрядного МП), по яким передаються 8-розрядні слова (байти) і команда інформація. Передача слів по внутрішній шині даних здійснюється в обох напрямках, але в різні часові інтервали, які не перетинаються.

Основна частина, або ядро МП – це АЛП, який здійснює обробку даних. Типові операції АЛП: додавання, віднімання, логічне додавання (АБО), логічне множення (І), додавання за модулем 2 (ВИКЛЮЧАЮЧЕ “АБО”), інверсія, зсув, пересилка. Звичайно АЛП має два входи, які називаються вхідними портами, і один вихід, або вихідний порт.

Дані на вхідні порти АЛП поступають з внутрішньої шини даних або зі спеціального регістра, який називається акумулятором, через буферні регістри, або регістри операндів, що призначаються для тимчасового зберігання даних.

Буферний регістр, через який на вхід АЛП надходять дані з акумулятора, називають буфером акумулятора. Результат, отриманий при виконанні операції, з вихідного порту АЛП надходить в акумулятор, який називається також накопичуючим регістром. Буфер акумулятора виключає ситуацію, при якій вхід і вихід АЛП підключаються одночасно до акумулятора.

Роботою АЛП і внутрішніми регістрами управляє УП, який витягує з регістра команд чергову команду, дешифрує її, тобто визначає, яка операція повинна здійснюватися, і забезпечує виконання цієї операції в АЛП.

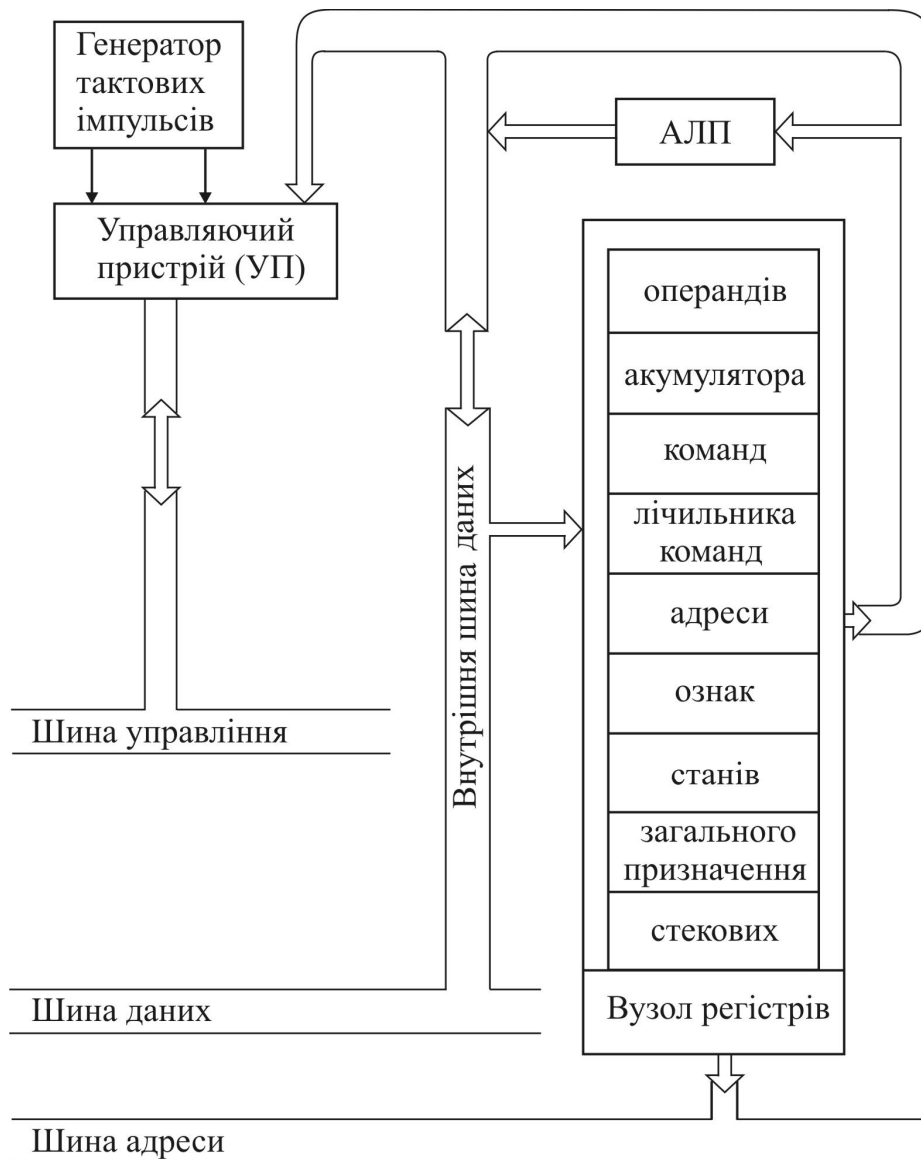


Рисунок 4.2 – Структурна схема мікропроцесора

Послідовність надходження команд, необхідних для розв'язання задачі, забезпечує реєстр, який називається лічильником команд. Лічильник команд може мати більше кількості розрядів, ніж довжина слова даних. Наприклад, в 8-розрядних МП з об'ємом пам'яті $64 \text{ К} = 65536$ слів використовується 16-розрядний лічильник команд. В результаті можна записати команду в будь-яку комірку пам'яті.

Перед виконанням програми в лічильник команд записують число, яке визначає адресу першої програми, що зберігається в ЗП. Потім це число з лічильника команд переписується в 16-розрядний реєстр адреси пам'яті. З реєстра адреси пам'яті по шині адреси в пристрій управління пам'яттю відсилається адреса нової команди. За вказаної адреси з ЗП здійснюється зчитування першої команди, яка переписується в реєстр команд. Розглянутий цикл операцій називають циклом вибірки або фазою адресації. Після запису команди в реєстр УП здійснює її розпізнавання (декодування), і в АЛП надходять сигнали, що стимулюють виконання даної команди. Цей процес називають циклом або фазою виконання команди. Цикл вибірки разом з циклом виконання команди утворює

цикл команди. На початку циклу виконання команди покази лічильника команд автоматично збільшуються на одиницю, і він налагоджується на наступну команду. Отже, в процесі виконання команди лічильник команд містить адресу наступної команди.

Регістр ознак, або флажковий регістр, застосовується для індикації різних ознак результатів операцій, що виконуються АЛП: нульового результату, переповнення та ін. Він складається з окремих тригерів, що називаються флажками, які в залежності від прояву тієї або іншої ознаки встановлюються в стан “0” або “1”.

Регістр станів сприймає інформацію з регістра ознак, і залежно від значень ознак, дозволяє змінювати послідовність виконання команд і здійснювати так звані умовні переходи. При цьому змінюється вміст лічильника команд, і він налагоджується на вибірку не наступної, а належної команди. Таким чином, наявність команд умовного переходу робить МП більш універсальним, дозволяє вибрати різні шляхи розв’язання задачі в залежності від виникаючих умов в ході розв’язання.

Регістри загального призначення використовуються як запам’ятовуючі пристрої проміжних результатів обчислень, адрес та команд, а іноді і як акумулятори. Число таких регістрів в МП може доходити до 16, причому розрядність їх може бути різною.

Окремі регістри загального призначення можуть з’єднуватися між собою послідовно і розглядатися як один регістр з великим числом розрядів.

Стекові регістри підрозділяються на регістри стека і покажчик стека. Ці регістри дозволяють без обміну з ЗП організувати необхідну послідовність виконання команд. Стекові регістри підключені таким чином, що перша команда, яка записана в перший регістр, при запису другої команди “проштовхується” в другий регістр, а в першому виявляється записаною друга команда. При запису третьої команди перша переходить в третій регістр, друга – в другий та ін. При вибірці команд зі стека першою вибирається остання, потім передостання та ін, подібно тому як зі штабелю дров першою береться остання покладена дровина (від англ. *stack* – штабель).

Кількість регістрів (глибина) стека є важливою характеристикою МП. Для збільшення глибини стека його часто організують в деякій області зовнішнього ЗП.

Покажчик стека визначає адресу комірки (регістра) стека, заповненою останньою командою. Ця комірка називається вершиною стека. Після вибірки команди зі стека вміст покажчика стека зменшується на одиницю, а при запису в стек чергової команди – збільшується на одиницю.

Високостабільний генератор тактових імпульсів забезпечує взаємодію і координацію роботи всіх вузлів мікропроцесорної системи. За допомогою тактових імпульсів формуються машинні цикли і цикли команд. Машинним циклом називають час, необхідний для виймання одного байта інформації з пам’яті або виконання команди, яка визначається одним машинним словом.

4.2.2. Система команд мікропроцесора. Мікропроцесорна система повинна отримувати інформацію ззовні, опрацьовувати її та відсилати результати

у зворотному напрямку. Вона виконує операції відповідно з визначеними вхідними впливами, які називаються командами. Послідовність команд складає програму, а сукупність команд, відомих МП, створює його систему команд.

Команда, як і дані, подається двійковим кодом, створюючи машинне слово. Довжина командного слова може дорівнювати одному, двом і більш байтам, тобто містити 8, 16 і більш розрядів. Кожна команда повинна містити певну інформацію і визначати: 1) вид виконуваної дії (частина команди, яка визначає цю операцію, називається кодом операції – КОП); 2) джерело даних (цю інформацію містить поле адреси даних: адреси операнда 1 і операнда 2); 3) адресу результату; 4) адресу наступної команди. Узагальнена структурна схема команди МП подана на рис. 4.3.

Код операції	Адреса операнда 1	Адреса операнда 2	Адреса результату	Адреса наступної команди
--------------	-------------------	-------------------	-------------------	--------------------------

Рисунок 4.3 – Узагальнена структурна схема команди МП

Таким чином, в команді можна виділити дві основні частини – КОП і адресу. Код операції настроює МП на виконання потрібної операції, а адреса вказує місцеположення даних операндів, що беруть участь в операції.

В сучасних обчислювальних системах найчастіше використовуються одноадресні команди (16-розрядні), що містять КОП і адресу одного операнда. Якщо в операції беруть участь два операнди, то адреса другого операнда при цьому вважається відомою. Такою адресою найчастіше є акумулятор, в якій другий операнд засилається до початку виконання операції. Результат операції також розміщується по фіксованій адресі, звичайно за адресою розміщення другого операнда.

Команди, що реалізують задану програму, через пристрій вводу-виводу вводяться в визначену частину ЗП.

Набір команд, що виконуються МП, поділяється на ряд груп, основними з яких є команди арифметичних і логічних операцій, пересилки, вводу-виводу, управління, звернення до підпрограм і деякі спеціальні команди.

Команди арифметичних і логічних операцій забезпечують виконання операцій арифметичного додавання, віднімання і множення двійкових та двійко-десяткових чисел, їх порівняння, а також виконання операцій логічного додавання, логічного множення, додавання за модулем (ВИКЛЮЧАЮЧЕ “АБО”), інверсію чисел, тобто заміну нулів одиницями, а одиниць – нулями та ін. Після виконання цих команд результат операції надходить в акумулятор або в указану в цих командах комірку ЗП.

Команди пересилки використовуються для пересилки даних з однієї комірки ЗП в іншу, в акумулятор або навпаки. Як правило, ці команди здійснюються без руйнування даних в вихідних комірках, тобто після виконання команди пересилки в вихідній і в знов зазначеній комірках пам’яті виявляються одні й ті ж дані. До команд пересилки відносяться команди завантаження регістра, регіс-

трової пари і акумулятора, пересилки з реєстра в реєстр, запису вмісту акумулятора в пам'ять.

Команди вводу-виводу застосовуються для введення через шину даних вхідної інформації, представленої в двійковому коді, в акумулятор МП або для виводу вмісту акумулятора на пристрій відображення інформації. Ввід або вивід інформації здійснюється відповідно за командами “Ввести” або “Вивести”.

Команди управління містять в собі команди безумовного і умовного переходів. За цими командами змінюється вміст лічильника команд і порушується послідовність виконання команд програми. При безумовному переході порушення послідовності виконання програми відбувається усякий раз при виконанні програми. При цьому адреса комірки, в якій зберігається команда і до якої здійснюється перехід, міститься в адресній частині команди, за якою здійснюється цей перехід.

При умовних переходах послідовність виконання команд програми порушується лише в тому випадку, коли результати обчислень, передбачені програмою, задовольняють деякій поставленій умові.

Команди звернення до підпрограм є різновидами команд управління. Звичайно підпрограми зберігаються в реєстрах стека, які, в більшості випадків, розміщуються в ЗП. Запис інформації в стек називають завантаженням даних в стек, а вибірку її зі стеку – вилученням даних зі стеку.

При зверненні до підпрограми спочатку відбувається заповнення поточного вмісту лічильника команд. Потім в лічильник записується адреса першої команди підпрограми. Останньою командою підпрограми є команда “Повернення з підпрограми”, за якою в лічильнику відновлюється число, що відповідає перерваній команді основної програми. За командою “Повернення з підпрограми” може також здійснюватися перехід від одної підпрограми до іншої, якщо використовується вкладення підпрограм.

Особливу форму підпрограми складає операція, яка називається перериванням. Вона полягає в тому, що припинення дій поточної програми здійснюється довільно за запитом зовнішнього управляючого сигналу. Оскільки переривання поточної програми може здійснитися в будь-якому місці, необхідно забезпечити нормальну роботу МП після повернення з переривання. Для цього в початковий момент при надходженні команди на переривання здійснюється запам'ятовування вмісту реєстрів акумуляторів, реєстрів ознак і станів в стеку.

До *спеціальних команд* відносяться команди дозволу переривання, заборони переривання, останов і неробоча операція. При виконанні команди “Неробоча операція” ніякі операції не виконуються, а вміст лічильника адрес збільшується на одиницю, після чого виконується наступна за порядком команда.

4.2.3. Загальні поняття про мікроЕОМ. *МікроЕОМ* призначаються передусім для заміни спеціалізованих логічних схем і застосовуються як складова частина різних інформаційно-управляючих систем.

В даний час можна виділити наступні типи мікроЕОМ, на підставі яких можна побудувати багатомашинні і мультимікропроцесорні обчислювальні системи:

- Управляючі вбудовані мікроЕОМ. Вони застосовуються для розв'язання локальних задач управління об'єктами і можуть використовуватися як контролери пристроїв, що підключаються до великої ЕОМ, або як управляючі машини нижніх контурів управління;
- Управляючі мікроЕОМ. Призначені для побудови систем управління достатньо складними об'єктами або процесами: технологічними лініями, вимірювальними комплексами та ін.;
- Обчислювальні інженерні мікроЕОМ. Вони призначені для індивідуального використання. Зовнішні пристрої такої ЕОМ можуть вбудовуватися в корпус машини, а їх комплект містить пристрої, що є мінімально необхідними для обчислювальних робіт і обробки даних: цифрову, алфавітно-цифрову та функціональну клавіатуру, алфавітно-цифровий індикатор, друкувальний пристрій, зовнішній запам'ятовуючий пристрій.

Поява мікропроцесорних комплектів великих інтегральних схем призвела до появи принципово нових напрямів в застосуванні цифрової обчислювальної техніки і дозволила здійснювати вбудоване управління, розподілене управління, розподілені обчислення.

Одним з різновидів мікроЕОМ є калькулятори. Мікропроцесор як прилад з високим ступенем інтеграції з точки зору технології є результатом удосконалення калькулятора, виконаного на окремому кристалі. Деякі великі інтегральні схеми, що називаються мікропроцесорами, призначені насамперед для калькуляторів. Калькулятори поділяються на прості і програмовані.

Прості калькулятори призначаються для проведення найпростіших обчислень (рис. 4.4). Вони можуть обробляти, враховуючи незначну інформаційну ємність запам'ятовуючого пристрою, тільки обмежену множину чисел.

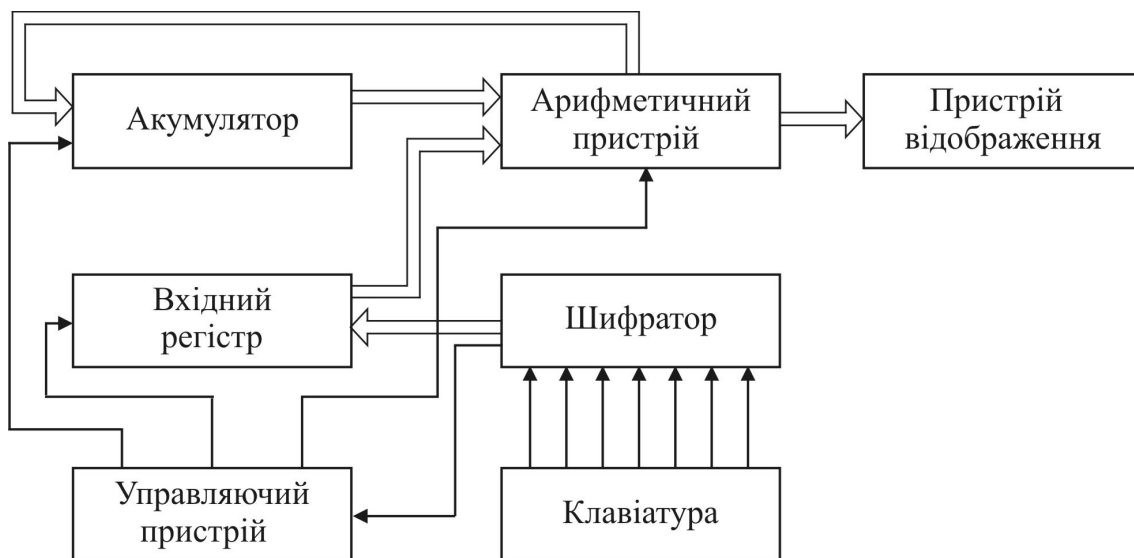


Рисунок 4.4 – Структурна схема простого калькулятора

Непрограмований простий калькулятор містить два регістри: вхідний і акумулятор. Арифметичні операції виконуються в арифметичному пристрої над числами, які надходять з цих двох регістрів. Результати зберігаються в акумуляторі, вміст якого можна подати на пристрій відображення. Клавіатура забез-

печує можливість вводу чисел та символів операцій, тобто команд, які повинні бути виконані над заданими числами.

Програмований калькулятор (рис. 4.5) містить дві області пам'яті: одну – для зберігання даних (вихідних і результатів проміжних обчислень), іншу – для запису програми, тобто послідовності управляючих команд або операцій, які необхідно виконати над даними. Інформаційна ємність пам'яті може бути обрана оптимальною для даної задачі.

Програма вводиться з клавіатури через шифратор і управляючий пристрій в пам'ять програми, а вхідні дані – в пам'ять даних. В режимі виконання програми, який задається з клавіатури, коди команд послідовно вибираються з пам'яті програми і надходять в управляючий пристрій. На основі цих кодів управляючий пристрій виробляє сигнали управління, які, надходячи на різні пристрої калькулятора, забезпечують виконання записаної програми.



Рисунок 4.5 – Структурна схема програмованого калькулятора

Калькулятор може бути корисною складовою частиною управляючої або обчислювальної системи. Однак його використання обмежено діапазоном виконуваних арифметичних операцій.

МікроЕОМ виконують великий набір операцій, мають чималий комплект периферійного обладнання і тому широко використовуються в різних галузях народного господарства.

4.3. Опис мікропроцесорної лабораторії «МІКРОЛАБ КР580 ІК80»

МІКРОЛАБ являє собою мікроЕОМ з вбудованим пультом керування та живиться від зовнішньої мережі 220 В, 50 Гц. Живлення внутрішніх блоків забезпечується вбудованим джерелом постійних стабілізованих напруг +5 В, - 5 В, 12 В. МІКРОЛАБ представляє собою одноплатну мікроЕОМ, її центральний процесор КР580ІК80А – однокристальним восьми розрядним паралельним мікропроцесором з фіксованою системою команд та виконує основну функцію ЕОМ – обробку інформації в системі. Система команд мікропроцесора містить 78 базових команд одно-, двох-, трьохбайтних форматів. Команди забезпечують виконання арифметичних, логічних операцій, операцій пересилки інформації, умовних та безумовних переходів, управління роботи ЕОМ. При

формуванні команд використовується кілька видів адресації: пряма, безпосередня, опосередкована, стекова, неявна.

Ввід та вивід даних з МІКРОЛАБА в діалоговому режимі здійснюється за допомогою вбудованого пульта управління (клавіатура). Вся інформація видається у шістнадцятирічному коді та висвічується на індикаторах. Управляє цими процедурами спеціальна програма МОНІТОР, яка записана до ПЗП МІКРОЛАБА.

Взаємодія користувача з МІКРОЛАБОМ здійснюється за допомогою клавіатури та індикаторів. Шістнадцять кнопок (O – F) в правій частині клавіатури служать для вводу даних в мікроЕОМ в шістнадцятирічному коді. При натисканні указаних клавіш відповідні дані висвічуються на чотирьох правих індикаторах пристрою індикації. Чергова клавіша, яка натиснута, засвічує крайній правий індикатор, а наступні цифри переміщуються вліво на одну позицію. Кнопки клавіатури зліва забезпечують виконання одиночних команд керуючої програми Монітор. При натисканні кнопки «СБРОС» здійснюється вхід до МОНІТОРУ. При цьому на індикаторах адресного регістра (ІАР) та індикаторах регістра даних (ІРД) висвічуються нулі, виконується сканування – циклічне опитування клавіатури, яке повторюється. Виконання програми користувача переривається.

При натисканні кнопки «УСТ.АД» чотири шістнадцятирічні цифри, які заздалегідь встановлені в ІРД, пересилаються в ІАР. При цьому така комбінація цифр розглядається як адрес комірки пам'яті. Вміст комірки з таким адресом висвічується в двох крайніх позиціях ІРД, а попередні їм цифри зміщуються вліво.

При натисканні на кнопку «АД+» адреса, яка висвічується на ІАР, збільшується на одиницю, і дані, які розташовані за цією новою адресою, індукуються двома крайніми правими цифрами ІРД.

При натисканні на кнопку «АД–» адреса, яка висвічується на ІАР, зменшується на одиницю, і дані, які відповідають цьому новому адресу, також індукуються двома крайніми правими цифрами ІРД.

При натисканні на кнопку «ЗАПИСЬ» дві крайні праві цифри ІРД (один байт) заносяться до комірки, адреса якої перед натисканням кнопки «ЗАПИСЬ» висвічувалася на чотирьох індикаторах ІАР. Безпосередньо після натискання вказаної кнопки показання ІАР збільшується на одиницю, і дані, раніше записані за цією новою адресою, висвічуються на двох крайніх правих індикаторах ІРД. Дані, які записані за попередньою адресою, здвигуються вліво на дві позиції для зручності візуального контролю запису.

При натисканні на кнопку ПУСК починається виконання програми користувача з адреси, вказаної їм на ІАР, і яка фактично вноситься до лічильнику команд мікропроцесора. Ця адреса повинна вказувати ту комірку, в якій зберігається перший байт першої команди програми.

При натисканні на кнопку «ВОЗВРАТ» здійснюється виконання перервної програми, яка почала виконання по команді «ПУСК». При цьому виконання здійснюється, починаючи з адреси, яка зберігається в лічильнику команд (незалежно від показань ІАР).

Кнопки «ВВОД» і «ВЫВОД» призначені для зчитування інформації (програм, даних) з зовнішнього носія до ЕОМ та, відповідно, на вивід з ЕОМ на зовнішній носій.

Також в МІКРОЛАБ використовується перемикач режимів «ШАГ – АВТ», два положення якого відповідають автоматичному (безперервному) виконанню програми користувача та шаговому, при якому після виконання однієї (кожної) команди програми, МІКРОЛАБ виходить до програми МОНІТОР, при цьому переривається виконання програми. Для подальшого виконання програми необхідно натиснути кнопку «ВОЗВРАТ».

Шаговий режим (трасіровка) необхідний для налагодження програм і можливий, завдяки наявності у мікропроцесора КР580ІК80А режиму переривання його функціонування. Шаговий режим в МІКРОЛАБ є окремим випадком режиму обчислювань з перериванням програми за заданою адресою вказану кількість разів. Так, в ході трасіровки переривання відбувається один раз після виконання кожної команди. Після кожного переривання адреса точки переривання зростає таким чином, що вказує адресу наступної команди.

Програма МОНІТОР забезпечує можливість здійснення діалогу користувача з контролером, служить для вводу та організації налагодження програми. МОНІТОР займає 1024 байта та записана в ПЗП за адресами 0000 – 02FF, 0300 – 03FF, та використовує область в ОЗП об'ємом 57 байт за адресами 83C7 – 83FF. Користувачу для занесення написаних програм, первісних вихідних даних та результатів обчислювань виділяється область ОЗП, яка обмежується адресами 8000 – 8306.

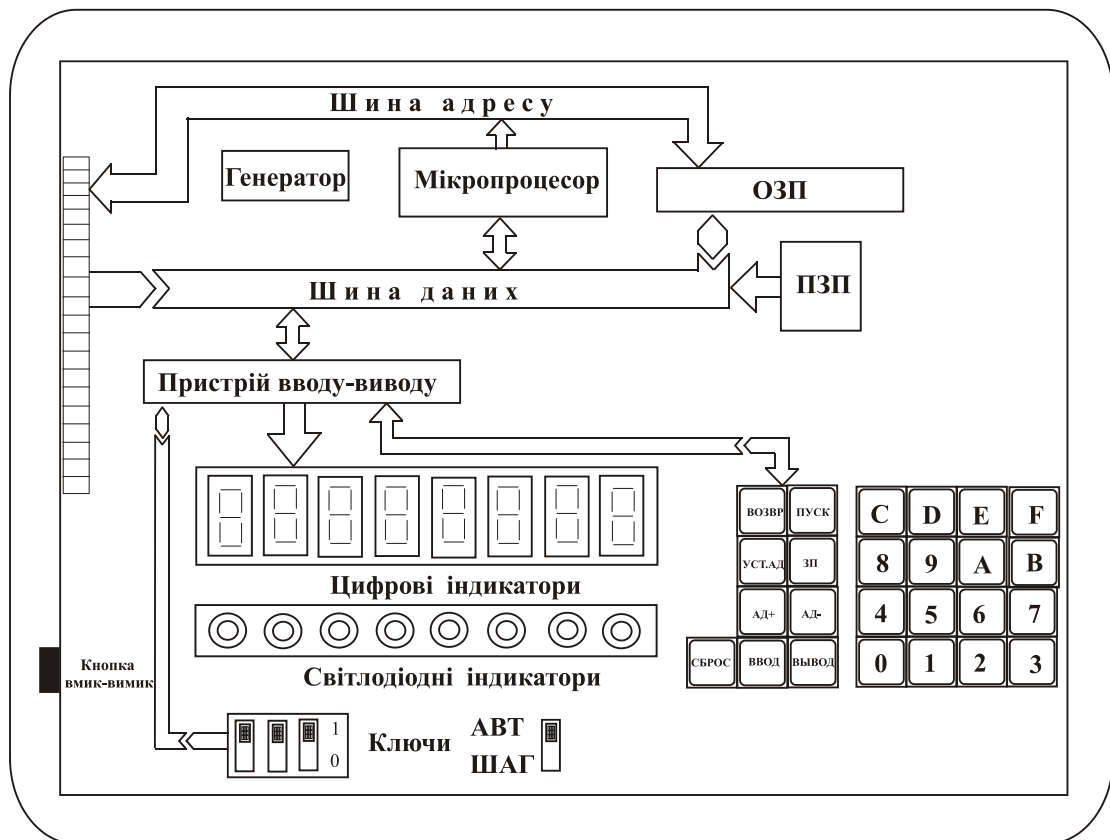


Рисунок 4.6 – Зображення передньої панелі МІКРОЛАБ

На передньої панелі в верхньої частині розташовані мікросхеми, прилади та представлена його структурна схема. В нижньої частині – елементи пристрою управління і вводу - виводу інформації.

Клавіши забезпечують управління роботою МІКРОЛАБА та ввід інформації та мають наступні призначення:

«СБРОС» – скидання системи та повернення к початковому положенню;

«АД+» – збільшення адреси на 1 та зчитування даних з пам'яті;

«УСТ.АД.» – установка адреси та зчитування даних з пам'яті;

«ВОЗВР.» – повернення до виконання програми, яка почалася по команді ПУСК;

«ПУСК» – виконання програм з адреси, яка висвічується;

«ЗП» – записування даних до пам'яті та збільшення адреси на 1;

«АД-» – зменшення адреси на 1 та зчитування даних з пам'яті;

«ВЫВОД» – вивід інформації із пам'яті на зовнішній носій;

«ВВОД» – ввід інформації із зовнішнього носія в пам'ять .

0 – F – ввід інформації в шістнадцятирічному коді.

В приборі передбачена імітація зовнішніх датчиків та приймачів інформації. В якості датчиків паралельного вводу передбачені три ключі з положенням «1 – 0», які формують рівень логічного сигналу. Приймачами паралельної інформації є вісім світлодіодних індикаторів, а в якості приймача послідовної інформації використовується динамік (регулятор гучності динаміка розташований зліва в нижньої частині панелі).

Пристрій забезпечує наступні режими та функції:

- автоматичний чи шаговий режим виконання програм, який вибирається при допомозі тумблеру «АВТ-ШАГ»;
- скидання та ініціалізацію системи за допомогою клавіші СБРОС;
- ручний вивід інформації в блок пам'яті з клавіатури;
- автоматичний вивід даних на цифрове табло у вигляді семисегментних цифрових індикаторів, вісім світлодіодних індикаторів та динамік;
- контроль та корекцію записаної інформації;
- виконання програми, починаючи з будь-якої точки, та її переривання в будь-якій точці;
- індикацію на табло того, що містить акумулятор мікропроцесора та станів при зупинці програми під час її виконання в шаговому режимі або в режимі переривання;
- корекцію того, що містить акумулятор, ознак, регістрів загального призначення мікропроцесора на будь-якому шагу виконання програми.

Для рішення різних задач, обміну інформацією, управління та ін. мікропроцесор використовує певну «мову», яка являє собою машинний код. МП оперує словами, які є послідовністю символів певної довжини, наприклад 8, 16, 32 біт або розрядів. Бітом називається знак двійкової інформації 0 чи 1 (електричний біт – логічний рівень напруги сигналу: 1 – високий рівень, 0 – низький рівень). Довжина слів, які оброблюються, визначає розрядність МП. Група бітів,

яку в змозі обробити МП за один шаг роботи, створює машинне слово чи просто слово. Довжина машинного слова визначається числом розрядів одного регістра пам'яті. Одним з основних понять « мови» є байт – восьмибітне слово, яке використовується для обміну цифровою інформацією між вузлами МП. В байтах виражають довжину слів та ємність блока пам'яті.

Для виконання задачі необхідно до МП через клавіатуру ввести та записати відповідний список команд. При цьому всі команди повинні бути переведені до коду, який розуміє МП та який зберігається необхідний час в блоці пам'яті. МП починає роботу, зчитуючи перший код з блока пам'яті, розшифровує відповідну команду із БП та виконує вказану там операцію. Після цього МП зчитує наступну команду та виконує відповідну їй операцію. Цей процес повторюється з послідовним перебором вказаних комірок пам'яті. Певні команди примушують МП «перестрибнути» на іншу адресу пам'яті, минаючи порядок черговості. Програма може повернути МП до виконання команди з будь-якої заданої адреси, утворюючи цикл. Це дозволить створити програму з багатократним повтором ряду операцій.

4.3.1. Системи числення. *Системою числення* називають сукупність символів (цифр) і способів запису чисел. Залежно від способу запису чисел системи числення розподіляються на *непозиційні*, наприклад римська система числення, і *позиційні*. В позиційній системі числення значення цифри в числі визначається її позицією – розрядом числа. В МП використовуються позиційні системи, у яких значення цифри у числі визначається її позицією – розрядом числа. Найменування позиційних систем числення співпадає з кількістю цифр, що використовуються в них. В повсякденному житті ми користуємося *десятьковою системою числення*, в якій використовують десять цифр від 0 до 9, а МП з *двійковою системою*. МІКРОЛАБ використовує шістнадцяткову систему числення, яка більш зручно представляє програми та дані в двійкових числах.

Будь-яке позитивне число A в десятковій системі можна записати у вигляді ряду

$$A = a_n \cdot 10^n + a_{n-1} \cdot 10^{n-1} + \dots + a_1 \cdot 10^1 + a_0 \cdot 10^0 + a_{-1} \cdot 10^{-1} + \dots + a_{-m} \cdot 10^{-m},$$

де 10 – основа системи; $a_n, a_{n-1}, \dots, a_{-m}$ – коефіцієнти, що приймають одне з значень від 0 до 9; n і m – будь-які цілі числа.

Наприклад, число 5108,3 може бути подано в вигляді

$$5108,3 = 5 \cdot 10^3 + 1 \cdot 10^2 + 0 \cdot 10^1 + 8 \cdot 10^0 + 3 \cdot 10^{-1}.$$

При цифровій обробці інформації широко використовується *двійкова система числення*, в якій для запису чисел використовуються тільки дві цифри: 0 і 1. Будь-яке позитивне число B в двійковій системі записується в вигляді ряду

$$B = b_n \cdot 2^n + b_{n-1} \cdot 2^{n-1} + \dots + b_1 \cdot 2^1 + b_0 \cdot 2^0 + b_{-1} \cdot 2^{-1} + \dots + b_{-m} \cdot 2^{-m},$$

де 2 – основа системи; $b_n, b_{n-1}, \dots, b_{-m}$ – коефіцієнти, що приймають значення 0 або 1; n і m – будь-які цілі числа.

Ціла частина відділяється від дрібної точкою. Наприклад, число 3 в двійковій системі записується в вигляді

$$3_{10} = 1 \cdot 2^1 + 1 \cdot 2^0 = 11_2.$$

Шістнадцятирічна система числення використовується в спеціалізованих ЕОМ. В цій системі за основу прийняте число 16, тому в ній використовуються 10 цифр і 6 букв: 0, 1, 2, ..., 8, 9, A, B, C, D, E, F.

Для перетворення числа з двійкової в шістнадцятирічну систему числення необхідно двійкове число розділити на групи по чотири розряди (тетради) вліво і вправо від точки. Крайні неповні тетради доповнюються нулями, після чого кожен тетраду замінюють відповідно з табл.8.1 числом шістнадцятирічної системи. Наприклад,

$$11110010_2 = 1111 \ 0010 = F2_{16}, \text{ так як}$$

$$1111_2 = F_{16}, \text{ а } 0010_2 = 2_{16}.$$

Щоб провести зворотне перетворення, необхідно кожний символ числа з шістнадцятирічної системи замінити чотирма числами двійкової системи відповідно з табл. 4.1.

Таблиця 4.1 – Десяткове, двійкове і шістнадцятирічне подання чисел

Десяткова система	Двійкова система	Шістнадцятирічна система	Десяткова система	Двійкова система	Шістнадцятирічна система
1	1	1	18	10010	12
2	10	2	19	10011	13
3	11	3	20	10100	14
4	100	4	21	10101	15
5	101	5	22	10110	16
6	110	6	23	10111	17
7	111	7	24	11000	18
8	1000	8	25	11001	19
9	1001	9	26	11010	1A
10	1010	A	27	11011	1B
11	1011	B	28	11100	1C
12	1100	C	29	11101	1D
13	1101	D	30	11110	1E
14	1110	E	31	11111	1F
15	1111	F	32	100000	20
16	10000	10	33	100001	21
17	10001	11	34	100010	22

Наприклад, число $C_{2_{16}}$ з урахуванням того, що $C_{16}=1100_2$, а $2_{16}=0010_2$ приймає вигляд

$$C_{2_{16}} = 1100\ 0010 = 11000010_2 .$$

Двійкова система широко застосовується в цифровій техніці завдяки тому, що для зображення одного розряду числа потребується елемент з двома стійкими станами – 0 і 1 – наприклад, електронний ключ.

Арифметичні дії з двома числами виконуються відповідно з правилами, що подані в табл.4.2.

Таблиця 4.2 – Правила виконання арифметичних операцій з двійковими числами

Двійкове додавання	Двійкове віднімання	Двійкове множення
$0+0 = 0$	$0-0 = 0$	$0\cdot 0 = 0$
$0+1 = 1$	$1-0 = 1$	$0\cdot 1 = 0$
$1+0 = 1$	$1-1 = 0$	$1\cdot 0 = 0$
$1+1 = 10$	$10-1 = 1$	$1\cdot 1 = 1$

4.3.2. Організація пам'яті МП системи. В МП системі пам'ять призначена для збереження інформації і розділяється на основну (внутрішню) і додаткову (зовнішню). Основна пам'ять організована по байтам або по словам в групі комірок, кожна із яких має свою власну адресу. Запам'ятовувальні пристрої (ЗП) внутрішньої пам'яті діляться на дві категорії: постійні ЗП (ПЗП) та оперативні (ОЗП). ОЗП – це пам'ять, якій дані можуть зберігатися та змінюватися. ПЗП – це пам'ять, з якої можна зчитувати інформацію. Для того, щоб обробляти дані в певному порядку, використовуються стеки. Стеки є пристроями магазинної пам'яті, в які можна тільки добавлять елемент даних в його верхню чарунку або доставати його звідти.

ОЗП МП лабораторії МІКРОЛАБ побудовано на мікросхемі K565PY2 із використанням ЗП ємністю 1024 біт (128 байт). Для отримання 8-бітового слова необхідно вісім таких ЗП. ПЗП МІКРОЛАБА реалізоване на двох біполярних мікросхемах KP556PT5 із організацією 512x8 біт. В табл. 4.3 наведена карта пам'яті МП лабораторії для кожного пристрою. ОЗП користувача резервує адреси з 8000 по 83FF, тобто 8000 – це адреса першої вільної чарунки пам'яті, а 83FF – адреса останньої доступної чарунки.

Команди і дані в МП системі представлені в тій же самій формі, тобто у вигляді двійкових чисел, які заносяться у пам'ять та передаються по шині даних в МП. Такий спосіб написання програм називають програмуванням на машинній мові. Якщо замість двійкових кодів для представлення команд, регістрів, комірок пам'яті, даних використовувати їхні деякі символічні імена, то отримаємо програму на мові Асемблер. Символічні імена звичайно являються мнемонічними. Це означає, що викликають асоціації з функціями, які виконуються командами, або з призначенням регістрів або комірок пам'яті.

Таблиця 4.3 – Карта пам'яті МІКРОЛАБ КР580 ІК80

Адреса в шістнадцяткової системі	Ємність пам'яті, байт	ПЗП або ОЗП	Використання
0000 – 05FF	1024	ПЗП	Область програми керування (область МОНИТОРА)
0600 – 7FFF	31232	–	Область, яка не використовується
8000 – 8306	967	ОЗП	Область користувача
8307 – 83FF	57	ОЗП	Робоча область МОНИТОРА
8400 - FFFF	31744	–	Область, яка не використовується

Машинна мова зазвичай визначається призначенням МП та не може бути змінена. Асемблер створюється при виробництві МП для зручності програміста, але не передбачається призначенням пристрою. Для того, щоб уникнути залежності програм від архітектури і системи команд конкретних МП систем та для облегшення програмування, були створені процедурно-орієнтовані мови або мови високого рівня. Ці мови мають такі можливості, що задачі, які вирішуються, можуть бути достатньо легко представлені в формі, яка зрозуміла спеціальній програмі-транслятору, яка перекладає програму з мови високого рівня на машинну мову. До найбільш розповсюджених мов високого рівня відносяться ФОРТРАН, БЕЙСІК, ПАСКАЛЬ, СІ та ін.

В МІКРОЛАБ безпосередньо вводяться програми тільки на машинній мові. Для машинних кодів використовується шістнадцяткове уявлення, тому що воно легше в порівнянні з двійковим. МІКРОЛАБ має внутрішньо математичне забезпечення для автоматичного перекладу з шістнадцяткового у двійковий код. Зчитування з клавіатури, виконання обраної операції, керування дисплеєм здійснюється під керуванням програми Монітор.

4.3.3. Прийоми роботи з пристроєм МІКРОЛАБ. Перед початком роботи необхідно уважно ознайомитися з розташуванням і призначенням органів керування та індикації на передній панелі пристрою (див. рис.4.6). МІКРОЛАБ розташований у переносному корпусі. Загальне живлення пристрою здійснюється від мережі однофазної напруги 220 В, 50 Гц. Вмикання до мережі здійснюється через з'єднаний шнур із звичайною двохполюсною вилкою. Перемикач «СЕТЬ» перед під'єднанням до мережі повинен знаходитися у відкритому положенні.

Для початку роботи з пристроєм необхідно:

- приєднати шнур живлення до мережі;

- встановити перемикач «АВТ/ШАГ» в положення «АВТ»;
- перемикач «СЕТЬ» встановити в положення «ВКЛ»;
- 2-4 хвилини чекати для виходу пристрою в режим експлуатації;
- натиснути кнопку «СБРОС» і на всіх восьми індикаторах цифрового табло повинні висвічуватися нулі;
- після цього можна приступати до перевірки працездатності пристрою.

В якості тестової задачі використовуємо програму, записану в ПЗП. Ця програма зберігається в пам'яті МІКРОЛАБА, починаючи з чарунки пам'яті з адресою 0300.

Для пуску програми необхідно:

- 1) натиснути кнопки 3, 0, 0 – число 300;
- 2) натиснути кнопку «УСТ.АД.» – число 300 висвічується на лівих індикаторах, а на двох крайніх правих індикаторах висвічується те, що зберігається в чарунці з адресою 0300.
- 3) натиснути кнопку «ПУСК» – починається виконання програми, яка записана в пам'яті з адреси 0300.
- 4) Зупинити виконання програми можливо, натиснувши кнопку СБРОС.

Перевірка працездатності пам'яті, запис та зберігання даних

Натиснути кнопку «СБРОС».

- 1) Натиснути кнопки 8, 0, 0, 0 та «УСТ.АД.». Чотири ліві цифри дисплею показують адресу, яка щойно введена, а дві останні праві – дані, що зберігаються за цією адресою. Адреса та дані, які висвічуються на дисплеї виражаються у шістнадцятиричному коді.
- 2) Натисніть кнопку «АД+». На лівих індикаторах відбудеться приріст адреси, а на двох крайніх правих індикаторах висвічується вміст наступної чарунки пам'яті. Багатократно натискаючи кнопку «АД+», можна подивитися вміст пам'яті.
- 3) Натисніть кнопку «АД-». На лівих індикаторах діється зменшення адреси на 1, а на двох крайніх правих індикаторах висвічується вміст чарунки пам'яті, яке відповідає цієї адресі. Таким чином, натискаючи кнопку «АД-», можна подивитися вміст пам'яті в зворотному порядку.

Пуск та переривання програм, шагове та автоматичне їхнє виконання

При натисканні кнопки «ПУСК» починається виконання програми з адреси, яка висвічується на індикаторах. Ця адреса повинна вказувати на ту чарунку пам'яті, в якій зберігається перший байт команди, але не дані або адреса переходу. МІКРОЛАБ може виконувати як програми користувача так і стандартні програми. В пристрої передбачені два режими роботи: автоматичний та шаговий. Шаговий режим роботи важливий при спостереженні за станом системи після виконання їй кожної команди програми користувача в процесі перевірки та налагодження цієї програми. Перемикач «ШАГ/АВТ» використовується для вибору одного з цих режимів роботи.

При перемиканні тумблера режиму роботи в положення «ШАГ» після виконання кожної команди (для її виконання необхідно натиснути кнопку «ПУСК») в програмі користувача відбувається переривання виконання даної програми. При цьому на дисплеї висвічується адреса наступної команди та вміст комірки пам'яті з даною адресою. Вміст комірок пам'яті з адресами переходів і даних, які використовувались при виконанні команди, на дисплеї не з'являються.

При перемиканні тумблера режиму роботи в положення «АВТ» і натисканні кнопки «ПУСК» починається виконання програми в автоматичному режимі. На дисплеї при цьому можуть з'являтися тільки ті дані, вивід яких передбачений користувачем.

Кнопка «СБРОС» зупиняє виконання програми при будь-якому положенні перемикача режиму роботи, на дисплеї висвічуються нулі і МІКРОЛАБ готовий к вводу нових даних.

4.3.4. Програмування видачі сигналів на світлодіоди. Завдання комбінації запалювання світлодіодів. Вихідні індикатори (світлодіоди) VD1VD8 вмикаються до шини даних за допомогою програмованого периферійного інтерфейсу. Приклади певних комбінацій запалювання світлодіодів і відповідні цим комбінаціям двійкові та шістнадцяткові коди наведені в табл. 4.4. Одиниця в двійковому коді сигналу означає світлодіод, що світиться.

Таблиця 4.5 – Порядок запалювання світлодіодів

Двійковий код								16-ковий код
VD1	VD2	VD3	VD4	VD5	VD6	VD7	VD8	
1	0	0	1	0	0	1	0	92
0	1	0	0	1	0	0	1	49
0	0	1	0	0	1	0	0	24

Для програмування інтерфейсу в акумулятор командою MVI A, 81 завантажується код 81, а після цього командою OUT FB вміст акумулятора записується за адресою FB. Вибраний шістнадцятковий код запалювання світлодіодів (наприклад 92) заноситься командою MVI A, 92 до акумулятора. Команда OUT F9 виводить дані акумулятора за адресою F9. Зупинка програми здійснюється командою HLT. Приклад програми, яка реалізує наведений алгоритм запалювання заданої комбінації світлодіодів, наведений в табл. 4.5.

Роботу основної програми «вогні, що біжать» повинна забезпечувати підпрограма затримки, яка визначає час запалювання кожної комбінації світлодіодів. Спочатку в акумуляторі встановлюється значення затримки (число N) викликається підпрограма затримки LOOP (командою CALL LOOP). Вміст акумулятора зменшується (командою DCR A), доки не досягне нуля, після чого управління повертається на програму виклику (команда RET). Перевірка умови

кінця рахунку здійснюється командою JNZ. Час затримки визначається наступним чином $0,5 [14(N-1) + 21]$ мкс. Найбільша затримка викликається установкою акумулятора в нуль, що еквівалентно тому, $N = 256$. Таким чином, максимальна затримка дорівнює 1795 мкс.

Таблиця 4.5 – Програма запалювання світлодіодів

Адреси	Коди	Команди	Коментарі
8000	3E	MVI A, 81	Програмування інтерфейсу
8001	81		
8002	D3	OUT FB	
8003	FB		
8004	3E	MVI A,92	Установка запалювання 1, 4, 7 світлодіодів
8005	92		
8006	D3	OUT F9	
8007	F9		
8008	76	HLT	Зупинка програми

Для збільшення затримки часу організуються дві петлі затримки (зовнішня та внутрішня) таким чином, що зовнішня петля визначає скільки разів виконується затримка за внутрішньої петлею. Світлодіоди вихідного порту використовуються як імітатори «вогней, що біжать». Контролер регулює певну послідовність чергування запалювання вибраних комбінацій світлодіодів. Алгоритм роботи контролера наведений на рис. 4.7.

Приклад програми «вогні, що біжать», яка реалізує алгоритм на рис. 4.7, наведений в табл. 4.6. Підпрограма затримки часу складається з двох петель, як це було описано раніш, причому внутрішня петля генерує затримку 0,786 с, а зовнішня петля виконується один раз.



Рисунок 4.7 – Алгоритм програми «вогні, що біжать»

Таблиця 4.6 – Програма «вогні, що біжать»

Адреса	Коди	Мітки	Команди	Коментарі
8000	3E		MVI A,81	Програмування інтерфейсу
8001	81			
8002	D3		OUT FB	
8003	FB			
8004	3E	SEQ	MVI A, 92	Установка горіння 1,4,7 світлодіодів
8005	92			
8006	D3		OUT F9	
8007	F9			
8008	16		MVI D, 1	Горіння даної послідовності
8009	01			
800A	CD		CALL DELAY	
800B	22			
800C	80			
800D	3E		MVI A, 49	Установка горіння 2,5,8 світлодіодів
800E	49			
800F	D3		OUT F9	
8010	F9			
8011	16		MVI D, 1	Горіння даної послідовності
8012	01			
8013	CD		CALL DELAY	
8014	22			
8015	80			
8016	3E		MVI A, 24	Установка горіння 3,6 світлодіодів
8017	24			
8018	D3		OUT F9	
8019	F9			
801A	16		MVI D,1	Горіння даної послідовності
801B	01			

Продовження табл. 4.6

801C	CD		CALL DELAY	
801D	22			
801E	80			
801F	C3		JMP SEQ	Повернення в основну програму «вогні, що біжать»
8020	04			
8021	80			
8022	01	DELAY	LXI B,00,00	Початок внутрішньої петлі затримки
8023	00			
8024	00			
8025	0B	LOOP	DCX B	Внутрішня петля, яка генерує затримку 0,786 с
8026	78		MOV A, B	
8027	B1		ORA C	
8028	C2		JNZ LOOP	
8029	25			
802A	80			
802B	15		DCR D	Зовнішня петля затримки
802C	C2		JNZ DELAY	
802D	22			
802E	80			
802F	C9		RET	Повернення

4.4. Завдання для виконання

1. Провести експеримент по запалюванню певної комбінації світлодіодів, виконуючи наступні дії:

- ввести до пам'яті МІКРОЛАБА програму з табл. 4.5;
- впевнитися у правильності запису програми в пам'яті;
- виконати програму, починаючи з адреси 8000;
- переконавшись, що горять світлодіоди 1, 4, 7 припинити виконання програми натисканням кнопки «СБРОС» (в протилежному випадку необхідно знайти і скорегувати помилки у програмі).

2. Для забезпечення горіння іншої комбінації світлодіодів змінити програму, внести відповідні зміни в пам'ять МІКРОЛАБА, а потім виконати змінену програму.

3. Провести експеримент по реалізації програми «вогні, що біжать», виконуючи наступні дії:

- ввести в пам'ять МІКРОЛАБА програму з табл. 4.6;
- впевнитися у правильності запису програми в пам'яті;
- виконати програму, починаючи з адреси 8000;
- візуально по «вогням, що біжать» впевнитися в роботі програми (в протилежному випадку необхідно знайти і скорегувати помилки у програмі);
- зупинити виконання програми натисканням кнопки «СБРОС».

Контрольні запитання

1. Що таке мікропроцесори? Зобразіть структурну схему і поясніть роботу мікропроцесорної системи.
2. Що таке однокристальний і багатокристальний мікропроцесор?
3. Що таке біт, розряд, машинне слово, байт?
4. Зобразіть структурну схему і поясніть роботу мікропроцесора.
5. Назвіть три основні вузли мікропроцесора. Яким чином здійснюється зв'язок між ними?
6. Що таке арифметико-логічний пристрій і для чого він потрібен? Назвіть основні його операції.
7. Назвіть основні шини в мікропроцесорі і поясніть їхнє призначення.
8. Назвіть основні регістри в мікропроцесорі і поясніть їхнє призначення.
9. Що таке лічильник команд? Поясніть його роботу.
10. Що таке регістр ознак або флажковий регістр? Поясніть його роботу.
11. Що таке регістр станів? Поясніть його роботу.
12. Що таке регістри загального призначення? Поясніть їхню роботу.
13. Що таке стекові регістри? Поясніть їхню роботу.
14. Що таке генератор тактових імпульсів? Поясніть його призначення.
15. Назвіть систему команд мікропроцесора та поясніть їхнє призначення.
16. Зобразіть і поясніть узагальнену структурну схему команди мікропроцесора.
17. Назвіть основні команди арифметичних і логічних операцій.
18. Назвіть призначення та поясніть роботу команд пересилок.
19. Назвіть призначення і поясніть роботу команд управління.
20. Що таке мікроЕОМ? Назвіть основні їхні типи.
21. Зобразіть структурну схему простого калькулятора та поясніть його роботу.
22. Зобразіть структурну схему програмованого калькулятора та поясніть його роботу.
23. Назвіть галузі і сфери застосування мікроЕОМ, програмованого та простого калькуляторів.

Лабораторна робота 5

ДОСЛІДЖЕННЯ ЛОГІЧНИХ ЕЛЕМЕНТІВ ТА ТРИГЕРІВ

5.1. Мета роботи

Мета роботи – вивчення основних логічних елементів, дослідження таблиць відповідності логічних функцій та їх реалізації за допомогою логічних елементів, а також дослідження параметрів і характеристик тригерних схем, таблиць відповідності різних типів тригерів.

5.2. Опис універсальних лабораторних стендів LOGIC та TRIGGER

Навчально-лабораторний стенд LOGIC – програмно-апаратний комплекс, який дозволяє на практиці закріпити теоретичні знання студентів з мікросхемотехніки, а також дає більш повне уявлення про принцип роботи логічних елементів та комбінаційних схем.

За допомогою комутаційних полів, розташованих на стендах, відбувається синтез комбінаційних схем. За допомогою елементів управління на входах логічних елементів та комбінаційних схем задається потрібна послідовність логічних рівнів. Структурна схема блока логічних елементів та елементів управління подана на рис. 5.1.

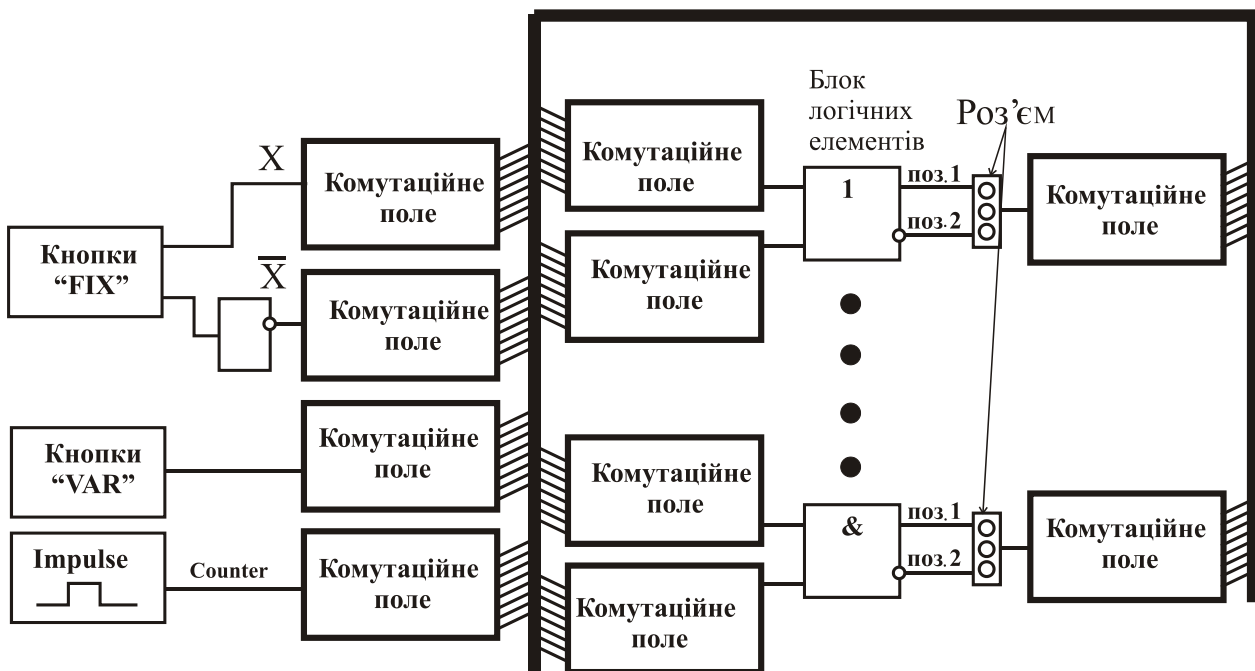


Рисунок 5.1 – Структурна схема блока логічних елементів та елементів управління

Кнопки "FIX" змінюють стан (логічний рівень) на протилежний при кожному натисканні кнопки за принципом тригера, тобто натискання кнопки означає, що на комутаційне поле подається сигнал високого рівня – логічна одиниця, а відпускання кнопки означає, що подається сигнал низького рівня – логічний нуль. Біля кожної кнопки "FIX" є два комутаційних поля: поле X (вхідний

сигнал не інвертується) та поле \bar{X} (вхідний сигнал інвертується). З'єднання логічних елементів управління із входами логічних елементів та логічних елементів між собою у комбінаційні схеми здійснюється за допомогою 12 незалежних ліній на комутаційному полі. Необхідна лінія обирається виставлянням перемички на комутаційному полі (див. рис. 5.2).

В місцях зображення входів та виходів схеми встановлені відповідні світлодіоди, що показують рівень сигналу (світлодіод, що світиться – високий рівень, світлодіод, що не світиться – низький рівень). Вихід логічних елементів (див. рис. 5.1) представляє собою роз'єм з трьома штирками, причому: поз.1 –

сигнал не інвертується, поз.2 – сигнал інвертується.

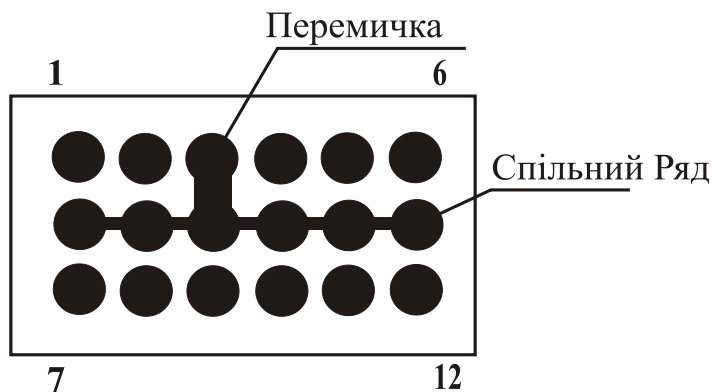


Рисунок 5.2 – Комутаційне поле

Для організації внутрішніх зв'язків між окремими блоками лабораторного стенду використано 12 внутрішніх ліній зв'язку. На рис. 5.2 представлений приклад комутаційного поля, яке розташовано біля логічного елемента. Це набір 18 штирків (контактів), а саме 3 ряди по 6 штирків. Середній горизонтальний ряд називається

спільним. Цей ряд контактів з'єднаний між собою входом або виходом відповідного блоку стенду. Два штирка, з'єднаних перемичкою, називаються «лінією». Один з цих штирків обов'язково повинен бути на спільному ряду. Нумерація ліній проводиться від першої до шостої та від сьомої до дванадцятої лінії. Для підключення входу або виходу до відповідної лінії потрібно надіти перемичку на один із центральних штирків та штирок із відповідним номером на крайніх рядках. Наприклад, виберемо лінію №3, як показано на рис. 5.2.

На стенді також є комутаційні поля з 6 штирків в чотири ряди, які розташовані біля кнопок керування “FIX”, “VAR”, “Impulse”, “Counter Output”. В цьому випадку вибір лінії треба здійснювати так, щоб перемичка об'єднувала один з зовнішніх та один з внутрішніх рядів.

5.3. Загальні теоретичні положення

5.3.1. Логічні функції та логічні елементи. В електронній автоматичній обчислювальній техніці широке застосування знаходять різні логічні схеми, які виконують відповідні логічні операції. *Логічна операція* перетворює за правилами математичної логіки вхідну інформацію у вихідну.

Логічна функція – функція логічних змінних, яка може приймати два значення “0” (логічний нуль) і “1” (логічна одиниця). *Логічні елементи* це пристрої, які реалізують ту чи іншу логічну функцію. Вони, як правило, будуються на базі електронних пристроїв, що працюють у ключовому режимі. Тому цифрову інформацію звичайно подають в двійковій формі, в якій сигнали приймають

тільки два значення: “0” (логічний нуль) і “1” (логічна одиниця), що відповідають двом станам ключа. Логічні перетворювання двійкових сигналів містять три елементарні операції: АБО, І, НІ.

Логічна функція АБО – логічне додавання (диз’юнкція), яка позначається знаками “V” або “+”

$$F = x_1 \vee x_2 \vee x_3 \vee \dots \vee x_n.$$

Вихідний сигнал F елемента АБО дорівнює одиниці, якщо хоча б на один з n входів логічного елемента поданий сигнал “1”.

Логічна функція І – логічне множення (кон’юнкція), яка позначається знаками “Λ”, “·” або написанням змінних величин поряд без знаків розділення

$$F = x_1 \wedge x_2 \wedge x_3 \wedge \dots \wedge x_n.$$

Вихідний сигнал F елемента І дорівнює одиниці, якщо одночасно на всі n входів логічного елемента поданий сигнал “1”.

Логічна функція НІ – логічне заперечення (інверсія), яка позначається рисом над змінною

$$F = \bar{x}.$$

Операція логічного заперечення НІ відмінює вхідний сигнал, перетворюючи його на протилежний на виході. Істинне висловлювання перетворюється в хибне або навпаки, наприклад, 1 в 0, або 0 в 1.

Крім найпростіших логічних операцій, можуть бути використані і більш складні. Важливішими з них є:

Логічна функція АБО-НІ – заперечення диз’юнкції (операція Пірса), яка позначається наступним чином

$$F = \overline{x_1 \vee x_2 \vee x_3 \vee \dots \vee x_n}.$$

Функція АБО-НІ створює складне висловлювання з простих згідно з правилом: складне висловлювання є істинним лише в тому випадку, коли є хибними всі прості висловлювання, які його утворюють, і хибним, якщо є істинним хоча б одне з простих висловлювань.

Логічна функція І-НІ – заперечення кон’юнкції (операція Шифера), яка позначається наступним чином

$$F = \overline{x_1 \wedge x_2 \wedge x_3 \wedge \dots \wedge x_n}.$$

Функція І-НІ створює складне висловлювання з простих згідно з правилом: складне висловлювання є істинним, якщо є хибним хоча б одне з простих висловлювань, і хибним, якщо всі прості висловлювання є істинними.

Логічна функція ЗАБОРОНА, яка символічно записується у вигляді

$$F = x_1 \wedge \bar{x}_2.$$

Функція ЗАБОРОНА являє собою складне висловлювання, яке є істинним тільки тоді, коли перше з двох висловлювань є істинним, а друге – хибним. Правила виконання логічних операцій над двійковими змінними величинами для випадку двох змінних величин подані в табл. 5.1.

Таблиця 5.1 – Результати логічних операцій

x_1	x_2	F					
		АБО	I	НІ (від x_1)	АБО-НІ	I-НІ	ЗАБОРОНА
0	0	0	0	1	1	1	0
0	1	1	0		0	1	0
1	0	1	0	0	0	1	1
1	1	1	1		0	0	0

Реалізація розглянутих логічних операцій робиться за допомогою логічних елементів, умовне позначення яких подано на рис. 5.3.

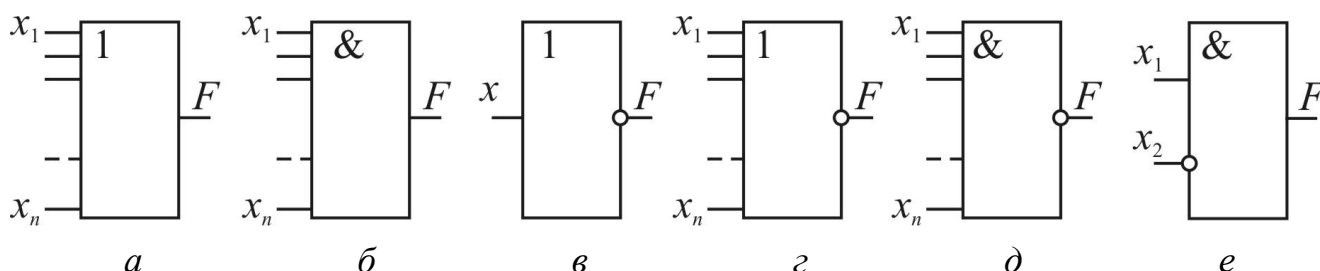


Рисунок 5.3 – Умовні позначення основних логічних елементів, що реалізують логічні функції: *a* – АБО; *б* – I; *в* – НІ; *г* – АБО-НІ; *д* – I-НІ; *е* – ЗАБОРОНА

Крім того, існують ще такі логічні функції як ВИКЛЮЧАЮЧЕ АБО та ВИКЛЮЧАЮЧЕ АБО-НІ, їхня реалізація на логічних елементах показана на рис.5.4.

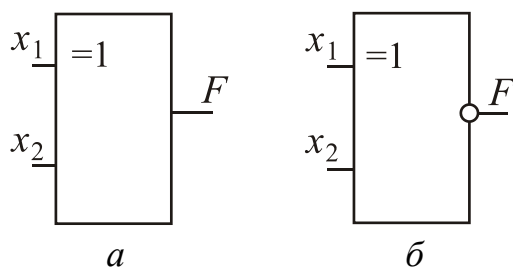


Рисунок 5.4 – Логічні елементи, що реалізують логічні функції: ВИКЛЮЧАЮЧЕ АБО (*a*) та ВИКЛЮЧАЮЧЕ АБО-НІ (*б*)

Логічна функція ВИКЛЮЧАЮЧЕ АБО (нерівнозначність, інверсія рівнозначності) забезпечує на виході одиницю тільки тоді, коли на вході логічного елемента діє непарна кількість одиниць. Нуль на виході тоді, коли на вході діє парна кількість одиниць. Ця функція записується у вигляді

$$F = \bar{x}_1 \wedge x_2 \vee x_1 \wedge \bar{x}_2.$$

Для функції ВИКЛЮЧАЮЧЕ АБО-НІ (еквівалентність, рівнозначність) навпаки - на виході одиниця буде тоді, коли на вході логічного елемента діє парна кількість одиниць. Нуль на виході - коли на вході діє непарна кількість

одиниць. Логічна функція ВИКЛЮЧАЮЧЕ АБО-НІ записується у вигляді

$$F = x_1 \wedge x_2 \vee \overline{x_2} \wedge \overline{x_1}.$$

Таблиця 5.2 – Результати логічних операцій ВИКЛЮЧАЮЧЕ АБО та ВИКЛЮЧАЮЧЕ АБО-НІ

x_1	x_2	F	
		ВИКЛЮЧАЮЧЕ АБО	ВИКЛЮЧАЮЧЕ АБО-НІ
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

Залежно від виду сигналів, що використовуються, логічні елементи діляться на *потенційні* і *імпульсні*. В потенційних елементах логічні “0” і “1” подаються двома різними рівнями електричного сигналу, а в імпульсних – наявністю або відсутністю імпульсів. Найбільше розповсюдження отримали потенційні логічні елементи.

5.3.2. Тригери, структура і класифікація тригерів. Тригером називають пристрій, який має два стани стійкої рівноваги і властивість стрибком переходити з одного стану в інший під впливом зовнішнього керуючого сигналу. *Trigger* (англ.) – спусковий крючок. Кожний з цих станів може зберігатися який завгодно за тривалістю час.

Перепади вихідної напруги або стійкі стани тригера можна прийняти в якості логічних “0” і “1”. В такому випадку тригер можна використовувати в якості запам’ятовуючого пристрою, який зберігає один розряд числа, що подане в двійковому коді.

Тригери поділяються на *статичні* та *динамічні*. Статичними називають тригери, у яких кожний стан характеризується незмінним рівнем (потенціалом) вихідної напруги. Статичні тригери називають також *потенціальними*. В динамічних тригерах один зі станів (як правило одиничний) характеризується наявністю на виході безперервної послідовності імпульсів визначеної частоти, а інший (нульовий) – відсутністю імпульсів.

Найбільше розповсюдження отримали статичні тригери, які реалізуються на двокаскадному підсилювачі з позитивним зворотним зв’язком гальванічного типу. Кожний підсилювач створює

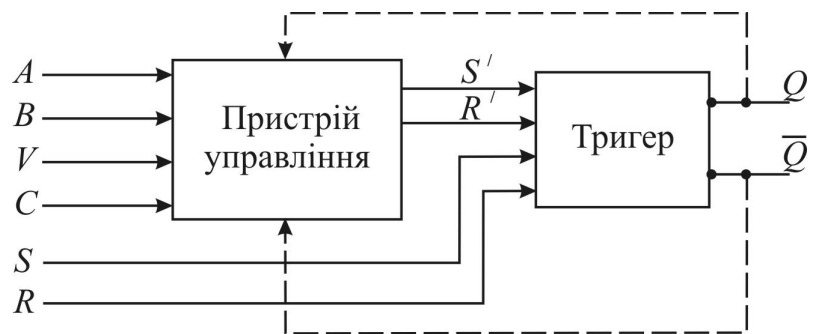


Рисунок 5.5 – Структурна схема тригерної системи:

A, B – інформаційні (логічні) входи; V – підготовчий вхід; C – тактовий (синхронізуючий) вхід; S' і R' – внутрішні входи; S і R – зовнішні входи; Q і \overline{Q} – зовнішні виходи

одне плече тригера. Якщо обидва плеча мають симетрію за схемотехнікою і по параметрам елементів, що входять до них, то такий тригер називають симетричним. Якщо симетрія відсутня, то тригер називають несиметричним.

Структурна схема тригера з пристроєм управління подана на рис. 5.5. Вхідні сигнали A, B, V, C, S, R в залежності від ролі, яку вони виконують, поділяються на інформаційні (логічні), підготовчі (дозволяючі) і виконуючі (командні). Входи тригера, на які подаються ці сигнали, відповідно носять назви: *інформаційні* (логічні), *переднастановні* (підготовчі) і *тактові* (синхронізуючі). Переднастановні і тактові входи можуть бути відсутніми, а інформаційні входи є у кожного тригера. На схемах входи тригера позначають у відповідності з табл. 5.3.

Таблиця 5.3 – Функціональне призначення входів тригера

Умовне позначення	Призначення
	<u>Інформаційні входи</u>
S	Вхід для роздільної установки тригера в стан “1”;
R	Вхід для роздільної установки тригера в стан “0”;
J	Вхід для установки в стан “1” JK -тригера;
K	Вхід для установки в стан “0” JK -тригера;
T	Лічильний вхід тригера;
D	Вхід для установки тригера в стан “0” або “1”.
	<u>Управляючі входи</u>
V	Підготовчий вхід для дозволу прийому інформації;
	Підготовчий вхід для здійснення прийому інформації;
C	Вхід синхронізації.

За назвами інформаційних входів розрізняють: RS -тригер; D -тригер; JK -тригер та ін. В залежності від схеми пристрою, що управляє, тригери поділяються на *асинхронні* і *синхронні*.

Асинхронні тригери мають тільки інформаційні (логічні) входи, і в них запис інформації здійснюється в момент її надходження. В синхронних тригерах запис інформації, що поступає на інформаційні входи, здійснюється тільки при надходженні на синхронізуючий (тактовий) вхід додаткового командного імпульсу. Синхронні тригери можуть мати і асинхронні входи, які звичайно служать для установки тригера в належний вихідний стан.

На схемах тригер зображують прямокутником, поділеним на дві частини (рис. 5.6). В правій частині (основному полі) розміщується літера T , а в лівій частині (додатковому полі) біля кожного входу пишеться літера (мітка), яка вказує його функціональне призначення (табл. 5.3).

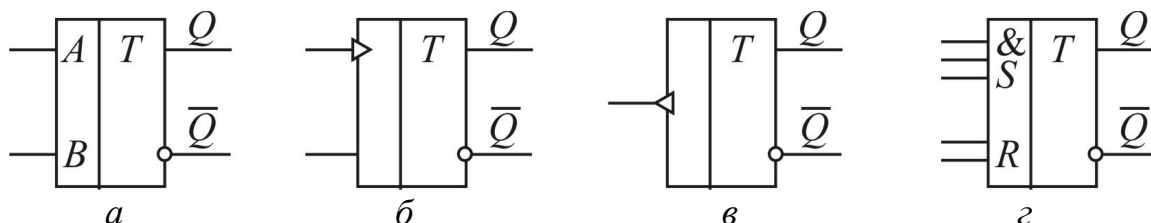


Рисунок 5.6 – Умовні позначення тригерів

Статичні прямі входи і виходи відображаються прямими лініями а інверсні мають індикатор у вигляді маленького кружка (рис. 5.6).

Динамічні входи позначають трикутниками. У прямих динамічних входів, що викликають “перекидання” тригера при змінюванні рівня сигналу від “0” до “1”, шпичак трикутника спрямований всередину (рис. 5.6, б), а в інверсних, які викликають “перекидання” тригера, при змінюванні рівня сигналу від “1” до “0” – назовні (рис. 5.6, в).

У тригера може бути декілька інформаційних входів, що пов’язані в групі операціями І чи АБО.

5.3.3. RS-тригери на логічних елементах.

Асинхронний RS-тригер на логічних елементах АБО-НІ $E1$ і $E2$ (рис. 5.7) містить два входи R і S , на яких можливі чотири комбінації логічних сигналів, що подані в табл. 5.4. Де: t^n і t^{n+1} – моменти часу до і після спрацьовування тригера; S^n і R^n – сигнали на інформаційних входах в момент t^n , Q^n і Q^{n+1} – сигнали на прямому виході в момент часу t^n і t^{n+1} .

Перша комбінація вхідних сигналів $S^n = R^n = 0$ не спричиняє до змінювання стану тригера. Дійсно, якщо на момент часу t^n стан тригера характеризувався сигналами $Q^n=1$, $\bar{Q}^n = 0$, то на його виході Q буде логічна “1” ($Q^{n+1}=1$). На верхньому вході елемента $E2$ буде логічна “1”, на нижньому вході S – логічний “0”.

В результаті на його виході \bar{Q} буде логічний “0” ($\bar{Q}^{n+1} = 0$).

При $S^n = R^n = 0$ може зберігатися і інший рівноважний стан тригера ($Q^n=0$, $\bar{Q}^n = 1$). Цю комбінацію вхідних сигналів називають режимом пам’яті.

Комбінація вхідних сигналів $S^n = 1$, $R^n = 0$ переводить тригер в одиничний стан: $Q^{n+1} = 1$, $\bar{Q}^{n+1} = 0$, якщо він перед цим знаходився в нульовому стані ($Q^n=0$, $\bar{Q}^n = 1$). Якщо ж тригер знаходився в одиничному стані ($Q^n=1$, $\bar{Q}^n = 0$), то дана комбінація підтверджує цей стан ($Q^{n+1} = 1$, $\bar{Q}^{n+1} = 0$).

Комбінація вхідних сигналів $S^n = 0$, $R^n = 1$ забезпечує нульовий стан

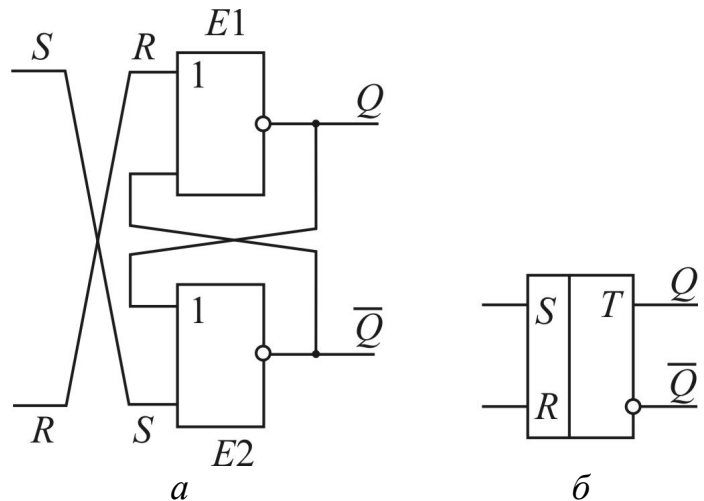


Рисунок 5.7 – Схема а і умовне позначення б асинхронного RS-тригера на логічних елементах АБО-НІ

Таблиця 5.4 – Стани RS-тригера на елементах АБО-НІ

t^n		t^{n+1}
S^n	R^n	Q^{n+1}
0	0	Q^n
1	0	1
0	1	0
1	1	X

тригера ($Q^{n+1} = 0, \bar{Q}^{n+1} = 1$) незалежно від того, який він був на виході.

При комбінації вхідних сигналів $S^n = R^n = 1$ на обох виходах тригера з'являться логічні "0" ($Q^{n+1} = 0, \bar{Q}^{n+1} = 0$). Якщо услід за цим встановити нейтральну комбінацію вхідних сигналів ($S^n = R^n = 0$), то тригер з рівною вірогідністю прийме одиничний або нульовий стан. Тому комбінацію вхідних сигналів $S^n = R^n = 1$ для даного тригера називають "забороненою" і в табл.5.4 позначають літерою X.

Асинхронні RS-тригери використовуються в якості комірок пам'яті в оперативних запам'ятовуючих пристроях статичного типу. В синхронних RS тригерах зміна станів відбувається, як і в асинхронних. Тому зміна сигналів на входах відбувається тільки в паузах між синхронізуючими імпульсами, для запобігання порушення його роботи. Недоліком RS-тригерів є поява невизначених станів при утворенні заборонених комбінацій вхідних сигналів.

5.3.4. D-тригери на логічних елементах. D-тригери (від англ. *delay* – затримка) мають один інформаційний вхід D та бувають асинхронними або синхронними. Найбільше застосування отримали синхронні D-тригери (рис. 5.8).

Логічні елементи $DD1$ і $DD2$ утворюють схему керування. За відсутністю синхронізуючого імпульсу ($C = 0$) логічні елементи $DD1$ і $DD2$ є закритими, $q_1 = q_2 = 1$, а на виході тригера підтримується стійкий стан $Q^n = 1$ або $Q^n = 0$. При цьому інформація на вході D не змінює стан логічних елементів $DD1$ та $DD2$ і тому не впливає на стан комірки пам'яті.

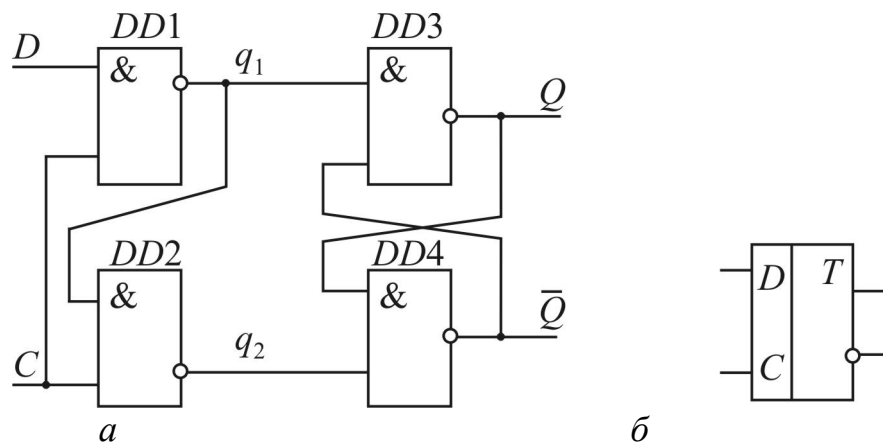


Рисунок 5.8 – Схема a і умовне позначення b D-тригера на логічних елементах І-НІ

Якщо з приходом синхронізуючого імпульсу $C = 1$ сигнал на інформаційному вході D відсутній, тобто $D^n = 0$, то логічний елемент $DD1$ закритий і $q_1 = 1$. На обох входах елемента $DD2$ буде діяти логічна "1" ($C = 1, q_1 = 1$), він відкриється ($q_2 = 0$), що призведе до запирання логічного елемента $DD4$ та відпирання $DD3$. В результаті на виході комірки пам'яті встановиться нульовий стан ($Q^{n+1} = 0, \bar{Q}^{n+1} = 1$).

Якщо ж під час дії синхронізуючого імпульсу $C = 1$ на вхід D поступає логічна "1" ($D = 1$), то відкривається логічний елемент $DD1$, на його виході утворюється логічний "0" ($q_1 = 0$), а логічний елемент $DD2$ буде закритий і $q_2 = 1$. Під дією проміжного сигналу $q_1 = 0$ логічний елемент $DD3$ запирається ($Q^{n+1} = 1$), а елемент $DD4$ відпирається, оскільки на входах діють сигнали $q_2 = 1$ та $Q^{n+1} = 1$.

Таким чином, сигнал на виході Q D -тригера приймає таке ж значення, яке є на інформаційному вході D під час дії синхронізуючого імпульсу. Це значення зберігається в тригері до приходу наступного синхронізуючого імпульсу, оскільки в паузах між синхронізуючими імпульсами на входах комірки пам'яті діє нейтральна комбінація сигналів $q_1 = q_2 = 1$. В D -тригері здійснюється затримка на один такт сигналу, який поступає на інформаційний вхід D . Тому D -тригер називають тригером затримки.

5.3.5. JK-тригери на логічних елементах. JK -тригер функціонує таким же чином, як і RS -тригер, з тією лише різницею, що не має забороненої комбінації вхідних сигналів. Вхід J виконує роль входу S , а вхід K – роль входу R . При вхідній комбінації $J^n = K^n = 1$, еквівалентній забороненій комбінації $S^n = R^n = 1$ для RS -тригера, стан JK -тригера змінюється на протилежний. Схема JK -тригера подана на рис. 5.9.

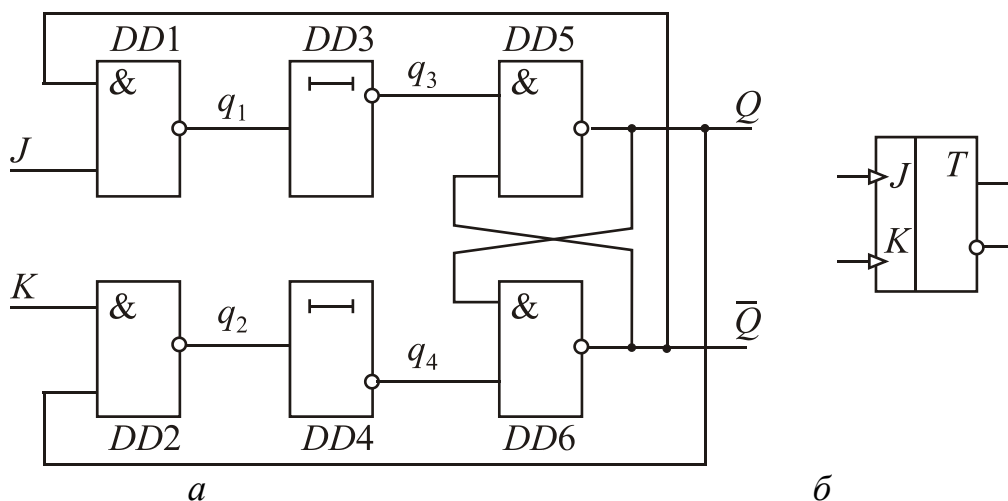


Рисунок 5.9 – Схема a і умовне позначення b асинхронного JK -тригера

На логічних елементах $DD5$ і $DD6$ виконана комірка пам'яті, яка представляє собою RS -тригер. Елементи $DD1$ і $DD2$ утворюють схему керування, а елементи $DD3$ і $DD4$ здійснюють затримку сигналів, які поступають на входи комірки пам'яті. Особливістю JK -тригера є наявність кіл зворотного зв'язку з виходів на входи. Тому його стан залежить не тільки від вхідних сигналів J і K , але і від сигналів на виходах Q і \bar{Q} . Якщо $J^n = K^n = 0$, то незалежно від сигналів Q^n і \bar{Q}^n на виходах логічних елементів $DD1$ і $DD2$ буде нейтральна ком-

бінація $q_1 = q_2 = 1$, яка зберігає інформацію в комірці пам'яті. При $J^n = 1$ і $K^n = 0$ буде залишатися проміжний сигнал $q_2 = 1$, а значення сигналу q_1 залежить від стану комірки пам'яті. Якщо $Q^n = 1$ і $\bar{Q}^n = 0$, то на вході елемента $DD1$ будуть сигнали $J^n = 1$, $\bar{Q}^n = 0$ і $q_1 = q_3 = 1$. Стан комірки пам'яті не зміниться. Якщо ж $Q^n = 0$, а $\bar{Q}^n = 1$, то $q_1 = q_3 = 0$, на виході елемента $DD5$ утворюється сигнал $Q^{n+1} = 1$, а на виході логічного елемента $DD6$ – сигнал $\bar{Q}^{n+1} = 0$. Аналогічним чином при $K^n = 1$ і $J^n = 0$ в комірку пам'яті записується логічний “0”, якщо вона знаходилась у стані логічної “1”, або підтверджується її нульовий стан.

Нехай тепер $J^n = K^n = 1$ і $Q^n = 1$, а $\bar{Q}^n = 0$. Це призведе до встановлення $q_2 = q_4 = 0$, в результаті чого стан елемента $DD6$ зміниться на значення $\bar{Q}^{n+1} = 1$ і стан елемента $DD5$ зміниться на значення $Q^{n+1} = 0$. При $J^n = K^n = 1$ і $Q^n = 0$, $\bar{Q}^n = 1$ буде $q_1 = q_3 = 0$, внаслідок чого на виході логічного елемента $DD5$ виникає $Q^{n+1} = 1$, а на виході елемента $DD6$ – сигнал $\bar{Q}^{n+1} = 0$. Таким чином, незалежно від того, в якому стані знаходився JK -тригер, при комбінації вхідних сигналів $J^n = K^n = 1$ здійснюється його перекидання – зміна стану на протилежний.

Елементи затримки $DD3$ і $DD4$ служать для затримки часу подання сигналів зворотного зв'язку з виходів тригера на входи логічних елементів $DD1$ і $DD2$. Ці сигнали Q^{n+1} і \bar{Q}^{n+1} поступають на елементи $DD1$ і $DD2$ після закінчення вхідних сигналів J^n і K^n , тобто коли $J^{n+1} = K^{n+1} = 0$. Відсутність елементів затримки викликало б багаторазове спрацьовування тригера. Сигнали J і K повинні бути короткочасними, що досягається керуванням роботою логічних елементів $DD1$ і $DD2$ по фронту або зрізу імпульсів. Таким чином, в JK -тригері використовується динамічне керування записом інформації, що і підкреслюється в його умовному зображенні (рис.5.9, б). Стани JK -тригера при різних значеннях вхідних сигналів наведені в табл. 5.5.

Таблиця 5.5 – Стани JK -тригера

t^n		t^{n+1}
J^n	K^n	Q^{n+1}
0	0	Q^n
1	0	1
0	1	0
1	1	\bar{Q}^n

5.3.6. T -тригери на логічних елементах. T -тригер (від англ. *toggle* – перевертатися) представляє собою тригер з рахунковим входом (або рахунковим запуском). Він змінює свій стан на протилежний при поданні на вхід T кожного запускаючого імпульсу. T -тригери легко отримати з RS -, JK - або D -тригерів. На рис. 5.10, а показано перетворення двоступеневого RS -тригера в T -тригер.

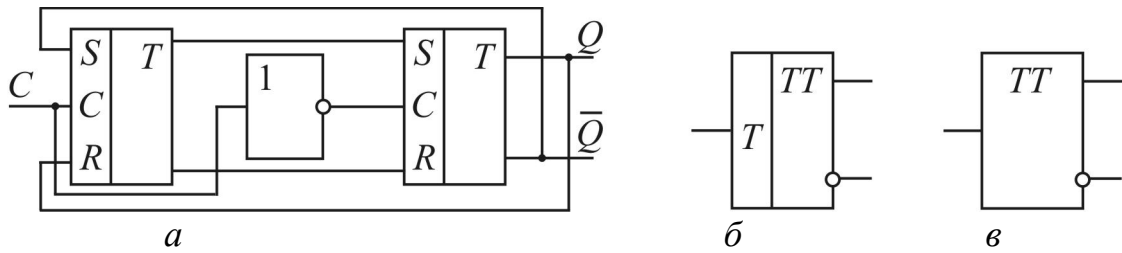


Рисунок 5.10 – Схема *a* і умовне позначення *б*, *в* *T*-тригера, що виконаний на синхронних *RS*-тригерах

В ті такти, коли $S^n = \bar{Q}^n = 1$ (при цьому $R^n = Q^n = 0$), синхронізуючий імпульс $C = 1$ встановлює перший тригер в одиничний стан. Цей стан переписується у другий тригер після припинення дії синхронізуючого імпульсу. Він переходить на другий тригер за допомогою логічних елементів НІ та І-НІ. На вході *T*-тригера утворюються сигнали $Q^{n+1} = 1$, $\bar{Q}^{n+1} = 0$. При поданні наступного синхронізуючого імпульсу перший тригер сигналом $R^{n+1} = Q^{n+1} = 1$ встановлюється в нульовий стан, який записується у другий тригер після закінчення дії синхронізуючого імпульсу: $Q^{n+2} = 0$, $\bar{Q}^{n+2} = 1$.

На рис. 5.11 показані перетворення *JK*-тригера в асинхронний (*a*) і синхронний (*б*) *T*-тригери, а також перетворення *D*-тригера з динамічним або двоступеневим керуванням записом в *T*-тригер.

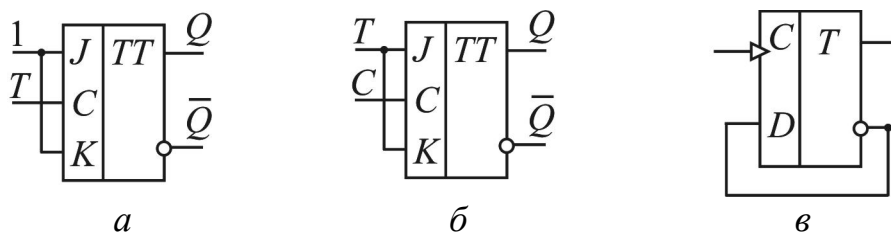


Рисунок 5.11 – Умовні позначення *T*-тригерів, що отримані з *JK*-тригерів *a*, *б* і *D*-тригера з динамічним керуванням *в*

Асинхронні та синхронні *T*-тригери застосовуються в лічильниках та подільниках частоти повторення імпульсів.

5.4. Порядок виконання роботи

1. Накреслити таблиці відповідності для таких логічних елементів: АБО; І; НІ; АБО-НІ; І-НІ; ЗАБОРОНА, ВИКЛЮЧАЮЧЕ АБО; ВИКЛЮЧАЮЧЕ АБО-НІ.

2. Підключити лабораторний стенд «LOGIC» (див. рис. 5.1, 5.12) до мережі живлення за допомогою адаптера. Перевірити наявність напруги + 5 В за допомогою вбудованого вольтметра Voltage Output.

3. На комутаційному полі Fix поруч з кнопкою 1 (лівий верхній кут стенда) за допомогою перемички вибрати, наприклад, другу лінію на комутаційному полі X (поле прямого, тобто неінвертованого сигналу). Для контролю правильності використання перемичок наведена схема експерименту на рис. 5.12.

Після цього при натисканні кнопки 1 сигнал високого рівня буде подаватися на другу лінію всіх логічних елементів. Для цього треба встановити перемички на другій лінії на всіх входах x_1 елементів стенда, які досліджуються. Для подачі сигналу на вхід x_2 всіх логічних елементів будемо використовувати кнопку 2 та третю лінію, за винятком моделювання логічного елемента ЗАБОРОНА, де на вході x_2 використовується четверта лінія, див. рис. 5.12.

4. При натисканні кнопки 1 або кнопки 2 на комутаційних полях відповідних логічних елементів червоним світлом горить світлодіод, який відповідає логічній одиниці на вході, а на виході логічного елемента логічній одиниці відповідає зелений колір світлодіода. Логічний нуль отримуємо повторним натисканням кнопки або витяганням перемички з потрібного входу логічного елемента. Логічний елемент НІ моделюється на елементі АБО, у якого сигнал подається тільки на один із входів, наприклад, вхід x_1 .

Подібним чином досліджуємо послідовно всі логічні елементи. При цьому необхідно перевіряти отриманий на стенді результат із таблицею відповідності кожного логічного елемента.

При дослідженні логічних елементів І-НІ, АБО-НІ, ВИКЛЮЧАЮЧЕ АБО-НІ, НІ слід обирати інверсний вихід логічного елемента - поз.2 на рис.5.1.

Крім того, слід звернути увагу на нюанси моделювання логічного елемента ЗАБОРОНА. Він реалізований на логічному елементі І. Вхідні сигнали будемо контролювати на двох світлодіодах біля кнопок 1 та 3 у лівій верхній частині стенду. Сигнал, який висвітлюється на світлодіоді біля другого входу логічного елемента І, це вже інвертований сигнал (!). Для моделювання логічної функції ЗАБОРОНА на першому комутаційному полі біля кнопки 1 замикаємо другу лінію, а на інверсному комутаційному полі (поле \bar{X}) біля кнопки 3 замикаємо четверту лінію. Відповідно на одному із входів логічного елемента ЗАБОРОНА замикаємо також четверту лінію.

5. Зібрати по черзі схеми асинхронних *RS*-тригерів, прийнятих до дослідження. На рис. 5.13 показані схеми таких тригерів на стенді: а) *RS*-тригер, зібраний на логічних елементах АБО-НІ; б) *RS*-тригер, зібраний на логічних елементах І-НІ; в) *RS*-тригер у вигляді одного елемента з необхідними перемичками.

6. Для моделювання сигналів на входах *R* та *S* будемо використовувати кнопки 1 та 2 у верхній лівій частині стенда. Натискання кнопки призводить до загоряння червоного світлодіода біля неї, тобто на відповідний вхід тригера подається логічна одиниця. На комутаційному полі, біля кнопок 1 та 2, замикаємо відповідно, наприклад, третю та другу лінію. Встановивши перемички на інверсному полі, можна здійснювати інверсне керування.

7. В ході виконання роботи треба заповнити таблицю станів досліджуваного тригера та потім перевірити її з правильною таблицею цих станів. Слід звернути увагу на ті стани, в яких приймається і зберігається вхідна інформація або стирається збережена інформація.

8. Аналогічно зібрати схеми синхронних тригерів. На рис. 5.14 показані схеми цих тригерів на стенді: а) *D*-тригер; б) *JK*-тригер. Подаючи на їхні входи

інформаційні і керуючі сигнали, зробити експериментальну перевірку функціонування тригерів у заданій викладачем послідовності.

9. У звіті представити схеми та умовні позначення досліджуваних тригерів і таблиці станів, що ілюструють їхню роботу.

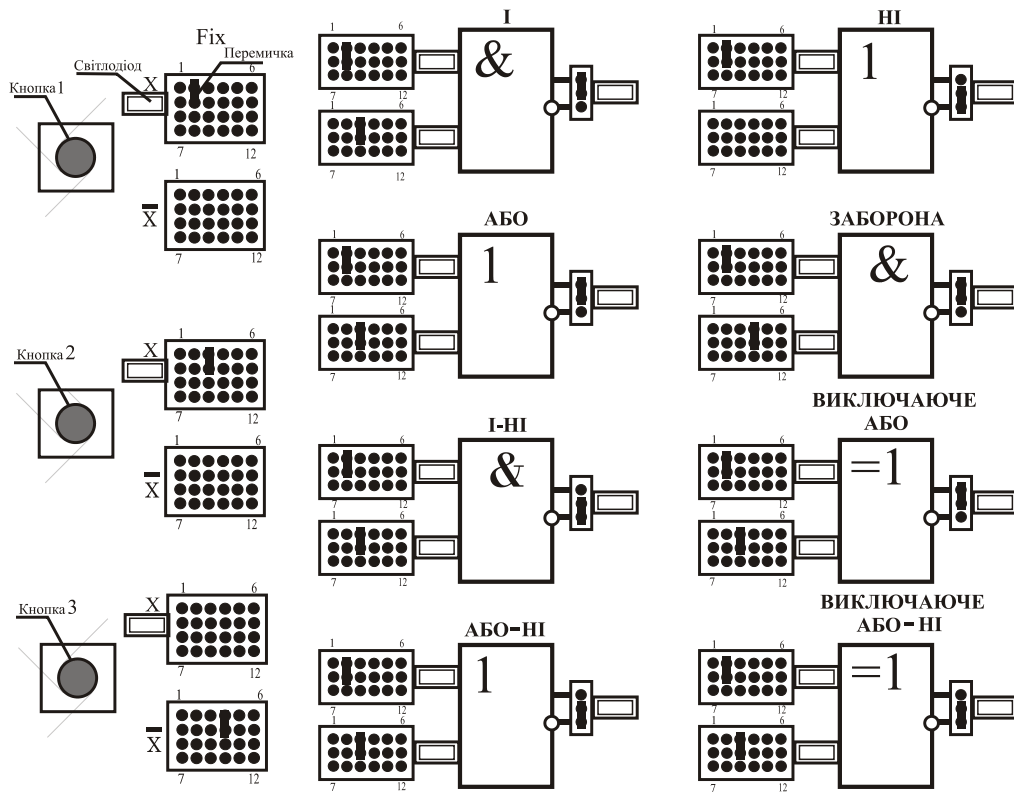


Рисунок 5.12 – Логічні елементи з комутаційними полями та перемичками на стенді «LOGIC»

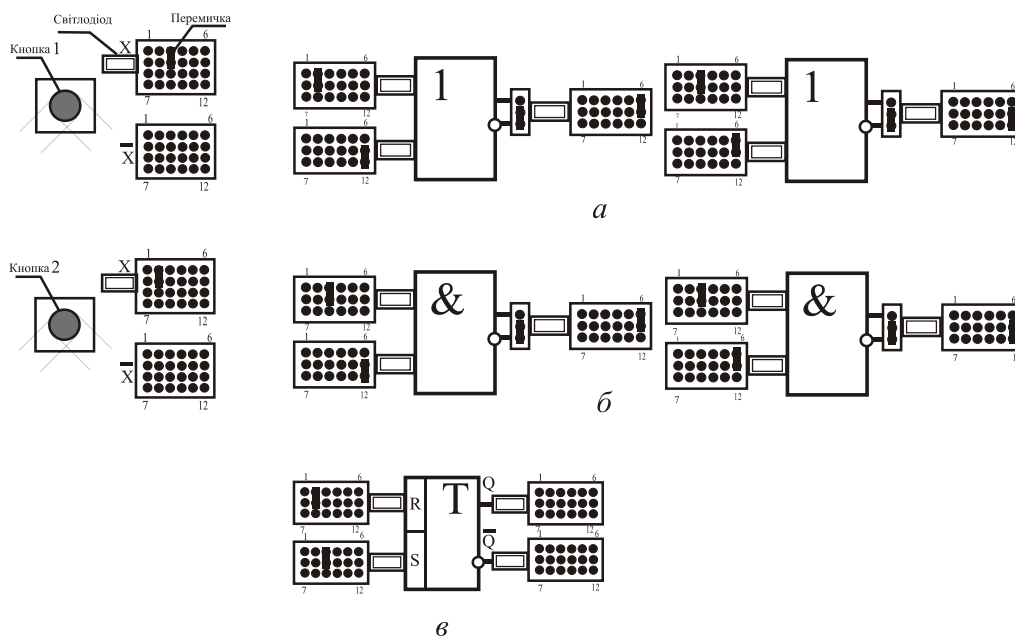


Рисунок 5.13 – Схема експерименту дослідження асинхронного *RS*-тригеру на стенді TRIGGER: *а* – на елементах АБО-НІ; *б* – на елементах І-НІ; *в* – на одному елементі

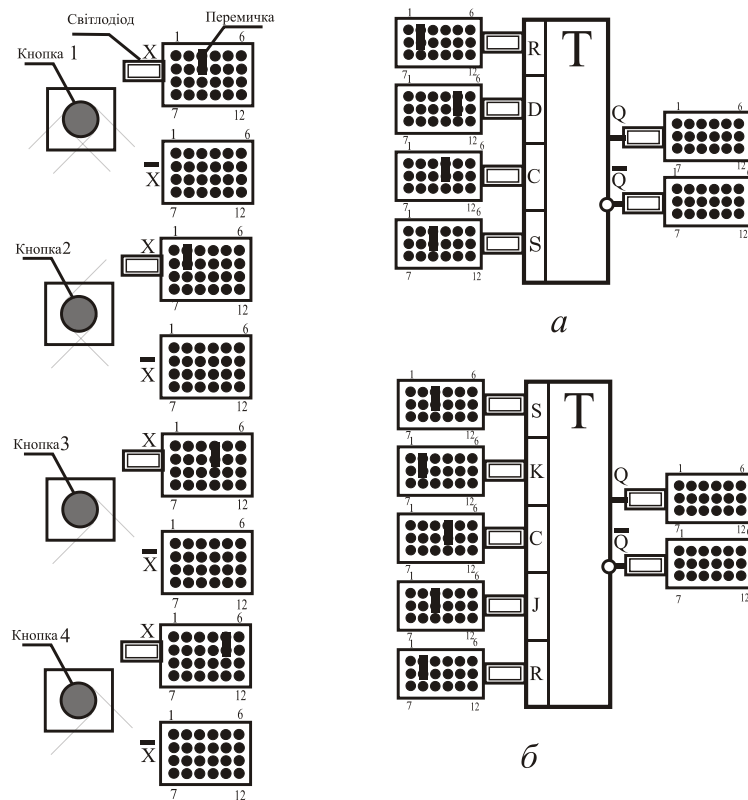


Рисунок 5. 14 – Схема експерименту дослідження синхронних тригерів на стенді TRIGGER: *а* – *D*-тригер; *б* – *JK*-тригер

Контрольні питання

1. Наведіть і поясніть основні логічні операції.
2. Наведіть умовні позначення логічних елементів, що реалізують логічні функції АБО, І, НІ, АБО-НІ, І-НІ, ЗАБОРОНА, ВИКЛЮЧАЮЧЕ АБО та ВИКЛЮЧАЮЧЕ АБО-НІ.
3. Наведіть результати логічних операцій АБО, І, НІ, АБО-НІ, І-НІ, ЗАБОРОНА, ВИКЛЮЧАЮЧЕ АБО та ВИКЛЮЧАЮЧЕ АБО-НІ.
4. Поясніть, що таке тригер? Що таке статичний і динамічний тригери?
5. Наведіть структуру і класифікацію тригерів. Зобразіть структурну схему тригерної системи.
6. Зобразіть схему і умовне позначення асинхронного *RS*-тригера на логічних елементах АБО-НІ. Поясніть роботу цього тригера.
7. Зобразіть схему і умовне позначення асинхронного *RS*-тригера на логічних елементах І-НІ. Поясніть роботу цього тригера.
8. Зобразіть схему і умовне позначення синхронного *RS*-тригера на логічних елементах І-НІ. Поясніть роботу цього тригера.
9. Зобразіть схему і умовне позначення синхронного *RS*-тригера на логічних елементах АБО-НІ. Поясніть роботу цього тригера.
10. Зобразіть схему і умовне позначення *D*-тригера на логічних елементах І-НІ. Поясніть роботу цього тригера.
11. Зобразіть схему і умовне позначення асинхронного *JK*-тригера. Поясніть роботу цього тригера.
12. Зобразіть схему і умовне позначення *T*-тригера, що виконаний на синхронних *RS*-тригерах. Поясніть роботу цього тригера.

СПИСОК ЛІТЕРАТУРИ

1. Касаткин А.С. Электротехника / А.С. Касаткин, В.М. Немцов. – М.: Энергоатомиздат, 1993. – 440 с.
2. Дослідження електричних кіл, електротехнічних та електронних пристроїв : Методичні вказівки до лабораторних робіт за курсом «Електротехніка і електроніка» для студентів усіх неелектротехнічних спеціальностей заочної форми навчання / укладачі В.Г. Данько, А.К. Черкасов, І.В.Поляков та ін. – Харків: НТУ «ХП», 2008. – 48 с.
3. Методичні вказівки до виконання лабораторних робіт з курсу «Основи електроніки» «Дослідження мікропроцесорної системи» / Міліх В.І. та інші. – Харків: ХП, 1993. – 68 с.
4. Методичні вказівки до лабораторної роботи «Діалогова взаємодія з мікропроцесорною лабораторією КР580 ІК80 / Упоряд. Осичев О.В.. – Харків: ХДПУ, 1995 .
5. Болюх В.Ф., Данько В.Г. Основи електроніки і мікропроцесорної техніки: Навч.посібник. – Харків: ХНАДУІ, 2008. – 232 с.

ЗМІСТ

1. ВСТУП	3
2. Лабораторна робота № 1. ДОСЛІДЖЕННЯ НАПІВПРОВІДНИКОВИХ ВИПРЯМНОГО ДІОДА, СТАБІЛІТРОНА ТА ДИНІСТОРА	10
3. Лабораторна робота № 2. ДОСЛІДЖЕННЯ ОДНОФАЗНИХ ВИПРЯМЛЯЧІВ	21
4. Лабораторна робота № 3. ДОСЛІДЖЕННЯ ПІДСИЛЮВАЧА НИЗЬКОЇ ЧАСТОТИ	32
5. Лабораторна робота №4. ДОСЛІДЖЕННЯ МІКРОПРОЦЕСОРНОЇ СИСТЕМИ	40
6. Лабораторна робота №5. ДОСЛІДЖЕННЯ ЛОГІЧНИХ ЕЛЕМЕНТІВ ТА ТРИГЕРІВ	61
7. СПИСОК ЛІТЕРАТУРИ	75

Навчальне видання

БОЛЮХ Володимир Федорович
МАРКОВ Владислав Сергійович
ПОЛЯКОВ Ігор Володимирович
ГОНЧАРОВ Євген Вікторович
КРЮКОВА Наталія Валеріївна

**ЕЛЕКТРОНІКА
ТА МІКРОПРОЦЕСОРНА ТЕХНІКА**
Лабораторний практикум з електротехніки

з курсу “Електротехніка, електроніка
та мікропроцесорна техніка”

для студентів неелектротехнічних спеціальностей
денної, заочної та дистанційної форми навчання

У трьох частинах

Частина III

Відповідальний за випуск В.С. Марков
Роботу рекомендував до видання В.В. Воїнов
В авторській редакції

План 2018, поз.7

Підписано до друку 18.06.2018. Формат 60x84 1/16. Папір офсетний.
Riso–друк. Гарнітура Таймс. Ум. друк. арк. 5,0 .
Наклад – 100 прим. Зам. № . Ціна договірна.

Видавець «Видавничий центр НТУ «ХПІ»», Харків, вул. Кирпичова, 2
Свідоцтво про державну реєстрацію ДК5478 від 21.08.2017